

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 4 月 29 日 (29.04.2004)

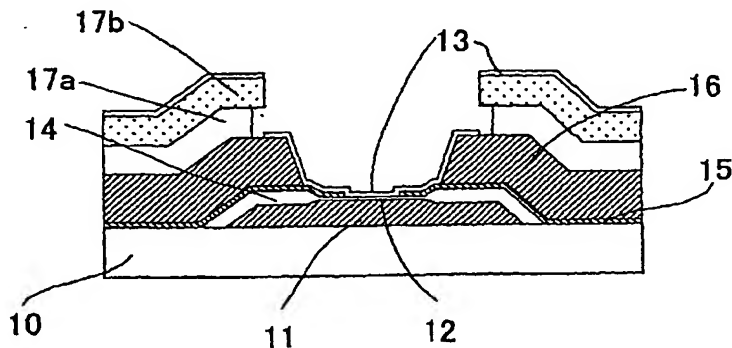
PCT

(10) 国際公開番号
WO 2004/036615 A1

- (51) 国際特許分類⁷: H01J 31/12, 29/04
 (21) 国際出願番号: PCT/JP2002/010835
 (22) 国際出願日: 2002 年 10 月 18 日 (18.10.2002)
 (25) 国際出願の言語: 日本語
 (26) 国際公開の言語: 日本語
 (71) 出願人 (米国を除く全ての指定国について): 株式会社日立製作所 (HITACHI, LTD.) [JP/JP]; 〒101-8010 東京都千代田区神田駿河台四丁目 6 番地 Tokyo (JP).
 (72) 発明者; および
 (75) 発明者/出願人 (米国についてのみ): 佐川 雅一 (SAGAWA, Masakazu) [JP/JP]; 〒319-1292 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所日立研究所内 Ibaraki (JP). 楠 敏明 (KUSUNOKI, Toshiaki) [JP/JP]; 〒319-1292 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所日立研究所内 Ibaraki (JP). 鈴木 睦三 (SUZUKI, Mutsumi) [JP/JP]; 〒319-1292 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所日立研究所内 Ibaraki (JP).
 (74) 代理人: 小野寺 洋二 (ONODERA, Yoji); 〒104-0032 東京都中央区八丁堀三丁目 9 番 8 号 新京橋第一長岡ビル Tokyo (JP).
 (81) 指定国 (国内): CN, JP, KR, US.
 (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).
 添付公開書類:
 — 国際調査報告書
 2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: COLD CATHODE TYPE FLAT PANEL DISPLAY

(54) 発明の名称: 冷陰極型フラットパネルディスプレイ



(57) Abstract: An upper wiring electrode (16) serving as a power feed line to an upper electrode (13) of a thin-film type electron source array is underlaid with a second layer insulation layer (15) to prevent a short circuit. The electron emission part is limited by the second layer insulation layer (15) to cover defects unevenly distributed over the boundary between an electron acceleration layer (12) and a first layer insulation layer (14), so that insulation breakdown with time is prevented.

[続葉有]

BEST AVAILABLE COPY

WO 2004/036615 A1



(57) 要約:

薄膜型電子源アレイの上部電極（１３）への給電線となる上部配線電極（１６）の下に、第二層間絶縁層（１５）を形成して短絡不良を防止する。さらに、電子放出部を第二層間絶縁層（１５）で制限することにより、電子加速層（１２）と第一層間絶縁層（１４）の境界に偏在する欠陥を被覆して、経時的な絶縁破壊不良を抑止する。

明 細 書

冷陰極型フラットパネルディスプレイ

〔技術分野〕

本発明は、下部電極と上部電極、その間に挟持される絶縁層などの電子加速層から形成され、前記下部電極と前記上部電極の間に電圧を印加することで前記上部電極側より電子を放出する薄膜型電子源をアレイ状に配列した基板と、前記第 1 基板側から放出される電子で励起される複数の蛍光体を配列した蛍光面を有する第 2 基板と、を具備した冷陰極型フラットパネルディスプレイに関する。

〔背景技術〕

テレビ受信機やパソコンモニター、その他の各種の電子機器の表示デバイスとして、所謂フラットパネルディスプレイが知られている。この種のフラットパネルディスプレイには、液晶ディスプレイ、有機エレクトロルミネッセンス（有機 EL）ディスプレイ、プラズマディスプレイ、あるいは電界放出型パネルディスプレイ（フィールドエミッションディスプレイ：FED）等がある。

特に、電界放出型パネルディスプレイでは、その電子放出源として薄膜型電子源を用いた冷陰極型フラットパネルディスプレイが実用化の段階にある。薄膜型電子源とは、上部電極－電子加速層－下部電極の三層薄膜構造を基本とし、上部電極－下部電極の間に電圧を印加して、上部電極の表面から真空中に電子を放出させるものである。

例えば、金属－絶縁体－金属を積層した MIM（Metal-Insulator

-Metal) 型、金属—絶縁体—半導体を積層したM I S (Metal-Insulator-Semiconductor) 型、金属—絶縁体—半導体—金属型等がある。

M I M型については、例えば特開平 7 - 6 5 7 1 0 号公報に開示がある。また、金属—絶縁体—半導体型については、M O S 型 (J. Vac. Sci. Technol. B11 (2) p.429-432 (1993)参照)、金属—絶縁体—半導体—金属型ではH E E D 型 (high-efficiency-electro-emission device、Jpn.J.Appl. Phys. vol 36 p L939などに記載参照)、E L 型 (Electroluminescence、応用物理 第63巻、第6号、592頁などに記載)、ポーラスシリコン型 (応用物理 第66巻、第5号、437頁などに記載) などが報告されている。

第1図はM I M型を例として薄膜型電子源の動作原理を説明する模式図である。また、第2図は従来の薄型電子源の素子構造を説明する模式断面図である。図1において、参照符号11は下部電極、同12は絶縁層、同13は上部電極、同20は真空を示す。上部電極13と下部電極11との間に駆動電圧 V_d を印加して、絶縁層12内の電界を $1 \sim 10 \text{ MV/cm}$ 程度にすると、下部電極11中のフェルミ準位近傍の電子はトンネル現象により障壁を透過し、絶縁層12、上部電極13の伝導帯へ注入されホットエレクトロンとなる。

これらのホットエレクトロンは絶縁層12中、上部電極13中で散乱されてエネルギーを損失するが、上部電極13の仕事関数 ϕ 以上のエネルギーを有する一部のホットエレクトロンは真空20中に放出される。

他の薄膜型電子源も原理は多少異なるものもあるが、薄い上部電極13を通してホットエレクトロンを放出する点では共通している。

このような薄膜型電子源は複数本の上部電極13と、複数本の下部電極11を直交させてマトリクスを形成すると、任意の場所から電子線を発生させることができるので、画像表示装置等の電子源に用いることができる。これまで、 $Au-Al_2O_3-Al$ 構造のMIM (Metal-Insulator-Metal) 構造などから電子放出が観測されている。

なお、通常このようなマトリクス構造の薄膜型電子源アレイを形成する場合、第2図に示すように、電子放出部を制限し、かつ下部電極11の配線端部への電界集中と、両電極間の短絡を防止するための層間絶縁層14と、薄くてシート抵抗が高い上部電極13への給電を目的とした上部電極給電配線15が電子放出部以外に形成される。参照符号10は基板、また17は表面保護層で、17aは表面保護膜下層、17bは表面保護膜上層である。

薄膜型電子源アレイは下部電極11と上部電極13および上部電極給電配線16のXYマトリクスに電圧を印加して画像表示装置を行うため、それらの電極間の絶縁が重要である。絶縁不良があると下部電極11と、上部電極13または上部電極給電配線16間が電氣的に短絡し、画像欠陥を生じる。そのため、電子加速層となるトンネル絶縁膜12、および電子放出部を制限する層間絶縁膜14は無欠陥であることが望まれる。

通常、絶縁不良には、タイムゼロ絶縁破壊と経時的絶縁破壊の2種類のモードがある。タイムゼロ絶縁破壊とは、電極間に電圧が印加された瞬間に破壊にいたるモードで、MIM型電子源においては、下部電極11と上部電極給電配線16とを絶縁する層間絶縁層14にこの不良が見られる。

一方、経時的絶縁破壊とは、電極間に電圧を印加するとき、初期は破壊を示さないが、電圧を印加し続けると徐々に破壊に至るモー

ドで、MIM型電子源では下部電極11と上部電極給電配線16とを絶縁するトンネル絶縁膜12がこの破壊モードを示す。

トンネル絶縁膜12や層間絶縁膜14の形成に、従来は陽極酸化という電気化学的な成膜法を用いてきた。これは、他の成膜方法に比べ、膜質、膜厚の均一性に格段に優れており、大規模（大面積）アレイの形成に適しているからである。

しかしながら、陽極酸化を用いた場合の問題点として、下記(1)、(2)を挙げることができる。

(1) 表面に付着した異物などにより電流が流れない場所があるとタイムゼロの絶縁破壊不良を引き起こす。

(2) MIM型電子源では局所酸化の手法を使って、厚い酸化膜（層間絶縁膜14）と薄い酸化膜（トンネル絶縁膜12）を作り分けている。この場合、両者の境界に中間的な性質を持つ遷移領域が介在し、トンネル絶縁膜に経時的絶縁破壊を起こすウィークスポットをもたらす。

上記(1)、(2)は所謂画素欠陥の原因となり、冷陰極型フラットパネルディスプレイの信頼性を低下させる。これらの問題点を解消することが課題となっていた。

本発明の目的は、上記従来技術の課題を解消し、画素欠陥の発生を低減して信頼性を向上した冷陰極型フラットパネルディスプレイを提供することにある。

[発明の開示]

上記目的を達成するため、本発明は、下部電極と上部電極、その間に挟持される絶縁層などの電子加速層から形成され、該下部電極と該上部電極間に電圧を印加することで該上部電極側より電子を放出する薄膜型電子源をアレイ状に形成した基板と、蛍光面とを有す

る冷陰極型フラットパネルディスプレイにおいて、

前記薄膜型電子源アレイに、電子加速層の領域を制限する第一の層間絶縁層と、前記上部電極への給電線となる上部電極給電配線とを設け、さらに前記上部電極給電配線と前記第一層間絶縁層の間に第二層間絶縁層を設けたことで、タイムゼロの絶縁破壊不良を抑制した。

また、本発明は、前記第二層間絶縁層の開口部を電子加速層領域の内側に設けて電子放出領域を制限することにより前記経時的絶縁破壊を起こすウィークスポットの発生を回避した。

本発明は特に、前記第一層間絶縁層が陽極酸化膜であり、前記第二層間絶縁層層が堆積プロセスで形成されている場合有効である。また前記下部電極がAl、またはAl合金であり、前記第一層間絶縁層はその陽極酸化膜であり、前記第二層間絶縁層は前記下部電極およびその陽極酸化膜に対し選択エッチングできる絶縁膜材料である場合に有効である。

[図面の簡単な説明]

第1図は薄膜型電子源の動作原理を示す図、第2図は従来の薄型電子源の素子構造を説明する模式断面図、第3図は本発明による冷陰極型フラットパネルディスプレイの第1実施例の薄膜型電子源の素子の模式断面図、第4図は本発明の第1実施例における薄膜型電子源の製法を説明する模式図、第5図は本発明の第1実施例における薄膜型電子源の製法を説明する第4図に続く模式図、第6図は本発明の第1実施例における薄膜型電子源の製法を説明する第5図に続く模式図、第7図は本発明の第1実施例における薄膜型電子源の製法を説明する第6図に続く模式図、第8図は本発明の第1実施例

における薄膜型電子源の製法を説明する第 7 図に続く模式図、第 9 図は本発明の第 1 実施例における薄膜型電子源の製法を説明する第 8 図に続く模式図、第 10 図は本発明の第 1 実施例における薄膜型電子源の製法を説明する第 9 図に続く模式図、第 11 図は本発明の第 1 実施例における薄膜型電子源の製法を説明する第 10 図に続く模式図、第 12 図は本発明の第 1 実施例における薄膜型電子源の製法を説明する第 11 図に続く模式図、第 13 図は本発明の第 1 実施例における薄膜型電子源の製法を説明する第 12 図に続く模式図、第 14 図は本発明の第 1 実施例の構造を用いた場合と従来構造を用いた場合の再陽極酸化の特性を比較した説明図、第 15 図は本発明による冷陰極型フラットパネルディスプレイの第 2 実施例の薄膜型電子源の素子の模式断面図、第 16 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する模式図、第 17 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 16 図に続く模式図、第 18 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 17 図に続く模式図、第 19 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 18 図に続く模式図、第 20 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 19 図に続く模式図、第 21 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 20 図に続く模式図、第 22 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 21 図に続く模式図、第 23 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 22 図に続く模式図、第 24 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 23 図に続く模式図、第 25 図は本発明の第 2 実施例における薄膜型電子源の製法を説明する第 24 図に続く模式図、第 26 図は本発明の第 2 実施例

の構造を用いた場合と第 1 実施例の構造を用いた場合の動作寿命特性を比較した説明図、第 27 図は本発明の第 3 実施例における薄膜型電子源の製法を説明する模式図、第 28 図は本発明の第 3 実施例における薄膜型電子源の製法を説明する第 27 図に続く模式図、第 29 図は本発明の第 3 実施例における薄膜型電子源の製法を説明する第 28 図に続く模式図、第 30 図は本発明の第 3 実施例における薄膜型電子源の製法を説明する第 29 図に続く模式図、第 31 図は本発明の第 3 実施例における薄膜型電子源の製法を説明する第 30 図に続く模式図、第 32 図は本発明の第 3 実施例における薄膜型電子源の製法を説明する第 31 図に続く模式図、第 33 図は本発明の第 3 実施例における薄膜型電子源の製法を説明する第 32 図に続く模式図、第 34 図は本発明の第 3 実施例における薄膜型電子源の製法を説明する第 33 図に続く模式図、第 35 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する模式図、第 36 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する第 35 図に続く模式図、第 37 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する第 36 図に続く模式図、第 38 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する第 37 図に続く模式図、第 39 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する第 38 図に続く模式図、第 40 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する第 39 図に続く模式図、第 41 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する第 40 図に続く模式図、第 42 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する第 41 図に続く模式図、第 43 図は本発明の第 4 実施例における薄膜型電子源の製法を説明する第 42 図に続く模式図、第 44 図は本発明の第 2 実施例の薄膜型電子源を用

いた冷陰極型フラットパネルディスプレイの電子源基板の構造を説明する模式図、第45図は本発明の冷陰極型フラットパネルディスプレイを構成する蛍光面基板の一例を説明する模式図、第46図は第44図の電子源基板と第45図の蛍光面基板を貼り合わせた冷陰極型フラットパネルディスプレイの構成を説明する第45図のA-A'断面およびB-B'断面に相当する模式断面図、第47図は本発明による冷陰極型フラットパネルディスプレイの駆動系を説明する回路結線図、第48図は第47図の駆動系における駆動電圧波形図、第49図は本発明による冷陰極型フラットパネルディスプレイの第5実施例を説明する電子源基板の電子放出部を模式的に説明する要部断面図、第50図は本発明の第5実施例における薄膜型電子源の製法を説明する模式図、第51図は本発明の第5実施例における薄膜型電子源の製法を説明する第50図に続く模式図、第52図は本発明の第5実施例における薄膜型電子源の製法を説明する第51図に続く模式図、第53図は本発明の第5実施例における薄膜型電子源の製法を説明する第52図に続く模式図、第54図は本発明の第5実施例における薄膜型電子源の製法を説明する第53図に続く模式図、第55図は本発明の第5実施例における薄膜型電子源の製法を説明する第54図に続く模式図、第56図は本発明の第5実施例における薄膜型電子源の製法を説明する第55図に続く模式図、第57図は本発明の第5実施例における薄膜型電子源の製法を説明する第56図に続く模式図、第58図は本発明の第5実施例における薄膜型電子源の製法を説明する第57図に続く模式図、第59図は本発明の第5実施例における薄膜型電子源の製法を説明する第58図に続く模式図、第60図は本発明の第5実施例の電子源基板の模式的説明図、第61図は第60図に示した電子源基板と組み合わ

せる蛍光面基板の模式的説明図、第62図は第60図に示した電子源基板と第61図に示した蛍光面基板とを張り合わせた冷陰極型フラットパネルディスプレイの構成を説明する断面図である。

〔発明を実施するための最良の形態〕

以下、本発明の実施の形態を添付の図面に従ってより詳細に説明する。第3図は本発明による冷陰極型フラットパネルディスプレイの第1実施例の電子源基板の電子放出部を模式的に説明する要部断面図、第4図～第14図は第3図に示した電子源基板の製造方法の説明図である。

本実施例の電子源基板の電子放出部はMIM型電子源素子で構成される。第3図において、参照符号10はガラスを好適とする絶縁基板、11は下部電極、12はトンネル絶縁膜、13は上部電極、14は第一層間絶縁膜、16は上部電極給電配線を示す。また、17は表面保護層であり、17aは表面保護膜下層、17bは表面保護膜上層である。

第3図に示されたように、本実施例のMIM型電子源素子は、その上部電極13が上部電極給電配線16のテーパ状の端部と電気的に接続されている。以下、この構造のMIM型電子源素子の製造方法を第4図～第14図を順に参照して説明する。

まず、第4図に示したように、ガラス等の絶縁性の基板10上に下部電極11用の金属膜を成膜する。この下部電極11の材料としてはAl（アルミニウム）やAl合金を用いる。ここでは、Nd（ネオジム）を2原子量%ドーピングしたAl-Nd合金を用いる。

このAl-Nd合金の成膜には、例えば、スパッタリング法を用い、膜厚は300nmとした。成膜後、ホトリソグラフィ工程、エ

エッチング工程により第4図に示すようなストライプ形状の下部電極11を形成する。エッチングは、例えば磷酸、酢酸、硝酸の混合水溶液(PAN)を処理液としてウェットエッチングを適用する。

次に、第一層間絶縁層14、トンネル絶縁膜12の形成方法を第5図と第6図を参照して説明する。まず、下部電極11上の電子放出部となる部分をレジスト膜19で覆い、その他の部分を選択的に厚く陽極酸化し、第一層間絶縁層14とする。この陽極酸化処理の化成電圧を100Vとすれば、厚さ約136nmの第一層間絶縁層14が形成される。

次に、レジスト膜19を除去し、残りの下部電極11の表面を陽極酸化する。このときの化成電圧を例えば6Vとすれば、下部電極11上に厚さ約10nmのトンネル絶縁層12が形成される(第6図参照)。

第8図では、上部電極給電配線16と第二層間絶縁層15を成膜する。上部電極給電配線16の材料としては、AlもしくはAl合金が好ましく、特にNdを2原子量%ドーブしたAl-Nd合金が好適である。ここではスパッタ法によりAl-Nd合金を500nm厚に成膜した。この際、基板10の温度を室温より高く設定してAl合金の粒径を大きくし、より抵抗率を下げた。

第二層間絶縁層15の材料としては、Alやその陽極酸化膜に対し選択エッチングできる絶縁膜材料が特に望ましい。例えば、CF₄を用いたドライエッチングができるSi酸化物やSi窒化物などの絶縁膜材料を用いるのが好適である。CF₄などのフッ化物系エッチングガスを用いたドライエッチング法は下部電極のAlやAl合金、およびその陽極酸化膜に対し、Si酸化物やSi窒化物を高い選択比でエッチングできる。

ここでは、第二層間絶縁層 15 として Si 酸化物を用い、その膜厚は薄膜型電子源の駆動電圧 V_d (本実施例では 5 ~ 10 V) やトンネル絶縁層 12 の化成電圧 V_A (本実施例では 6 V) で絶縁破壊しない十分な膜厚 (本実施例では 40 nm : 耐電圧は約 40 V) とした。

次に、図 8 に示したように、ホトリソグラフィ工程、エッチング工程により上部電極給電配線 16 を下部電極 11 とは直交する方向にストライプ状に加工する。ウェットエッチングには、例えば、燐酸、酢酸、硝酸の混合水溶液 (PAN) を処理液として使用する。このとき、第二層間絶縁層 15 はエッチングストッパーの役割を担うので、上記ウェットエッチング液による第一層間絶縁層 14 への損傷は無視することができる。

図 9 では、表面保護膜 17 を形成する。表面保護膜 17 は表面保護膜下層 17a と表面保護膜上層 17b からなり、例えば半導体素子等で絶縁膜として一般的に用いられているものを利用できる。すなわち、材料としては SiO 、 SiO_2 、リン珪酸ガラス、ホウ珪酸ガラス等のガラス類、 Si_3N_4 、 Al_2O_3 、ポリイミドなどが利用できる。

また、成膜法としては、スパッタリング法、真空蒸着法、化学気相成長法、塗布法などを用いることができる。例えば、 SiO_2 、 Al_2O_3 、 Si_3N_4 などの成膜にはスパッタリング法や化学気相成長法、 SiO_2 の成膜には真空蒸着法、リン珪酸ガラスやホウ珪酸ガラス等のガラス類やポリイミドは塗布法などを用いることができる。

本実施例では、表面保護膜下層 17a に Si_3N_4 を、表面保護膜上層 17b に SiO_2 からなる多層膜を使用し、膜厚はそれぞれ 300 nm とした。

この表面保護膜 17 は、上部電極を画素毎に分離させるとともに、

パネルが完成した段階では、支柱に掛かる大気圧から電子源素子を保護する役割がある。

図 10 では、電子放出部を開けるために、ホトリソグラフィとドライエッチングにより表面保護膜 17 の一部を開口する。ドライエッチングのガスには CF_4 と O_2 との混合ガスが好適である。 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は表面保護膜 17 の SiO_2 膜や Si_3N_4 膜を上部電極給電配線 16 の A1 合金に対し高い選択比でエッチングするので、上部電極給電配線 16 をストッパー膜として表面保護膜 17 のみを加工することが可能である。

これに加えて、本実施例では、表面保護膜 17 を構成する 2 つの膜（表面保護膜下層 17 a と表面保護膜上層 17 b）は、それぞれ異なる速さでエッチングされるため、層間絶縁膜下層 17 a がより大きなサイドエッチングを受け、表面保護膜下層 17 a が表面保護膜上層 17 b よりも後退し、この部分に“ひさし”構造が形成される。

図 11 では、ホトリソグラフィによりレジストパターンを付与し、上述のリン酸、酢酸、硝酸の混合水溶液（PAN）を使用して電子放出部の上部電極給電配線 16 を除去する。この際、電子放出部において後から作られる上部電極 13 との電氣的な接続を図るため、剥離を伴いながらエッチングが進行するよう、レジストの硬化温度を通常より下げて密着力を落とした。

これにより、上部電極給電配線 16 の端部には、順傾斜形状すなわち極めて緩やかなテーパー（テーパー角が 10 度以下）がついた。

図 12 において、ホトリソグラフィ工程、 CF_4 と O_2 の混合ガスを用いたドライエッチング工程により第二層間絶縁層 15 の SiO

SiO_2 を除去し、トンネル絶縁膜 12 を囲うように電子放出部を開口する。

CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は、第二層間絶縁層 15 の SiO_2 を、Al合金の陽極酸化膜からなるトンネル絶縁膜 12、および第一層間絶縁層 14 に対し高い選択比でエッチングするので、トンネル絶縁膜 12 へのダメージを少なくすることができる。

またこの時、エッチング条件を調整して、第二層間絶縁層 15 の SiO_2 に較べてレジストマスクが速くエッチングされるように調整して、端部に緩やかな傾斜形状を与えるようにした。これによりこの部分における上部電極の被服不良を防止することができた。露出したトンネル絶縁膜 12 には、再度陽極酸化を施し、加工による損傷を修復する。

最後に、図 13 に示したように、上部電極膜 13 を形成して電子源基板が完成する。上部電極膜 13 の成膜はスパッタで行う。上部電極 13 としては、例えば Ir、Pt、Au の積層膜を用い、それぞれの膜厚は数 nm とする。この際、上部電極 13 は、前述の“ひさし”部で被覆不良を起こして画素毎に分離される。これにより、ホトリソグラフィ等に起因する上部電極やトンネル絶縁膜 12 への付随的な汚染や加工損傷を回避することができる。

本実施例の効果は、画像表示を行うことにより直接確認することができるが、それ以外にも前述の再陽極酸化特性を見ることでも確認出来る。

図 14 は本発明の第 1 実施例の構造を用いた場合と従来構造を用いた場合の再陽極酸化の特性を比較した説明図であり、化成電圧 $V_A = 6 \text{ V}$ 時の定電圧印加状態における本発明の第 1 実施例の構造の再陽極酸化の化成電流特性を (a)、第二層間絶縁層 15 を有し

ない従来構造の再陽極酸化の化成電流特性を（b）に示す。

図14（a）に示されたように、第二層間絶縁層15を有しない従来構造では、酸化中に第一層間絶縁層14に絶縁破壊が度々生じ、化成電流の増大が観測される。これに対し、第二層間絶縁層15を有する本実施例の構造では、図14（a）に示されたように、化成電流は酸化の進行により単調に減少している。これは、本発明の構造が、第一層間絶縁層14の欠陥があっても第二層間絶縁層15が欠陥を保護し、化成電圧 V_A に対し十分な絶縁耐性を確保していることを示している。これは第二層間絶縁層15の欠陥が、第一層間絶縁層14の欠陥位置と重なる可能性は極めて稀だからである。

なお、本実施例では、上部電極給電配線16の形成前にトンネル絶縁膜12をあらかじめ陽極酸化で形成し、上部電極給電配線16等の加工後、トンネル絶縁膜12の再酸化を行ってダメージを修復した。これに対し、上部電極給電配線16等の加工後、初めてトンネル絶縁層12の陽極酸化を行うことも可能である。この方法では、トンネル絶縁膜12を形成する酸化が1回で済むため工程短縮が可能となる。

本実施例の構造を有する電子源基板と蛍光面基板の貼り合わせて冷陰極型フラットパネルディスプレイを構成したところ、画素欠陥の発生を低減して信頼性を向上した冷陰極型フラットパネルディスプレイが得られた。

次に、本発明の第2実施例について説明する。

第15図は本発明による冷陰極型フラットパネルディスプレイの第2実施例の電子源基板の電子放出部を模式的に説明する要部断面図、第16図～第25図は第15図に示した電子源基板の製造方法の説明図である。

第 15 図に示されたように、本実施例の電子源基板の電子放出部は、第二層間絶縁層 15 の開口領域がトンネル絶縁膜 12 の領域の内側に設けられている点を特徴とし、他の構成は第 3 図で説明したものと同様である。

第 16 図～第 25 図を参照して図 15 に示した断面構造をもつ電子放出部について、その製造方法を説明する。本実施例による電子放出部は、層間絶縁膜の欠陥による下部電極と上部電極給電配線との初期的な短絡不良を低減するのみならず、トンネル絶縁膜 12 の膜質を向上させて、経時的絶縁破壊を抑制する効果がある。

図 16 において、ガラス等の絶縁性の基板 10 上に下部電極 11 用の金属膜を成膜する。下部電極 11 の構成材料としては Al や Al 合金を用いる。ここでは、Nd を 2 原子量% ドープした Al-Nd 合金を用いた。この成膜には、例えば、スパッタリング法を用い、その膜厚は 300 nm とした。成膜後はホトリソグラフィ工程、エッチング工程により図 3 に示すようなストライプ形状の下部電極 11 を形成する。エッチングは例えばリン酸、酢酸、硝酸の混合水溶液によるウェットエッチングを適用する。

次に、保護絶縁膜 14、トンネル絶縁膜 12 の形成方法を第 17 図と第 18 図を用いて説明する。まず、下部電極 11 上の電子放出部となる部分をレジスト膜 19 で覆い、その他の部分を選択的に厚く陽極酸化して第一層間絶縁層 14 とする。化成電圧を 100 V とすれば、厚さ約 136 nm の第一層間絶縁層 14 が形成される。

次に、レジスト膜 19 を除去し、残りの下部電極 11 の表面を陽極酸化する。この陽極酸化は、例えば、化成電圧を 6 V とすれば、下部電極 11 上に厚さ約 10 nm のトンネル絶縁層 12 が形成される。ここでの陽極酸化に使用する化成液として、特開平 11-13

5316号公報に記載された非水系化成液を用いると、トンネル絶縁膜12の膜質向上が期待できる。

上記特開平11-135316号公報において、これらの化成液で陽極酸化したトンネル絶縁膜は、経時的な絶縁破壊に対して耐性を有することが開示されている。

第19図では上部電極給電配線16と第二層間絶縁層15を成膜する。上部電極給電配線16の材料としては、AlもしくはAl合金が好ましく、特にNdを2原子量%ドーブしたAl-Nd合金が好適である。ここではスパッタ法によりAl-Nd合金を500nm厚に成膜した。この際、基板10の温度を室温より高く設定してAl合金の粒径を大きくし、より抵抗率を下げた。

第二層間絶縁層15の材料としては、Alやその陽極酸化膜に対し選択エッチングできる絶縁膜材料が特に望ましい。例えば、 CF_4 を用いたドライエッチングできるSi酸化物やSi窒化物などの絶縁膜材料を用いるのが好適である。

CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は下部電極のAlやAl合金、およびその陽極酸化膜に対し、Si酸化物やSi窒化物を高い選択比でエッチングできる。

ここでは、第二層間絶縁層15としてSi酸化物を用い、その膜厚は薄膜型電子源の駆動電圧 V_d (本実施例では5~10V)や絶縁層12の化成電圧 V_A (本実施例では6V)で絶縁破壊しない十分な膜厚(本実施例では40nm:耐電圧は約40V)とした。

第20図において、ホトリソグラフィ工程、エッチング工程により上部電極給電配線16を下部電極11とは直交する方向にストライプ状に加工する。ウェットエッチングには、例えば、リン酸、酢酸、硝酸の混合水溶液(PAN)を使用する。このとき、第二層間絶縁

層 15 はエッチングストッパーの役割を担うので、上記ウェットエッチング液による第一層間絶縁層 14 への損傷は無視することができる。

第 21 図では表面保護膜 17 を形成する。表面保護膜 17 は表面保護膜下層 17a と表面保護膜上層 17b からなり、この面保護膜 17 は、例えば半導体素子等で絶縁膜として一般的に用いられているものを利用できる。すなわち、材料としては SiO 、 SiO_2 、リン珪酸ガラス、ホウ珪酸ガラス等のガラス類、 Si_3N_4 、 Al_2O_3 、ポリイミドなどが利用できる。また成膜法としては、スパッタリング法、真空蒸着法、化学気相成長法、塗布法などを用いることができる。

例えば、 SiO_2 、 Al_2O_3 、 Si_3N_4 などの成膜にはスパッタリング法や化学気相成長法、 SiO_2 の成膜には真空蒸着法、リン珪酸ガラスやホウ珪酸ガラス等のガラス類やポリイミドは塗布法などを用いることができる。本実施例では、表面保護膜下層 17a に Si_3N_4 を、表面保護膜上層 17b には SiO_2 からなる多層膜を使用し、膜厚はそれぞれ 300 nm とした。

この表面保護膜 17 は、上部電極 11 を画素毎に分離させるとともに、パネルディスプレイが完成した段階では、電子源基板と蛍光面基板の貼り合わせ間隔を規定する支柱に掛かる大気圧から電子源素子を保護する役割がある。

第 22 図では、電子放出部を開けるために、ホトリソグラフィとドライエッチングにより表面保護膜 17 の一部を開口する。ドライエッチングのガスには CF_4 と O_2 との混合ガスが好適である。 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は表面保護膜 17 の SiO_2 や Si_3N_4 膜を上部電極給電配線 16 の A

1 合金に対し高い選択比でエッチングするので、上部電極給電配線 1 6 をストッパー膜として表面保護膜 1 7 のみを加工することが可能である。これに加えて、本実施例では、表面保護膜 1 7 を構成する 2 つの膜（表面保護膜下層 1 7 a と表面保護膜上層 1 7 b）は、それぞれ異なる速さでエッチングされるため、層間絶縁膜下層 1 7 a がより大きなサイドエッチングを受け、表面保護膜下層 1 7 a が表面保護膜上層 1 7 b よりも後退し、この部分に“ひさし”構造が形成される。

第 2 3 図では、ホトリソグラフィによりレジストパターンを付与し、上述の燐酸、酢酸、硝酸の混合水溶液（PAN）を使用して電子放出部の上部電極給電配線 1 6 を除去する。この際、電子放出部において後から作られる上部電極 1 3 との電氣的な接続を図るため、剥離を伴いながらエッチングが進行するよう、レジストの硬化温度を通常より下げて密着力を落とした。これにより、上部電極給電配線 1 6 の端部には、順傾斜形状すなわち極めて緩やかなテーパー（テーパー角が 1 0 度以下）がついた。

第 2 4 図では、ホトリソグラフィ工程、 CF_4 と O_2 との混合ガスを用いたドライエッチング工程により第二層間絶縁層 1 5 の SiO_2 をドライエッチングし、トンネル絶縁膜 1 2 を囲うように電子放出部を開口する。 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は第二層間絶縁層 1 5 の SiO_2 を、Al 合金の陽極酸化膜からなるトンネル絶縁膜 1 2、および第一層間絶縁層 1 4 に対し高い選択比でエッチングするので、トンネル絶縁膜 1 2 へのダメージを少なくすることができる。

またこの時、エッチング条件を調整して、第二層間絶縁層 1 5 の SiO_2 に較べてレジストマスクが速くエッチングされるように調

整して、端部に緩やかな傾斜形状を与えるようにした。これによりこの部分における上部電極の被服不良に起因する断線を防止することができた。露出したトンネル絶縁膜12には、再度陽極酸化を施し、加工による損傷を修復する。

最後に、第25図に示したように、上部電極膜13を形成して電子源基板が完成する。上部電極膜13の成膜はスパッタで行う。上部電極13としては、例えばIr、Pt、Auの積層膜を用い、それぞれの膜厚は数nmとする。この際、上部電極13は、前述の“ひさし”部で被覆不良を起こし、画素毎に分離される。これによりホトリソグラフィ等に起因する上部電極膜13やトンネル絶縁膜12への付随的な汚染や加工損傷を回避することができる。

第26図は本発明の第2実施例の構造を用いた場合と第1実施例の構造を用いた場合の動作寿命特性を比較した説明図である。第26図は、一定電流をダイオードに流すのに必要なダイオード電圧の増分を動作時間に対して測定してプロットしたものである。

トンネルダイオードにおいて、絶縁膜に注入された電子は、伝導帯を走行するうちに非弾性散乱を受け、一部が絶縁膜中に捕獲される。捕獲された電子は絶縁膜中の電界を緩和するため、障壁の厚さが増す。これにより、電子注入が抑制される。従って、一定のダイオード電流を保つためには、印加する電圧を増やす必要がある。本発明者等の経験では、この電圧増加分が0.5Vに達すると絶縁膜が真性破壊に至る傾向にあることが判っている。

本発明の第1実施例で説明したMIM型の電子放出構造の場合、ダイオード電圧の上昇は3,000時間で0.3V、その後10,000時間で絶縁破壊に至った。これに対し、本発明の第2実施例の構造の場合、電圧上昇は20,000時間経過の時点で0.2V

であり、破壊に至っていないことが確認された。

この理由については、まだ不明な点もあるが、本発明者らは次のように考えている。

第1実施例と第2実施例の違いは、電子放出領域を定める方式にある。第1実施例では、第一層間絶縁層により境界が形成されている。第一層間絶縁層では、非酸化領域を作るため、レジストパターンをマスクとした局所酸化の手法を用いている。この場合、レジストパターンのエッジにおいて酸化が完全に抑止されることはない。

実際には、それより1 μm 程度横方向内側まで酸化が進行する。この横方向の酸化進行により、酸化膜厚がゼロ（もしくは、自然酸化膜）から140 nm（100 V酸化）まで連続的に変化した中間領域が形成される。この状態で次工程に進み、陽極酸化によりトンネル酸化膜を形成すると、この中間領域で6Vに相当する膜厚をもつ部分までが、再度酸化を受けることになる。いわば二重の酸化を受けたこの領域は、トンネル酸化膜と層間絶縁膜の中間的な性質を示す。正常なトンネル絶縁膜領域に比べ、この領域にはトラップ順位や欠陥が多く含まれていると推定され、トンネルダイオードとして動作させると、電子注入に対して経時劣化が顕著に現れると考えられる。

これに対し第2実施例では、上記中間領域は第二層間絶縁層に覆われるために、トンネルダイオードの動作には寄与しない。これが経時的な絶縁破壊モードを抑制することが出来る理由であると考えられる。

本実施例の構造を有する電子源基板と蛍光面基板の貼り合わせて冷陰極型フラットパネルディスプレイを構成したところ、画素欠陥の発生を低減して信頼性を向上した冷陰極型フラットパネルディスプレイ

プレイが得られた。

次に、本発明の第3実施例を第27図～第33図を参照して詳細に説明する。本実施例は、第二層間絶縁層15の開口領域がトンネル絶縁膜12の領域の内側に設けられている点では、第2実施例と同様の構造である。しかし、本実施例は、テーパ加工のバス配線を用いる代わりに、接続用の薄膜電極を持つことを特徴としている。この構造は、第2実施例2に比べ、テーパ加工のプロセスが不要なため、バス配線の厚膜化に対応しやすいという利点がある。

本実施例は、電子源基板にトンネル絶縁膜12を形成するまでは、第2実施例を説明する第16図～第18図と同じであるので繰り返しの説明は省略し、バス電極の形成から説明する。

第27図では、トンネル絶縁膜12の上に上部電極給電配線16と第二層間絶縁層15を成膜する。本実施例では、上部電極給電配線16は上部電極給電配線下層16aと上部電極給電配線上層16bの二層構造となっている。

上部電極給電配線下層16aの材料としては、高融点金属、例えばTi、Cr、W等、Mo、Nbまたはそれらのケイ素化合物（シリサイド）が好ましい。特に、第二層間絶縁層15に対して選択的にウェットエッチングが出来ることから、Cr、Wが好適である。上部電極給電配線上層16bの材料としては、AlもしくはAl合金が好ましく、特にNdを2原子量%ドーピングしたAl-Nd合金が好適である。ここでは、スパッタ法によりCrとAl-Nd合金を、それぞれ20nmと500nm厚に成膜した。この際、基板温度を室温より高く設定してAl合金の粒径は大きくし、より抵抗率を下げることも可能である。

第二層間絶縁層15としては、Alやその陽極酸化膜に対し選択

エッチングできる絶縁膜材料が特に望ましい。例えば、 CF_4 を用いたドライエッチングできる Si 酸化物や Si 窒化物などの絶縁膜材料を用いるのが好適である。

CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は下部電極の Al や Al 合金、およびその陽極酸化膜に対し、 Si 酸化物や Si 窒化物を高い選択比でエッチングできる。

ここでは、第二層間絶縁層15として Si 酸化物を用い、膜厚は薄膜型電子源の駆動電圧 V_d （本実施例では5～10V）や絶縁層12の化成電圧 V_A （本実施例では6V）で絶縁破壊しない十分な膜厚（本実施例では40nm：耐電圧は約40V）とした。

第28図では、ホトリソグラフィ工程、エッチング工程により上部電極給電配線16a及び16bを下部電極11とは直交する方向にストライプ状に加工する。ウェットエッチングには、例えば、 Al 合金に対しては燐酸、酢酸、硝酸の混合水溶液（PAN）を、 Cr に対しては硝酸セリウムニアンモニウム水溶液を使用する。このとき第二層間絶縁層15は、エッチングストッパーの役割を担うので、上記ウェットエッチング液による第一層間絶縁層14への損傷は無視することができる。

第29図では表面保護膜を形成する。表面保護膜17は例えば半導体素子等で絶縁膜として一般的に用いられているものを利用できる。すなわち、表面保護膜17の材料としては、 SiO 、 SiO_2 、リン珪酸ガラス、ホウ珪酸ガラス等のガラス類、 Si_3N_4 、 Al_2O_3 、ポリイミドなどが利用できる。

また、成膜法としては、スパッタリング法、真空蒸着法、化学気相成長法、塗布法などを用いることができる。例えば、 SiO_2 、 Al_2O_3 、 Si_3N_4 などの成膜にはスパッタリング法や化学気相成長

法、 SiO_2 の成膜には真空蒸着法、リン珪酸ガラスやホウ珪酸ガラス等のガラス類やポリイミドは塗布法などを用いることができる。

本実施例では、表面保護膜下層 17a に Si_3N_4 を、表面保護膜上層 17b には SiO_2 からなる多層膜を使用し、膜厚はそれぞれ 300nm とした。この表面保護膜 17 は、上部電極 13 を画素毎に分離させるとともに、パネルディスプレイが完成した段階では、電子源基板と蛍光面基板の貼り合わせ間隔を規定する支柱に掛かる大気圧から電子源素子を保護する役割がある。

第 30 図では、電子放出部を開けるために、ホトリソグラフィとドライエッチングにより表面保護膜 17 の一部を開口する。ドライエッチングのガスには CF_4 と O_2 との混合ガスが好適である。 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は、表面保護膜 17 の SiO_2 や Si_3N_4 膜を上部電極給電配線 16 の Al 合金に対し高い選択比でエッチングするので、上部電極給電配線上層 16b をストッパー膜として表面保護膜 17 のみを加工することが可能である。

これに加えて、本実施例では、表面保護膜 17 を構成する 2 つの膜（表面保護膜下層 17a と表面保護膜上層 17b）は、それぞれ異なる速さでエッチングを受けるため、層間絶縁膜下層 17a がより大きなサイドエッチングを受け、表面保護膜下層 17a が表面保護膜上層 17b よりも後退し、この部分に“ひさし”構造が形成される。

第 31 図では、ホトリソグラフィによりレジストパターンを付与し、上述のリン酸、酢酸、硝酸の混合水溶液（PAN）を使用して電子放出部の上部電極給電配線上層 16b を除去する。

続いて、第 32 図に示したように、ホトリソグラフィによりレジ

ストパターンを付与し、上述の硝酸セリウムニアンモニウム水溶液を使用して、電子放出部の上部電極給電配線下層 16 a を除去する。この際、電子放出部において後から作られる上部電極 13 との電氣的な接続を図るため、上部電極給電配線下層 16 a が上部電極給電配線上層 16 b からはみ出すようにパターンニングする。上部電極給電配線下層 16 a の厚さは僅か数十 nm なので、この部分で段切れを起こすことなく上部電極 13 との電氣的接続をとることができる。

第 33 図では、ホトリソグラフィ工程、 CF_4 と O_2 との混合ガスを用いたドライエッチング工程により第二層間絶縁層 15 の SiO_2 をドライエッチングし、トンネル絶縁膜 12 の内側に電子放出部を開口する。

CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は第二層間絶縁層 15 の SiO_2 を、Al 合金の陽極酸化膜からなるトンネル絶縁膜 12、および第一層間絶縁層 14 に対し高い選択比でエッチングするので、トンネル絶縁膜 12 へのダメージを少なくすることができる。

またこの時、エッチング条件を調整して、第二層間絶縁層 15 の SiO_2 に較べてレジストマスクが速くエッチングされるように調整して、端部に緩やかな傾斜形状を与えるようにした。これにより、この部分における上部電極 13 の被服不良に起因する断線を防止することができる。露出したトンネル絶縁膜 12 には再度陽極酸化を施し、加工による損傷を修復する。

最後に、第 34 図に示したように、上部電極膜 13 を形成して電子源基板が完成する。上部電極膜 13 の成膜はスパッタで行う。上部電極 13 としては、例えば Ir、Pt、Au の積層膜を用い、それぞれの膜厚は数 nm とする。この際、上部電極 13 は、前述の“ひ

さし”部で被覆不良を起こし、画素毎に分離される。これにより、ホトリソグラフィ等に起因する上部電極 1 3 やトンネル絶縁膜 1 2 への付随的な汚染や加工損傷を回避することができる。

本実施例では、上部電極給電配線 1 6 に上部電極 1 3 との接続のためのテーパー加工を施す必要がない。このことは、レジストとの選択比と無関係に上部電極給電配線 1 6 の膜厚を設定できることを意味し、当該給電配線 1 6 の低抵抗化を図るのに有利な素子構造であると言える。

本実施例の構造を有する電子源基板と蛍光面基板の貼り合わせて冷陰極型フラットパネルディスプレイを構成したところ、画素欠陥の発生を低減して信頼性を向上した冷陰極型フラットパネルディスプレイが得られた。

次に、本発明の第 4 実施例について、第 3 5 図～第 4 3 図を参照して説明する。

本実施例は、第二層間絶縁層 1 5 の開口領域がトンネル絶縁膜 1 2 の領域の内側に設けられている点では先に説明した第 2 実施例 2 と同じである。しかし、本実施例では、厚い陽極酸化膜を第二層間絶縁層に用いる代わりに、第一層間絶縁層が第二層間絶縁層を兼ねている点に特徴を有する。この構造は、第 2 実施例に比べ、局所的に厚い陽極酸化を施す処理が無いため、製造工程を簡略化できるという利点がある。

まず、第 3 5 図に示したように、第 2 実施例と同じように、基板 1 0 上に下部電極配線 1 1 を形成する。

次に、第 3 6 図では、下部電極配線 1 1 を陽極酸化して、全面にトンネル絶縁膜 1 2 を形成する。この形成条件は第 2 実施例で開示した条件に従う。

第 3 7 図では、上部電極給電配線 1 6 と第二層間絶縁膜下層 1 4 a 及び第二層間絶縁膜上層 1 4 b を成膜する。

本実施例では、第二層間絶縁層 1 4 を二層構造とした。これは、第二層間絶縁層 1 4 の端部で上部電極 1 3 が被服不良起こして断線しないように、順傾斜形状すなわち緩やかな傾斜形状を持たせるためである。この傾斜形状の加工には、ドライエッチングに際してマスク材と被エッチング材の速度比を 1 より大にすればよい。

ここでは、第二層間絶縁膜上層 1 4 b をマスク材と見立て、エッチング速度差を利用して傾斜構造を導入した。しかし、この他にも第二層間絶縁膜上層 1 4 b の代わりに、マスク材として通常のレジストパターンを利用し、エッチング条件（ガス組成等）を調整して同じ目的を達成することも可能であることは言うまでもない。

第二層間絶縁層 1 4 としては、Al やその陽極酸化膜に対し選択エッチングできる絶縁膜材料が特に望ましい。例えば CF_4 を用いたドライエッチングできる Si 酸化物や Si 窒化物などの絶縁膜材料を用いるのが好適である。 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は下部電極の Al や Al 合金、およびその陽極酸化膜に対し、Si 酸化物や Si 窒化物を高い選択比でエッチングできる。

ここでは、第二層間絶縁層下層 1 4 a として Si 酸化物を用い、その膜厚は薄膜型電子源の駆動電圧 V_d （本実施例では 5 ～ 10 V）や絶縁層 1 2 の化成電圧 V_A （本実施例では 6 V）で絶縁破壊しない十分な膜厚とする。本実施例では 200 nm（耐電圧は約 200 V）とした。第二層間絶縁層上層 1 4 b としては、窒化珪素 SiN_x が好適である。ここでは、スパッタ法により SiO_x 、 SiN_x 、Al 合金をそれぞれ、200 nm、20 nm、500 nm 厚に成膜

した。A1合金の成膜の際、基板温度を室温より高く設定してA1合金の粒径を大きくして抵抗率を下げることも可能である。

第38図では、ホトリソグラフィ工程、エッチング工程により上部電極給電配線16を下部電極11とは直交する方向にストライプ状に加工する。ウェットエッチングには、例えば、A1合金に対してはリン酸、酢酸、硝酸の混合水溶液(PAN)を使用する。このとき第二層間絶縁層14はエッチングストッパーの役割を担うので、上記ウェットエッチング液による下部電極11への損傷は無視することができる。

第39図では表面保護膜17を形成する。表面保護膜17は、例えば半導体素子等で絶縁膜として一般的に用いられているものを利用できる。すなわち、表面保護膜17の材料としては、 SiO 、 SiO_2 、リン珪酸ガラスやホウ珪酸ガラス等のガラス類、 Si_3N_4 、 Al_2O_3 、ポリイミドなどが利用できる。

また、この成膜法としては、スパッタリング法、真空蒸着法、化学気相成長法、塗布法などを用いることができる。例えば、 SiO_2 、 Al_2O_3 、 Si_3N_4 などの成膜にはスパッタリング法や化学気相成長法、 SiO_2 の成膜には真空蒸着法、リン珪酸ガラスやホウ珪酸ガラス等のガラス類やポリイミドは塗布法などを用いることができる。

本実施例では、表面保護膜下層17aに Si_3N_4 を、表面保護膜上層17bには SiO_2 からなる多層膜を使用し、その膜厚はそれぞれ300nmとした。この表面保護膜17は、上部電極13を画素毎に分離させるとともに、パネルディスプレイが完成した段階では、

電子源基板と蛍光面基板の貼り合わせ間隔を規定する支柱に掛かる大気圧から電子源素子を保護する役割がある。

第40図では、電子放出部を開けるために、ホトリソグラフィとドライエッチングにより表面保護膜17の一部を開口する。ドライエッチングのガスには CF_4 と O_2 との混合ガスが好適である。 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は、表面保護膜17の SiO_2 や Si_3N_4 膜を上部電極給電配線16のAl合金に対し高い選択比でエッチングするので、上部電極給電配線上層16bをストッパー膜として表面保護膜17のみを加工することが可能である。

これに加えて、本実施例では、表面保護膜17を構成する2つの膜（表面保護膜下層17aと表面保護膜上層17b）は、それぞれ異なる速さでエッチングを受けるため、層間絶縁膜下層17aがより大きなサイドエッチングを受け、この部分に“ひさし”構造が形成される。

第41図では、ホトリソグラフィによりレジストパターンを付与し、上述のリン酸、酢酸、硝酸の混合水溶液（PAN）を使用して電子放出部の上部電極給電配線上層16を除去する。この際、電子放出部において後から作られる上部電極13との電氣的な接続を図るため、剥離を伴いながらエッチングが進行するよう、レジストの硬化温度を通常より下げて密着力を落とした。これにより、上部電極給電配線16の端部には、順傾斜形状すなわち極めて緩やかなテーパー（テーパー角が10度以下）がついた。

第42図において、ホトリソグラフィ工程、 CF_4 と O_2 との混合ガスを用いたドライエッチング工程により第二層間絶縁膜上層14bの SiNX と第二層間絶縁膜下層14aの SiO_x をド

ライエッチングして電子放出部を開口する。 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は第二層間絶縁層14を、Al合金の陽極酸化膜からなるトンネル絶縁膜12に対し高い選択比でエッチングするので、トンネル絶縁膜12へのダメージを少なくすることができる。

また、通常の条件下では、第二層間絶縁膜上層14bの SiN_x が第二層間絶縁膜下層14aの SiO_x よりも早くエッチングされるため、緩やかな傾斜形状が付与される。露出したトンネル絶縁膜12には再度陽極酸化を施し、加工による損傷を修復する。

最後に、第43図で、上部電極膜13を形成して電子源基板が完成する。上部電極膜13の成膜はスパッタで行う。上部電極13としては、例えば、Ir、Pt、Auの積層膜を用い、それぞれの膜厚は数nmとする。この際、上部電極13は前述の“ひさし”部で被覆不良を起こし、画素毎に分離される。これによりホトリソグラフィ等に起因する上部電極やトンネル絶縁膜12への付随的な汚染や加工損傷を回避することができる。

本実施例の構造には、前述の第1実施例～第3実施例における厚い陽極酸化膜からなる第一層間絶縁層がない。陽極酸化膜形成工程を減らせるため、製造工程の簡略化に有利な素子構造であると言える。

本実施例の構造を有する電子源基板と蛍光面基板の貼り合わせて冷陰極型フラットパネルディスプレイを構成したところ、画素欠陥の発生を低減して信頼性を向上した冷陰極型フラットパネルディスプレイが得られた。

次に、本発明による冷陰極型フラットパネルディスプレイの他の構成例について第44図～第48図を参照して説明する。

第 4 4 図は本発明の第 2 実施例の薄膜型電子源を用いた冷陰極型フラットパネルディスプレイの電子源基板の構造を説明する模式図である。電子源基板の薄膜型電子源は M I M 型電子源である。なお、第 2 実施例～第 4 実施例で説明した薄膜型電子源を有する電子源基板についても同様である。

第 4 4 図において、前記各実施例と同一の参照符号は同一機能部分に対応する。

まず、第 2 実施例の手法にしたがって基板 1 0 上に M I M 型電子源を作製する。ここでは、 (3×3) ドットの M I M 型電子源基板の平面図とその断面図で説明する。但し、実際は表示ドット数に対応した数の M I M 型電子源マトリクスを形成する。第 1 実施例から第 4 実施例では説明しなかったが、M I M 型電子源マトリクスを表示装置に使用する場合、下部電極 1 1、上部電極給電配線 1 6 の電極端部は後述する駆動回路との接続のため電極面を露出しておかなければならない。

第 4 5 図は本発明の冷陰極型フラットパネルディスプレイを構成する蛍光面基板の一例を説明する模式図である。参照符号 1 1 0 は蛍光面基板を構成する面板、1 1 1 は赤色蛍光体、1 1 2 は緑色蛍光体、1 1 3 は青色蛍光体、1 1 4 はメタルバック、1 2 0 はブラックマトリクスである。第 4 5 図に示した蛍光面基板の製造方法を説明する。

面板 1 1 0 には透光性のガラスなどを用いる。まず、パネルディスプレイのコントラストを上げる目的で面板 1 1 0 にブラックマトリクス 1 2 0 を形成する。このブラックマトリクス 1 2 0 は次のようにして形成する。面板 1 1 0 に P V A (ポリビニルアルコール) と重クロム酸アンモニウムとを混合した溶液を面板 1 1 0 に塗布し、

ブラックマトリクス 120 を形成したい部分以外に紫外線を照射して感光させた後、未感光部分を除去し、そこに黒鉛粉末を溶かした溶液を塗布し、PVA をリフトオフ（剥離）することにより形成する。

次に、赤色蛍光体 111 を形成する。赤色の蛍光体粒子に PVA と重クロム酸アンモニウムとを混合した水溶液を面板 110 上に塗布し、赤色の蛍光体を形成する部分に紫外線を照射して感光させた後、未感光部分を流水で除去する。

このようにして赤色蛍光体 111 をパターン化する。このパターンは第 45 図に示したようなストライプ状にパターン化する。同様にして、緑色蛍光体 112 と青色蛍光体 113 を形成する。

蛍光体としては、例えば赤色に $Y_2O_3:S:Eu$ (P22-R) を、緑色に $ZnS:Cu, Al$ (P22-G) を、青色に $ZnS:Ag$ (P22-B) を用いることができる。

3 色の蛍光体を形成後、これらの蛍光体を覆ってニトロセルロースなどを形成してフィルミング膜を施し、さらにその上を覆って面板 110 全体に Al を膜厚 75 nm 程度の膜厚に蒸着してメタルバック 114 とする。このメタルバック 114 は加速電極（陽極）として働く。その後、面板 110 を大気中 400°C 程度に加熱してフィルミング膜や PVA などの有機物を加熱分解する。このようにして蛍光面基板すなわち表示側基板が完成する。

第 46 図は第 44 図に示した電子源基板と第 45 図に示した蛍光面基板を貼り合わせた冷陰極型フラットパネルディスプレイの構成の説明図であり、同図 (a) は第 45 図の A-A' 断面に相当する模式断面図、同図 (b) は同じく第 45 図の B-B' 断面に相当する模式断面図である。

第45図で説明した蛍光面基板110と電子源基板10とをスペーサ30を介し、周囲の枠116をフリットガラス115等の接着剤を用いて封着する。蛍光面基板の面板110と電子源基板の基板10の間の距離は1～3mm程度になるようにスペーサ30の高さを設定する。スペーサ30は、例えばガラス板またはセラミックス板を用い、これを上部電極給電配線16上に配置する。

このスペーサ30を蛍光面基板110に有するブラックマトリクス120の下に配置することで、スペーサ3は蛍光体の発光を阻害しない。

ここでは、説明のため、赤色、緑色、青色に発光するドット毎、すなわち全ての上部電極給電配線16の上方にスペーサ30を立てているが、実際は機械強度が耐える範囲で、スペーサ30の数（密度）を減らし、大体1cm置き程度に立てればよい。

第46図ではスペーサ30を一方向に並設した板状スペーサとして示してあるが、これに代えて支柱状のスペーサ、あるいは格子状のスペーサを使用して蛍光面基板110と電子源基板10とを組み立てることができる。蛍光面基板110、電子源基板10あるいは枠116には排気管（図示せず）が設けられ、また表示領域を避けた位置にゲッター材が收容される。

蛍光面基板110と電子源基板10とを枠116で封着する。この封着はフリットガラス115を用いるのが望ましい。封着した後、封着された内部を図示しない排気管を通して 10^{-7} Torr程度の真空中に排気し、封じ切る。封じ切り後、ゲッター材を活性化し、封着された内部を高真空中に維持する。例えば、Baを主成分とする蒸発型のゲッター材の場合、高周波誘導加熱等によりゲッター材を蒸発させてゲッター膜を形成する。また、Zrを主成分とする非蒸発

型ゲッター材を用いてもよい。このようにして、MIM型電子源を用いた冷陰極型フラットパネルディスプレイが完成する。

上記の冷陰極型フラットパネルディスプレイでは、面板110と基板10間の距離は1～3mm程度と長いので、メタルバック114に印加する加速電圧を1～10KVと高電圧にできる。したがって、蛍光体には上述したような陰極線管（CRT）用の蛍光体を使用できる。

第47図は本発明による冷陰極型フラットパネルディスプレイの駆動系の一例を説明する回路結線図、第48図は第47図の駆動系における駆動電圧波形図である。第47図において、下部電極11は走査線駆動回路40へ結線され、上部電極給電配線16は信号線駆動回路50に結線される。説明の簡単化のため、第47図には冷陰極型フラットパネルディスプレイの表示領域を（3×3）画素で示し、走査線駆動回路40は走査線給電回路S1、S2、S3を有し、信号線駆動回路50は信号線給電回路D1、D2、D3を有する。

したがって、ここでは $m=3$ 、 $n=3$ である（ $m \times n$ ）画素から構成され、走査線駆動回路40は走査線給電回路 S_m （ $m=1, 2, 3$ ）で、信号線駆動回路50は信号線給電回路 D_n （ $n=1, 2, 3$ ）で構成される。

画素は m 番目の上部電極給電配線16につながれた走査線給電回路 S_m と n 番目の下部電極11につながれた信号線給電回路 D_n の交点に位置する画素は、座標（ m, n ）で表される。メタルバック114には電源回路60から1～10KV程度の直流加速電圧が常時印加される。

第48図を参照して第47図の回路において発生する電圧波形の

一例を説明する。時刻 $t = 0$ ではいずれの電極も電圧ゼロであるので電子は放出されず、蛍光体は発光しない。時刻 $t = t_1$ において、下部電極配線 11 に接続する走査線給電回路 S1 だけに $-V_1$ なる電圧をかけ、上部電極給電配線 16 に接続する信号線給電回路 D2、D3 には V_2 なる電圧を印加する。

座標 (1, 2) の画素と座標 (1, 3) の画素において、下部電極 11 と上部電極給電配線 16 間には $(V_1 + V_2)$ なる電圧が印加されるので、 $(V_1 + V_2)$ を電子放出開始電圧以上に設定しておけば、これらの MIM 型電子源からは電子が真空中に放出される。放出された電子は、蛍光面基板のメタルバック 114 に印加された $1 \sim 10 \text{ KV}$ 程度の加速電圧により加速された後、蛍光体に入射してこれを励起し、発光させて点灯させる。

同様に、時刻 $t = t_2$ において、下部電極配線 11 に接続する走査線給電回路 S2 だけに $-V_1$ なる電圧をかけ、上部電極給電配線 16 に接続する信号線給電回路 D3 に V_2 なる電圧を印加すると、座標 (2, 3) の画素が点灯する。

このようにして、下部電極配線 11 に印加する電圧信号を変えることにより所望の走査線を選択し、上部電極給電配線 16 への印加電圧 V_2 の大きさを適宜変えることにより階調表現を行う、所謂線順次駆動方式の画像表示が可能となる。

時刻 $t = t_5$ において、トンネル絶縁膜 12 中に蓄積される電荷を開放するための反転電圧の印加を行う。すなわち、下部電極配線 11 の全てに電圧 V_3 を加え、同時に全ての上部電極給電配線 16 に 0 V を印加する。

また、ここでは開示しなかった他の電子源、例えば MIS 型あるいは弾道伝導 (BSD) 型などのホットエレクトロン型電子源につ

いても、上述の議論をそのまま当てはめることができる。

すなわち、上部電極給電配線と下部電極配線とのタイムゼロの絶縁不良を防ぐには、熱酸化と堆積法など、成膜法の異なる複数の絶縁膜を重ね合わせた層間絶縁膜を配備することが有効である。

これに加えて、前記複数の絶縁膜のうち、堆積法により形成した絶縁膜の開口部をもって、電子放出領域を規定することは、局所酸化に伴って半導体に生じるダングリングボンドや結晶欠陥を回避できるので、ホットエレクトロン注入に対するトンネル絶縁膜の経時的絶縁破壊耐性に優れた、信頼性のフラットパネルディスプレイを提供することができる。

次に、本発明の第5実施例について、第49図～第62図を参照して説明する。第49図は本発明による冷陰極型フラットパネルディスプレイの第5実施例を説明する電子源基板の電子放出部を模式的に説明する要部断面図である。図中、参照符号10は基板、11は下部電極、12はトンネル絶縁膜、13は上部電極、14は第一層間絶縁層、15は第二層間絶縁層、16は上部電極給電配線で16aは上部電極給電配線下層、16bは上部電極給電配線上層を示す。また、17は表面保護層である。

本実施例では、上部電極給電配線16の下に第二層間絶縁層15を設け、第一層間絶縁層14に欠陥がある場合でも耐電圧性を確保できるように構成したものである。第二層間絶縁層15は、駆動電圧 V_d や上部電極給電配線16の形成後の施される陽極酸化中に印加される化成電圧 V_A による第一層間絶縁層14の絶縁破壊を防止できるようにしたものである。

本実施例の電子源基板の製造方法を第50図～第59図を参照して説明する。なお、第50図～第59図において、(a)は平面図、

(b) は (a) の A-A' 断面図、(c) は (a) の B-B' 断面図を示す。

先ず、第 50 図に示すように、ガラス等の絶縁性の基板 10 上に下部電極 11 となる金属膜を成膜する。この金属膜の材料としては、Al や Al 合金を用いる。下部電極 11 となる金属膜に Al や Al 合金を用いるのは、陽極酸化により良質の絶縁膜を形成できるからである。ここでは、Nd を 2 原子量% ドープした Al-Nd 合金を用いた。

この成膜には、例えばスパッタリング法を用い、その膜厚を 300 nm とした。成膜後、ホトリソグラフィ工程、エッチング工程によりストライプ状の下部電極 11 を形成する。エッチング処理には、例えばリン酸、酢酸、硝酸の混合水溶液 (PAN) を用いる。

次に、第一層間絶縁層 14、トンネル絶縁層 12 を形成する。第 51 図に示したように、下部電極 11 上の電子放出部となる部分をレジスト膜 19 で覆い、その他の部分を選択的に厚く陽極酸化し、第一層間絶縁層 14 とする。この際の化成電圧を 100 V とすれば、厚さが約 136 nm の第一層間絶縁層 14 が形成される。次に、第 52 図に示したように、レジスト膜 19 を除去し、残りの下部電極 11 の表面を陽極酸化する。この際の化成電圧を 6 V とすれば、下部電極 11 上に厚さが約 10 nm のトンネル絶縁層 12 が形成される。

第 53 図において、上部電極 13 への給電線となる上部電極給電配線下層 16a と第二層間絶縁層 15 を、例えばスパッタリング法等で成膜する。第二層間絶縁層 15 としては、特に Al やその陽極酸化膜に対して選択エッチングできる絶縁材料が望ましい。例えば、 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング

法は、下部電極 11 の Al や Al 合金、およびその陽極酸化膜に対し、Si 酸化物や Si 窒化物を高い選択比でエッチングすることができる。

ここでは、第二層間絶縁層 15 として Si 酸化物（ここでは、 SiO_2 ）を用い、膜厚は薄膜電子源の駆動電圧 V_d （本実施例では 5 ～ 10 V）やトンネル絶縁層 12 の化成電圧 V_A （本実施例では 6 V）で絶縁破壊しない十分な膜厚（本実施例では 40 nm、耐電圧は約 40 V）とした。

また、上部電極給電配線層 16 には積層膜を用いた。本実施例では、上部電極給電配線下層 16a の材料としてタングステン (W) を用い、上部電極給電配線上層 16b の材料として Al-Nd 合金を用いた。上部電極給電配線下層 16a の膜厚は、上部電極 13 が当該上部電極給電配線下層 16a の段差で破線しないように、数 nm ～ 数 10 nm 程度と薄くし、上部電極給電配線上層 16b は給電を十分に確保し、表面保護層 17 のエッチングの際のストッパー膜とするため、数 100 nm 程度と厚く成膜する。

続いて、第 54 図に示したように、ホットエッチング工程により上部電極給電配線上層 16b と上部電極給電配線下層 16a を下部電極 11 に対して直交するように加工して形成する。このエッチングは、上部電極給電配線上層 16b の Al-Nd 合金に対して、前記したリン酸、酢酸、硝酸の混合水溶液 (PAN) を用いたウェットエッチングを施す。また、上部電極給電配線下層 16a の W に対してはアンモニアと過酸化水素の混合水溶液中でのウェットエッチングや、 $\text{CF}_4 + \text{O}_2$ ガスを用いたプラズマエッチングなどを用いることができる。

$\text{CF}_4 + \text{O}_2$ ガスを用いたプラズマエッチングでは、第二層間絶縁

層 15 の SiO_2 もある程度エッチングされるが、本発明の目的を達成するには、第二層間絶縁層 15 は上部電極給電配線 16 の下にのみあれば良いので問題はない。なお、第 54 図はプラズマエッチングを施した場合を示す。

次に、第 55 図に示したように、表面保護層 17 となる絶縁膜を成膜する。この表面保護層 17 は、例えば半導体素子等で絶縁膜として一般的に用いられているものを利用できる。すなわち、その材料としては、 SiO 、 SiO_2 、リン珪酸ガラス、ホウ珪酸ガラス等のガラス類、 Si_3N_4 、 Al_2O_3 、ポリイミドなどが利用できる。

また成膜法としては、スパッタリング法、真空蒸着法、化学気相成長法、塗布法などを用いることができる。例えば、 SiO_2 、 Al_2O_3 、 Si_3N_4 などの成膜にはスパッタリング法や化学気相成長法、 SiO_2 の成膜には真空蒸着法、リン珪酸ガラスやホウ珪酸ガラス等のガラス類やポリイミドは塗布法などを用いることができる。本実施例では、スパッタリング法により Si_3N_4 を厚さが $0.3 \sim 1 \mu\text{m}$ 程度に成膜した。

続いて、第 56 図では、ホットエッチング工程で表面保護層 17 に電子放出部を含む領域を開口する。この加工は、例えば CF_4 を用いたドライエッチング法等が用いられる。 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は、表面保護層 17 の Si_3N_4 膜を上部電極給電配線上層 16b の Al 合金に対して高い選択比でエッチングするので、上部電極給電配線上層 16b をストッパー膜として表面保護層 17 のみを加工することが可能である。

第 57 図では、電子放出部の上部電極給電配線上層 16b を磷酸、酢酸、硝酸の混合水溶液 (PAN) を用いたウェットエッチングを施す。表面保護層 17 に用いた Si_3N_4 膜、上部電極給電配線下層

16aのWと第二層間絶縁層15の SiO_2 はほとんどエッチングされない。したがって、上部電極給電配線上層16bのみ高い選択比でエッチングする。そのため、表面保護層17に対し、上部電極給電配線上層16bが内側に後退し、開口部が“ひさし”状となる。

次に、第58図に示したように、ホットエッチング工程、 $\text{CF}_4 + \text{O}_2$ ガスを用いたドライエッチング工程により、上部電極給電配線下層16aのWと第二層間絶縁層15の SiO_2 を一括でドライエッチングして電子放出部を開口する。この際、上部電極給電配線下層16aのWが上部電極給電配線上層16bおよび表面保護層17より電子放出部側に延在するように加工することで、後に形成する上部電極13との接触をとることができる。

CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法は、上部電極給電配線下層16aのWおよび表面保護層17の SiO_2 を、Al合金の陽極酸化膜からなるトンネル絶縁層12、および第一層間絶縁層14に対して高い選択比でエッチングするので、トンネル絶縁層12へのダメージを少なくすることができる。

また、本実施例のように、第二層間絶縁層15と、この第二層間絶縁層15に接する上部電極給電配線下層16aとして、 CF_4 などのフッ化物系エッチングガスを用いたドライエッチング法で加工できる SiO_2 、 Si_3N_4 、W等を用いることで、第二層間絶縁層15が上部電極給電配線下層16aの下に一括エッチングにより自己整合的に形成されるとともに、工程が簡略化されるという利点がある。

次に、トンネル絶縁層12を再度陽極酸化してダメージを修復する。本実施例では、上部電極給電配線下層16aの下に第二層間絶縁層15を有しているので、正常に再陽極酸化を行うことができる。

第59図では、トンネル絶縁層12の再陽極酸化でダメージの修

復を行った後、最終的に上部電極 1 3 の成膜を行う。この成膜には、例えばスパッタリング法を用いる。上部電極 1 3 としては、例えば I r、P t、A u の積層膜を用い、その膜厚は数 n m である（ここでは、5 n m とした）。成膜された薄い上部電極 1 3 は、表面保護層 1 7 の開口部の“ひさし”状の段差で切断され、各電子源毎に分離されると共に、上部電極給電配線上層 1 6 b および表面保護層 1 7 より電子放出部側に延在する上部電極給電配線下層 1 6 a の W と接触し、給電される構造となる。

本実施例では、上部電極給電配線 1 6 の形成前にトンネル絶縁層 1 2 をあらかじめ陽極酸化で形成し、上部電極給電配線 1 6 等の加工後、トンネル絶縁層 1 2 の再陽極酸化を行ってダメージを修復したが、上部電極給電配線 1 6 等の加工後に初めてトンネル絶縁層 1 2 の陽極酸化を行うことも可能である。この方法では、陽極酸化が 1 回のみでよいため、工程を短縮できる。特に、本実施例の構造は、上部電極給電配線上層 1 6 b のウェットエッチングの際、当該上部電極給電配線上層 1 6 b と第二層間絶縁層 1 5 が二重に下部電極 1 1 を保護するので、下部電極 1 1 の電極表面が粗れ難く、良質のトンネル絶縁層 1 2 を形成できる。

第 6 0 図は本発明の第 5 実施例の電子源基板の模式的説明図であり、同図（a）は平面図、同図（b）は同図（a）の A－A' 断面図、同図（c）は同図（a）の B－B' 断面図を示す。また、第 6 1 図は第 6 0 図に示した電子源基板と組み合わせる蛍光面基板の模式的説明図であり、同図（a）は平面図、同図（b）は同図（a）の A－A' 断面図、同図（c）は同図（a）の B－B' 断面図を示す。なお、ここでは、説明のために（3×3）画素のみを示す。

蛍光面基板は次のようにして製作される。第 6 1 図に示したよう

に、透光性のガラスを好適とする面板 110 に表示我画像のコントラストを上げる目的でブラックマトリクス 120 を形成する。このブラックマトリクス 120 は、PVA（ポリビニルアルコール）と重クロム酸ナトリウムとを混合した溶液を面板 110 に塗布し、乾燥して PVA 塗膜を形成する。この PVA 塗膜に対し、所定の露光マスクを介してブラックマトリクス 120 を形成する部分以外の部分に紫外線を照射して感光させる。

そして、未感光部分の PVA 塗膜を除去して感光部分の PVA 塗膜を残す。この PVA 塗膜の前記除去部分に黒鉛粉末を溶かした溶液を塗布し、乾燥後、PVA 塗膜を剥離（リフトオフ）することによりブラックマトリクス 120 が形成される。

次に、赤色蛍光体材料に PVA と重クロム酸ナトリウムとを混合した水溶液をブラックマトリクス 120 を形成した面板 110 に塗布する。蛍光体となる部分に紫外線を照射して感光させ、未感光部分を流水で除去し、赤色蛍光体 111 をパターン形成する。本実施例では、ストライプ状パターンとした。同様にして、緑色蛍光体 112 と青色蛍光体 113 を形成する。

赤色蛍光体材料としては、例えば、 $Y_2O_3S:Eu$ (P22-R)、緑色蛍光体材料としては、例えば、 $ZnS:Cu, Al$ (P22-G)、青色蛍光体材料としては、例えば、 $ZnS:Ag, Cl$ (P22-B) を用いることができる。

次いで、蛍光体を覆ってニトロセルロースなどの膜でフィルミングした後、面板 110 の全体に Al を膜厚が 75 nm 程度蒸着してメタルバック 114 とする。このメタルバック 114 は加速電極（陽極）として機能する。その後、面板 110 を大気中 400°C 程度に加熱してフィルミング膜や PVA などの有機物を加熱分解する。

こうして、表示側基板である蛍光面基板が完成する。

第 6 2 図は第 6 0 図に示した電子源基板と第 6 1 図に示した蛍光面基板とを張り合わせた冷陰極型フラットパネルディスプレイの構成を説明する断面図であり、同図 (a) は第 6 1 図の A - A' 断面に、同図 (b) は第 6 1 図の B - B' 断面に相当する。

電子源基板と蛍光面基板は、その間にスペーサ 3 0 を介在させて周囲枠 1 1 6 をフリットガラスを好適とする接着剤で貼り合わせ、封着する。電子源基板と蛍光面基板の距離が 1 ~ 3 mm 程度となるようにスペーサ 3 0 の高さを設定する。スペーサ 3 0 は電子源基板の表面保護層 1 7 上に立てられている。ここでは、説明のために赤、緑、青の各画素ごとにスペーサ 3 0 を設けているが、実際は機械的強度が耐えられる範囲でスペーサの設置密度を選定すればよく、例えば 1 cm 置きに設置される。封着した後の処理は前記の第 4 6 図で説明したものと同様であり、また駆動回路系についても前記の第 4 7 図と第 4 8 図で説明したものと同様なので繰り返しの説明は省略する。

本実施例によっても、局所酸化に伴って半導体に生じるダングリングボンドや結晶欠陥を回避できるので、ホットエレクトロン注入に対するトンネル絶縁膜の経時的絶縁破壊耐性に優れた、信頼性のフラットパネルディスプレイを提供することができる。

〔産業上の利用可能性〕

以上のように、本発明によれば、初期的な (タイムゼロ) 絶縁破壊不良を防止して、製造歩留まりを向上でき、また経時的な絶縁破壊不良を抑止して、動作寿命を確保した高信頼性の冷陰極型フラットパネルディスプレイを提供することができる。

請求の範囲

1. 下部電極および上部電極と、前記下部電極および上部電極の間に挟持された電子加速層を有し、

前記下部電極と前記上部電極の間に電圧を印加することで前記上部電極側より電子を放出する薄膜型電子源をアレイ状に配列した第1基板と、

前記第1基板側から放出される電子で励起される複数の蛍光体を配列した蛍光面を有する第2基板と、

を具備した冷陰極型フラットパネルディスプレイであって、

前記薄膜型電子源のアレイは、第一層間絶縁層と前記上部電極への給電線となる上部電極給電配線を有すると共に、

前記電子加速層と前記上部電極との間に第二層間絶縁層を備えたことを特徴とする冷陰極型フラットパネルディスプレイ。

2. 請求の範囲1において、

前記下部電極はアルミニウムまたはアルミニウム合金からなり、

前記電子加速層並びに前記第一層間絶縁層は、当該下部電極を構成するアルミニウムまたはアルミニウム合金の陽極酸化膜であり、

前記第二層間絶縁層は、前記下部電極および当該下部電極を構成するアルミニウムまたはアルミニウム合金の陽極酸化膜に対し、選択的にエッチングを施すための絶縁膜材料であることを特徴とする冷陰極型フラットパネルディスプレイ。

3. 請求の範囲2において、

電子加速領域を囲む前記第二の層間絶縁層の端部が、順傾斜形状であることを特徴とする冷陰極型フラットパネルディスプレイ。

4. 請求の範囲2において、

前記第二の層間絶縁層が多層構造を成し、

電子放出領域を囲む端部に各層のエッチング速度差を利用して形成された順傾斜形状を有することを特徴とする冷陰極型フラットパネルディスプレイ。

5. 下部電極と上部電極および前記下部電極と前記上部電極の間に挟持される電子加速層を有し、前記下部電極と前記上部電極間に電圧を印加することで前記上部電極側より電子を放出する薄膜型電子源をアレイ状に配列した基板と蛍光面とを有する冷陰極型フラットパネルディスプレイであって、

前記薄膜型電子源アレイは、第一の層間絶縁層と、前記上部電極への給電線となる上部電極給電配線を有し、

電子放出を行う領域が、前記電子加速層と前記上部電極との間に挟まれた第二の層間絶縁層で囲まれていることを特徴とする冷陰極型フラットパネルディスプレイ。

6. 請求の範囲5において、

前記下部電極はAlまたはAl合金からなり、前記電子加速層並びに第一の層間絶縁層がその陽極酸化膜であり、

前記第二の層間絶縁層は、前記下部電極およびその陽極酸化膜に対し選択エッチングできる絶縁膜材料であることを特徴とする冷陰極型フラットパネルディスプレイ。

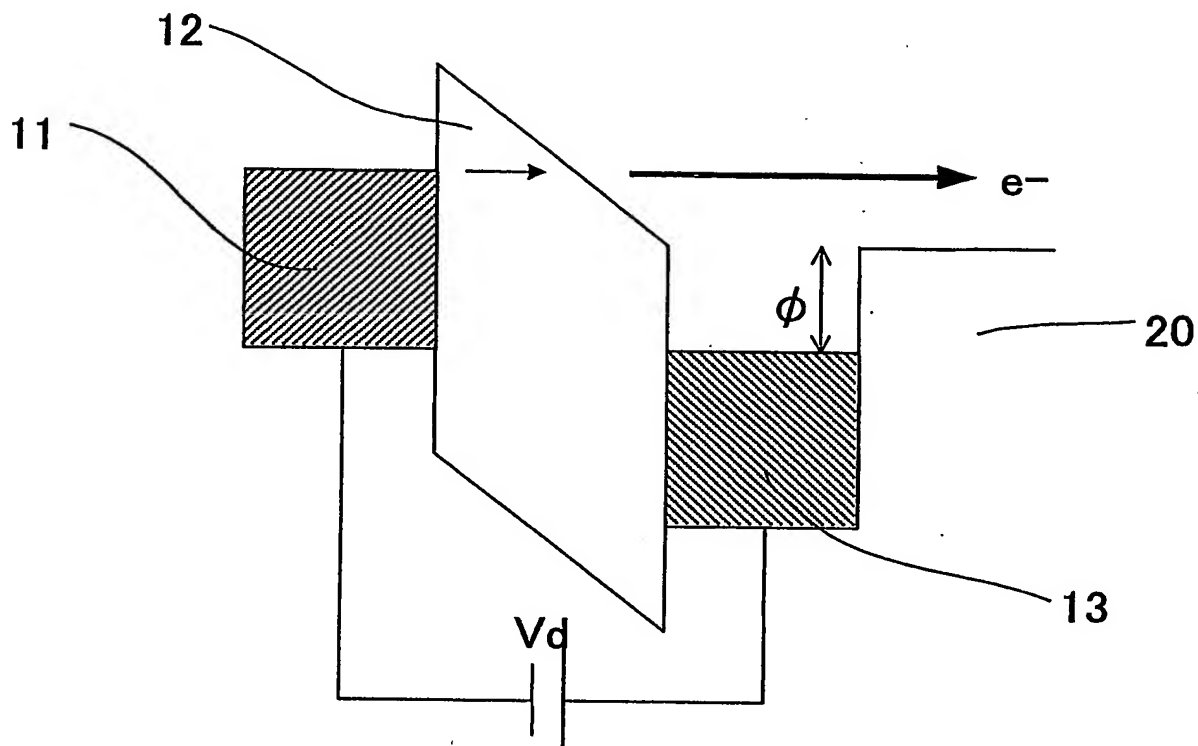
7. 請求の範囲5において、

電子放出領域を囲む前記第二の層間絶縁層の端部が、順傾斜形状であることを特徴とする冷陰極型フラットパネルディスプレイ。

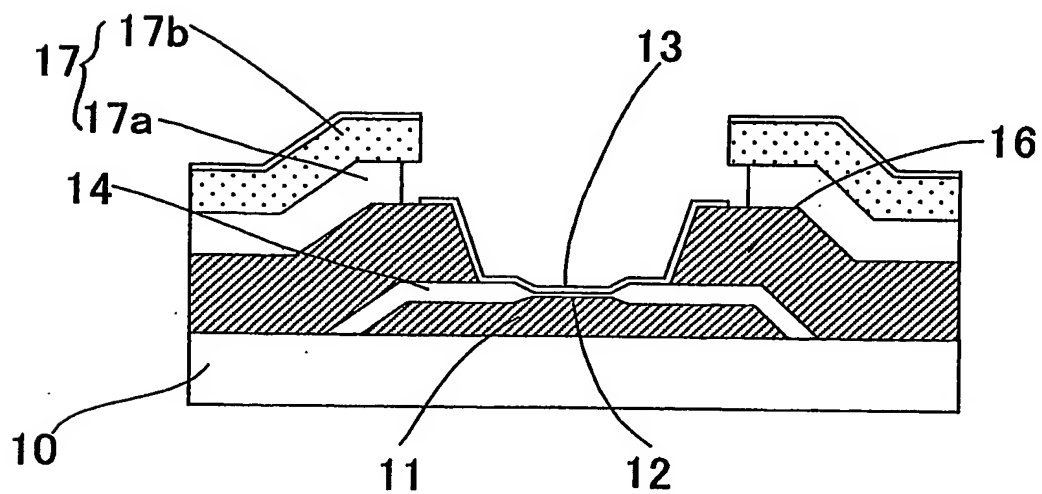
8. 請求の範囲5において、

前記第二の層間絶縁層が多層構造を成し、前記電子放出領域を囲む端部に各層のエッチング速度差を利用して形成された順傾斜形状を有することを特徴とする冷陰極型フラットパネルディスプレイ。

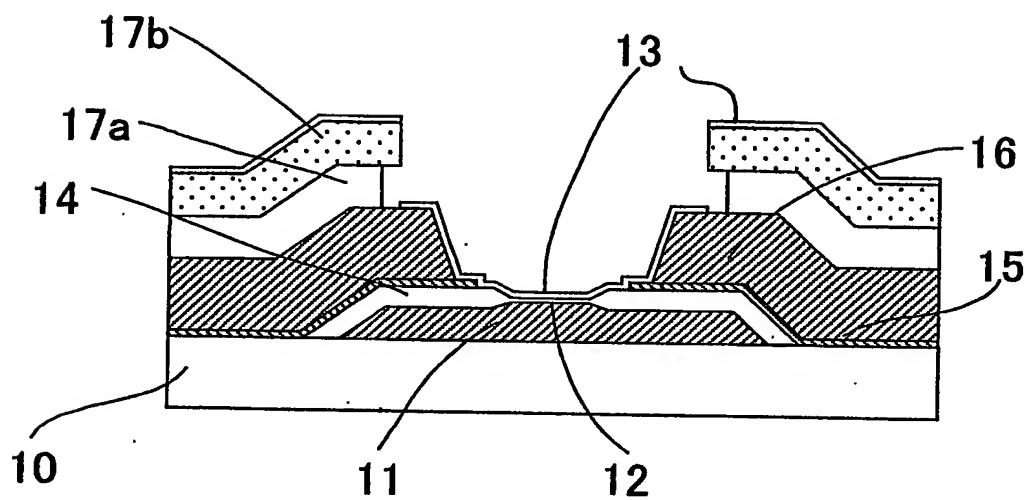
第1図



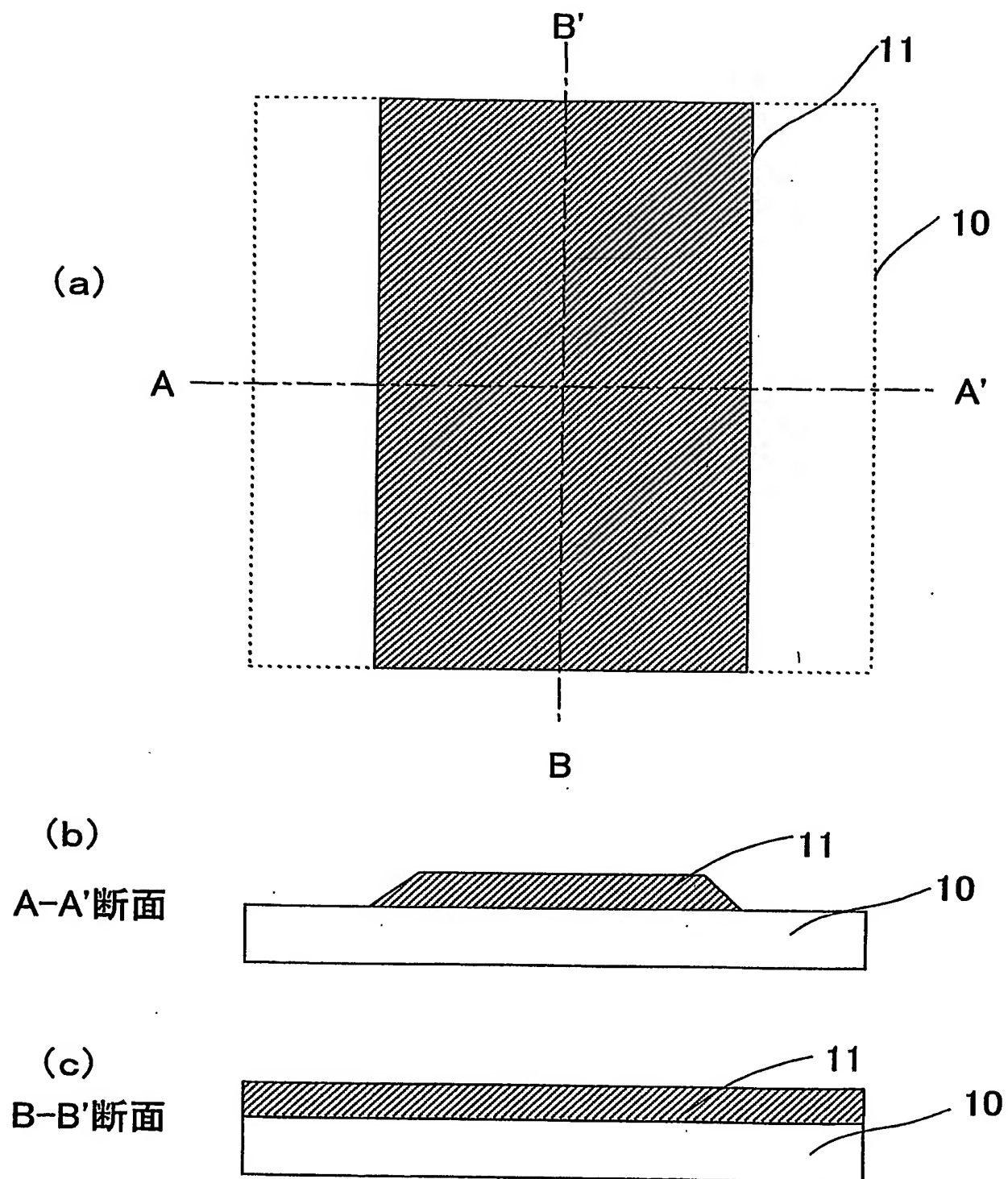
第2図



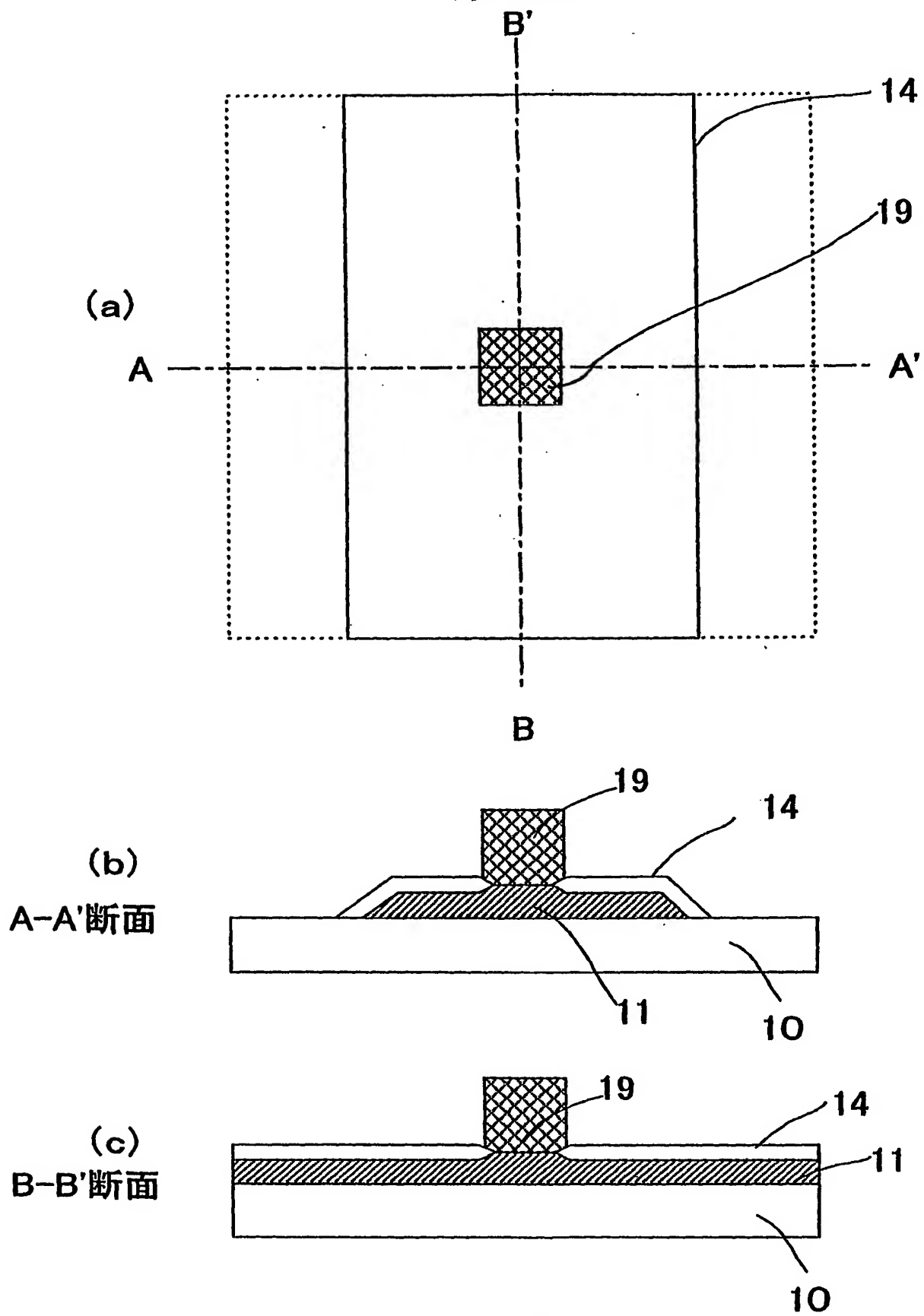
第3図



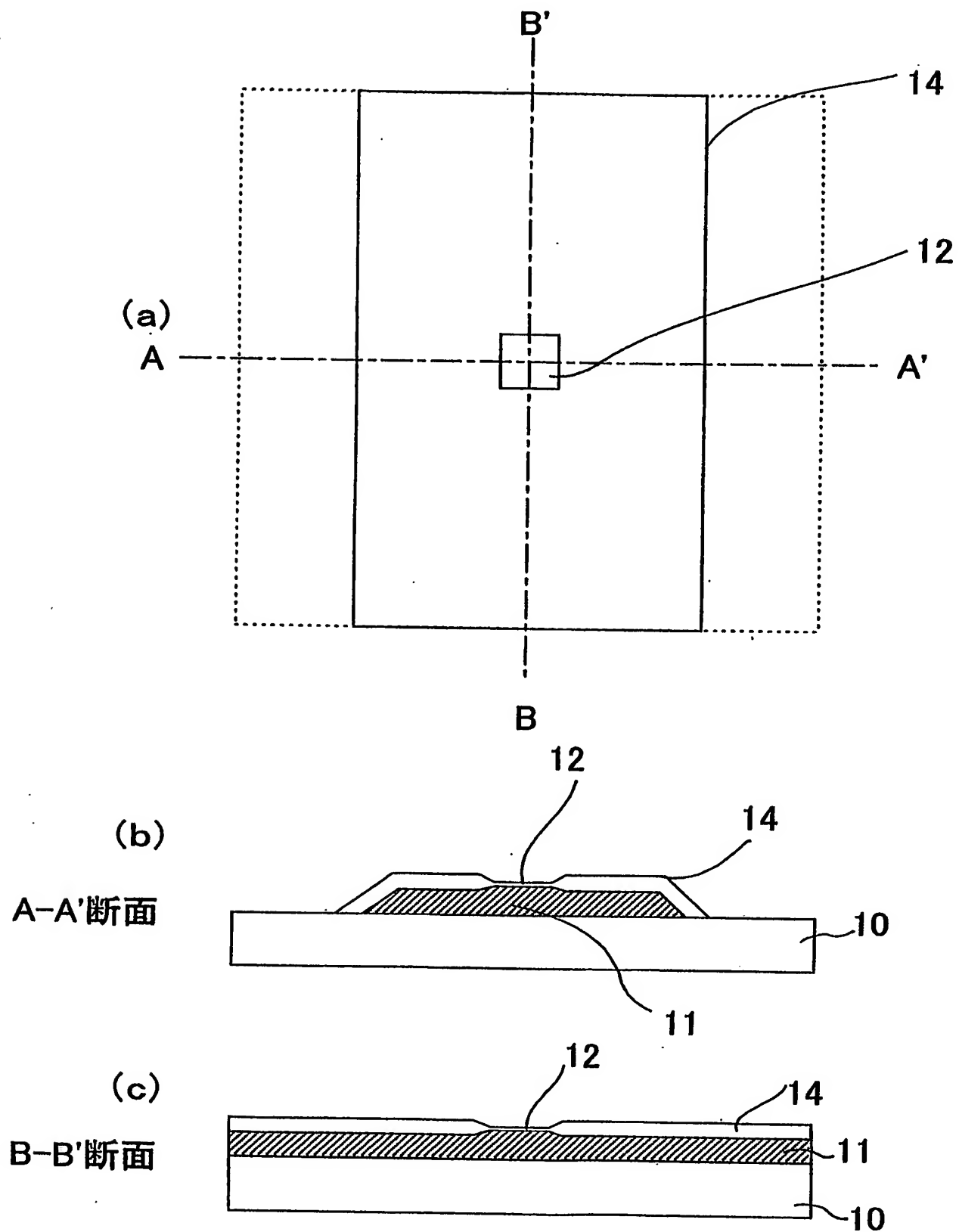
第4図



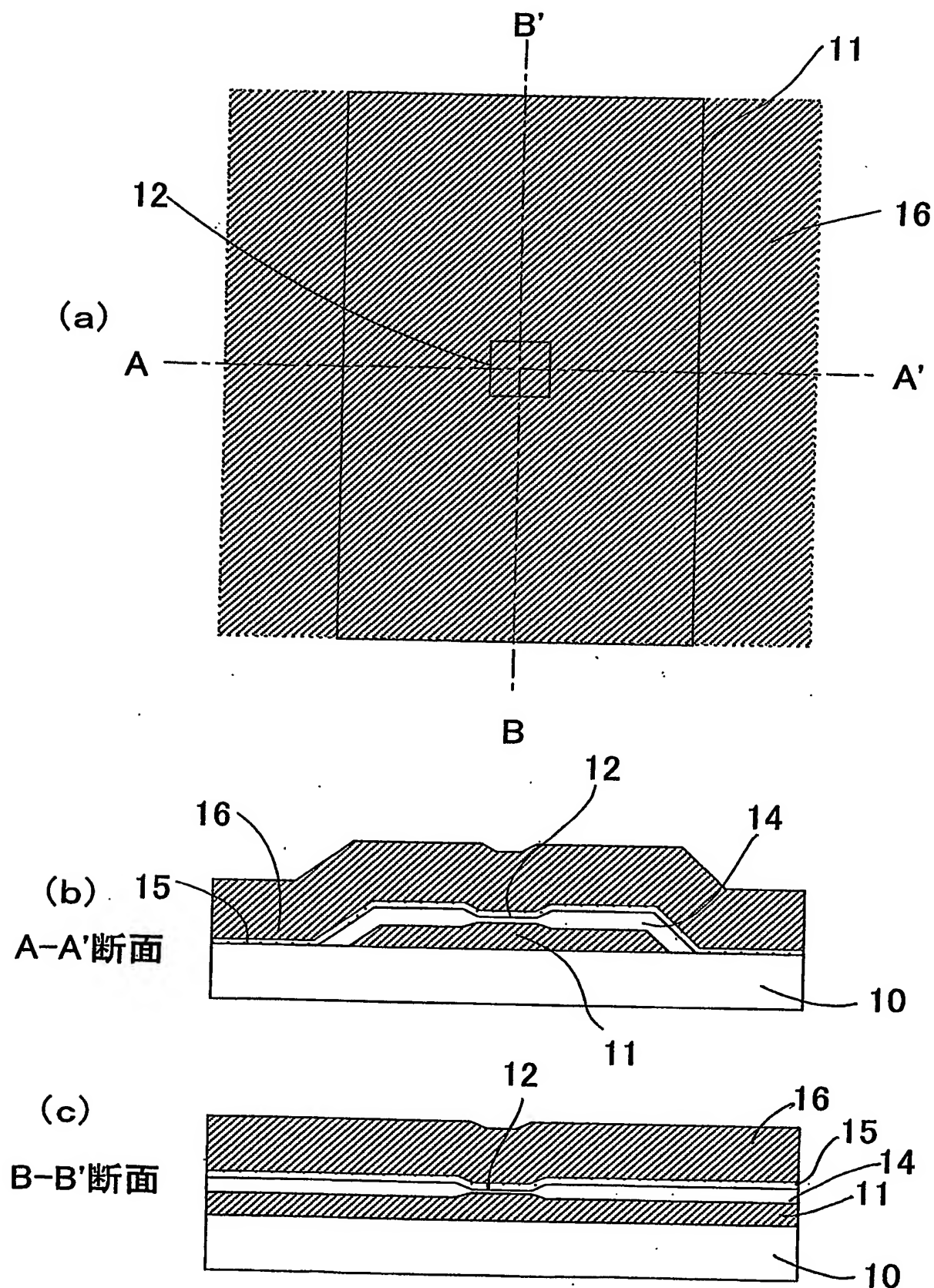
第5図



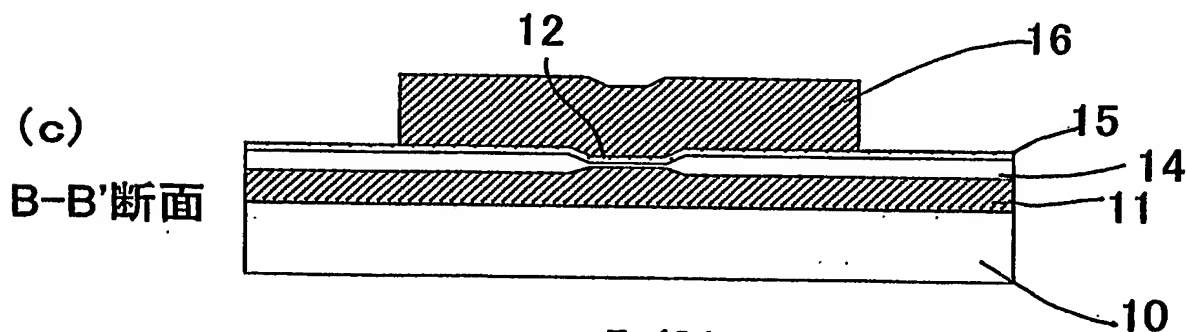
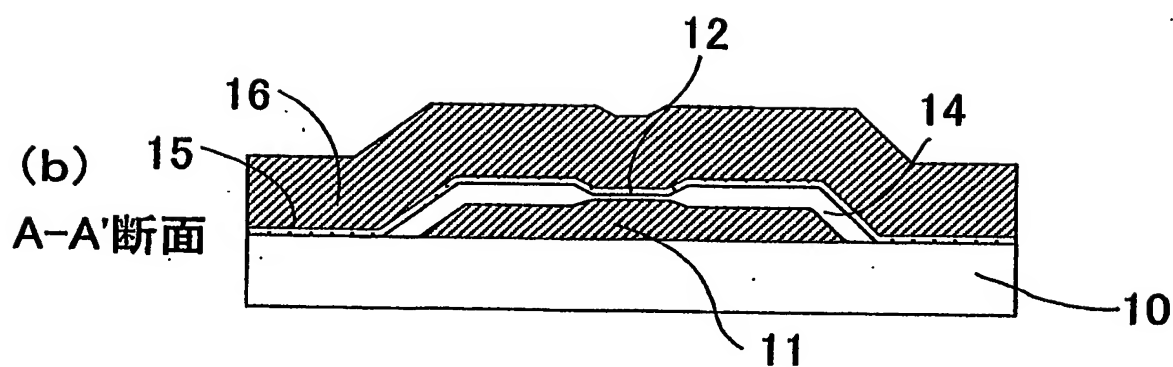
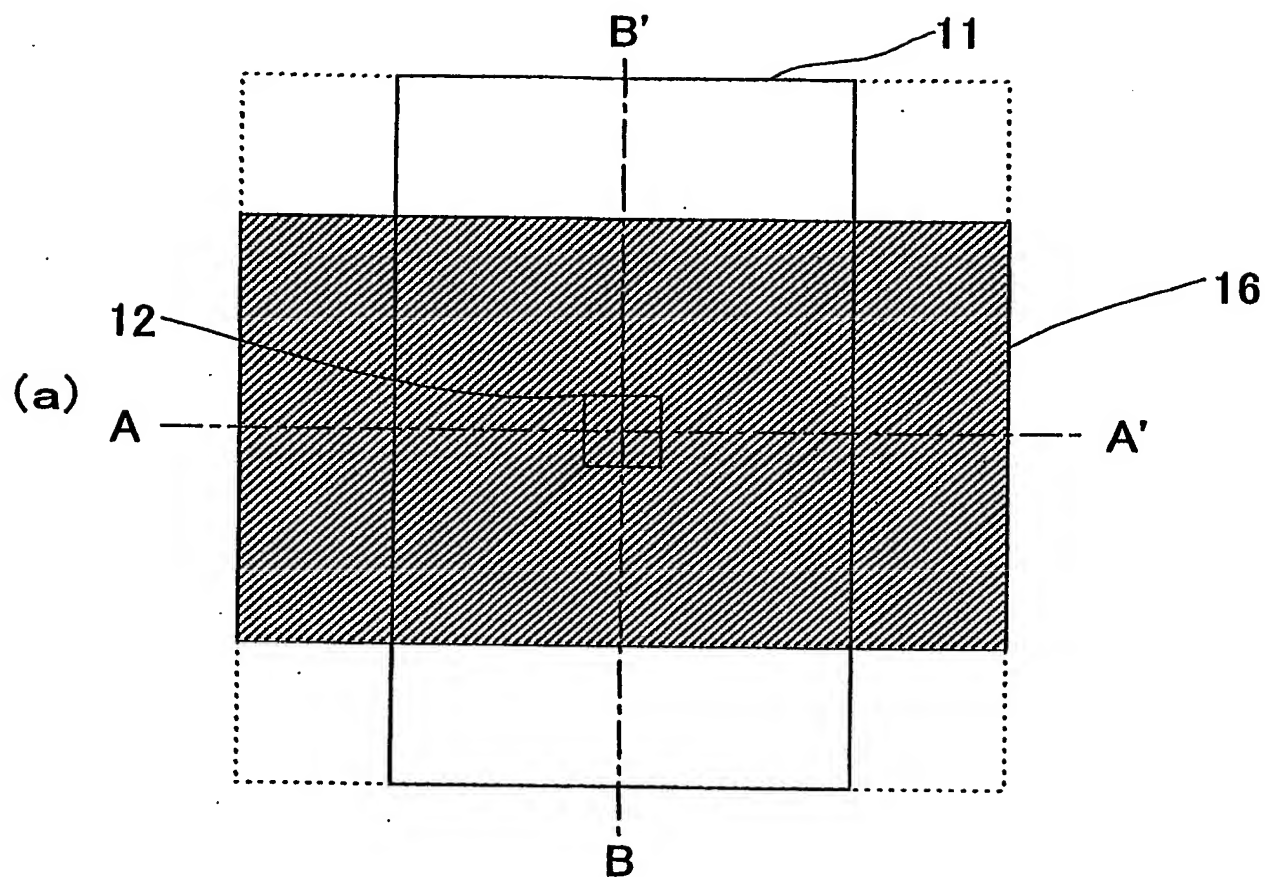
第6図



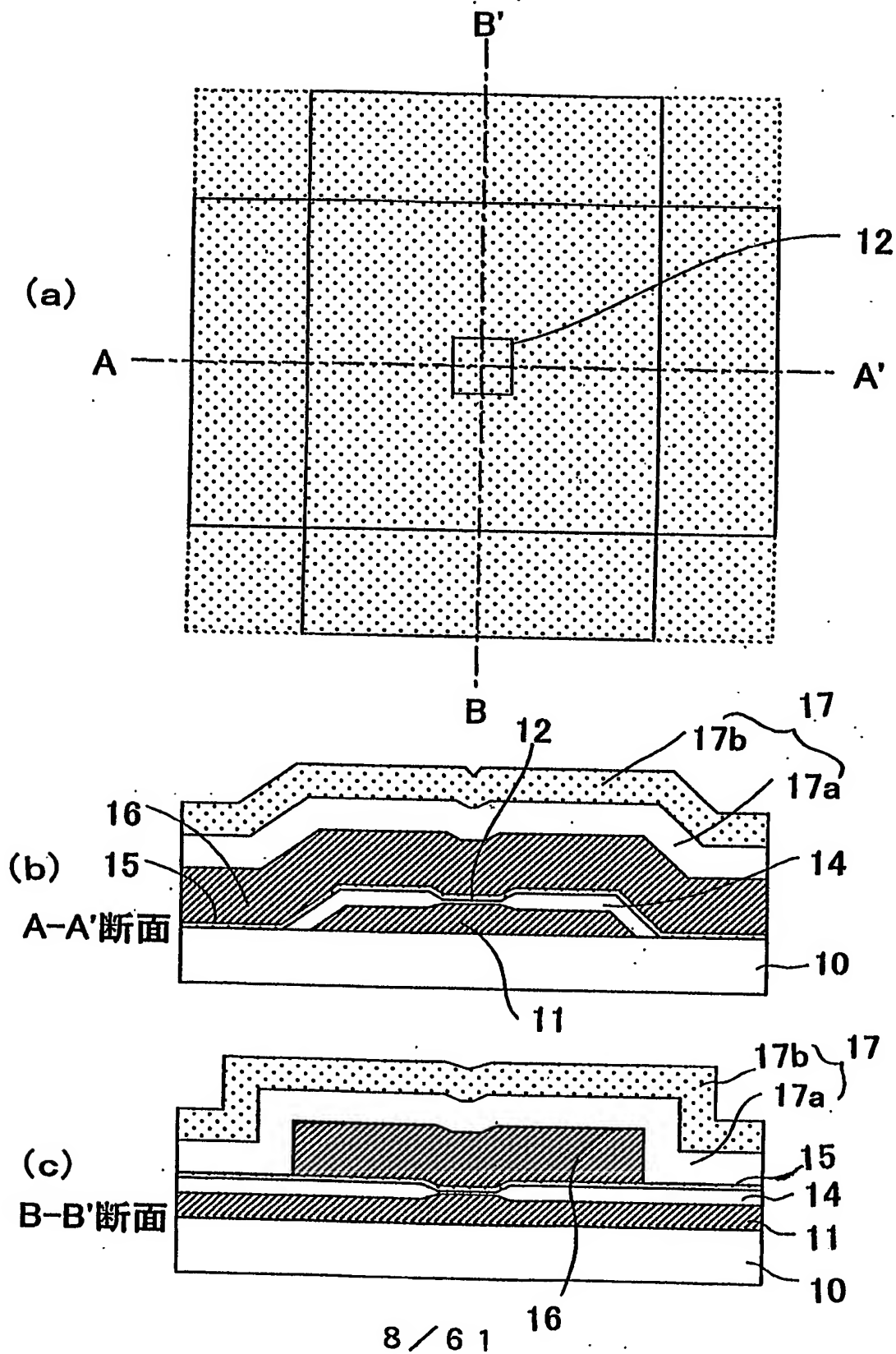
第7図



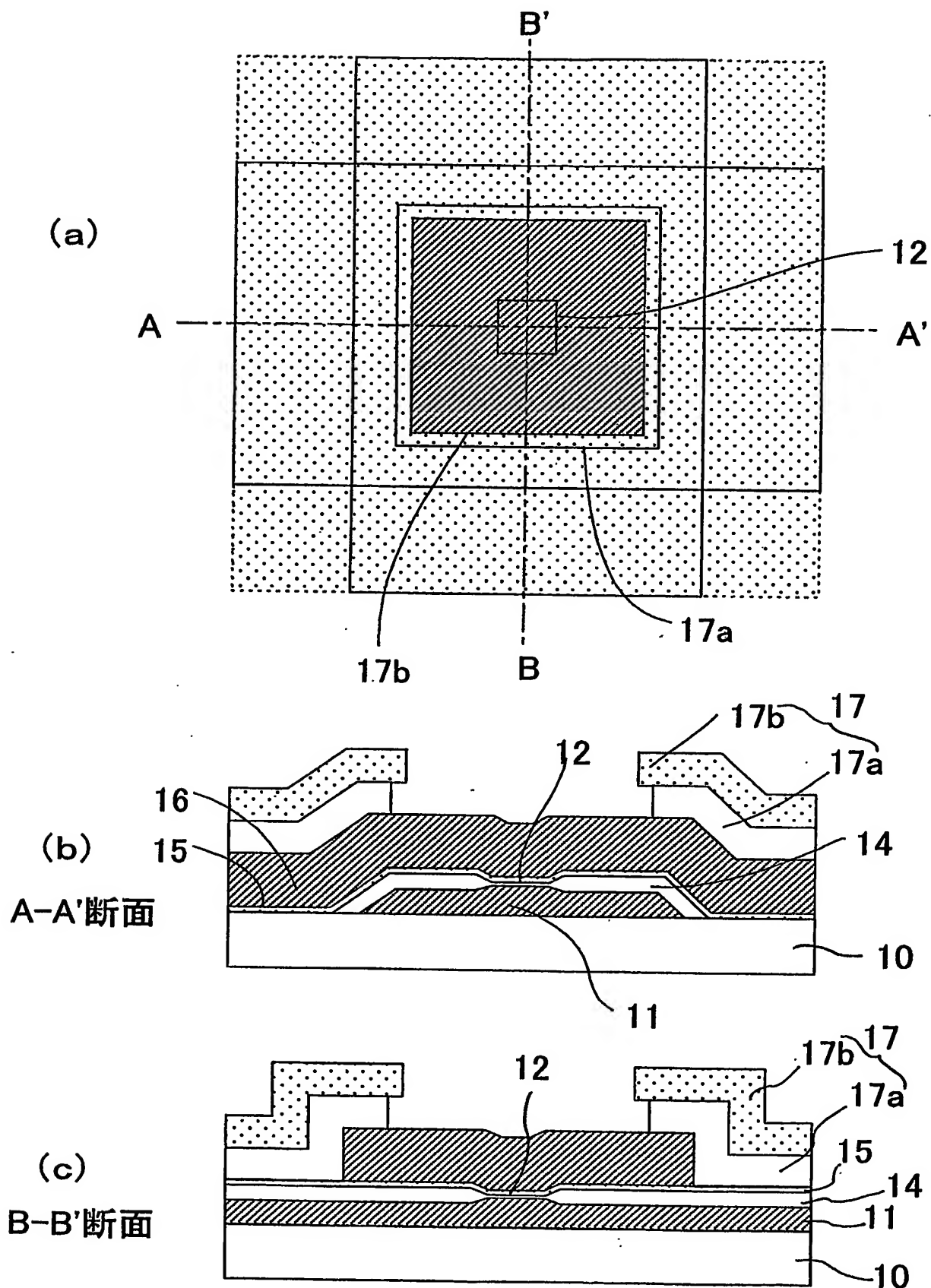
第8図



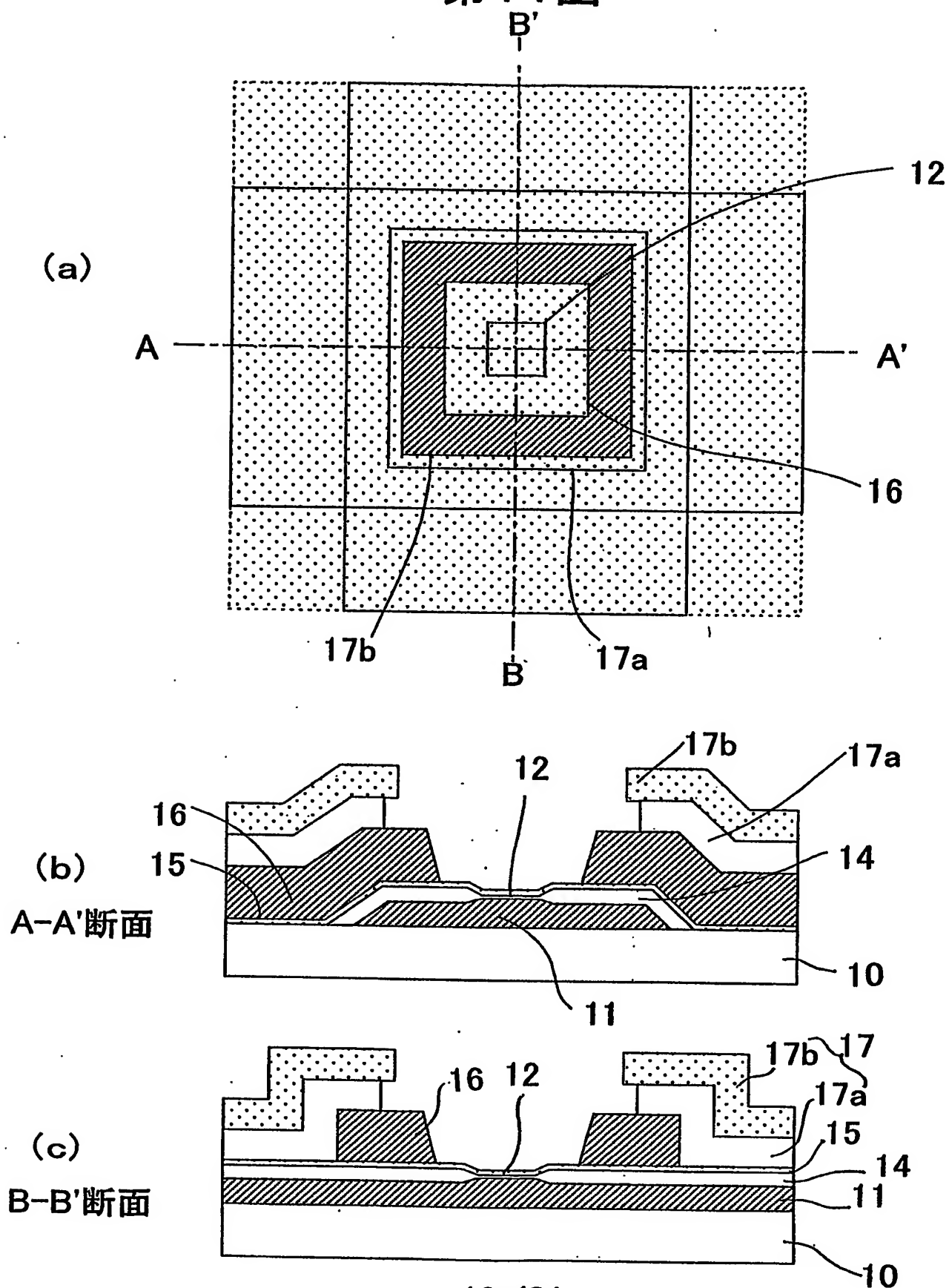
第9図



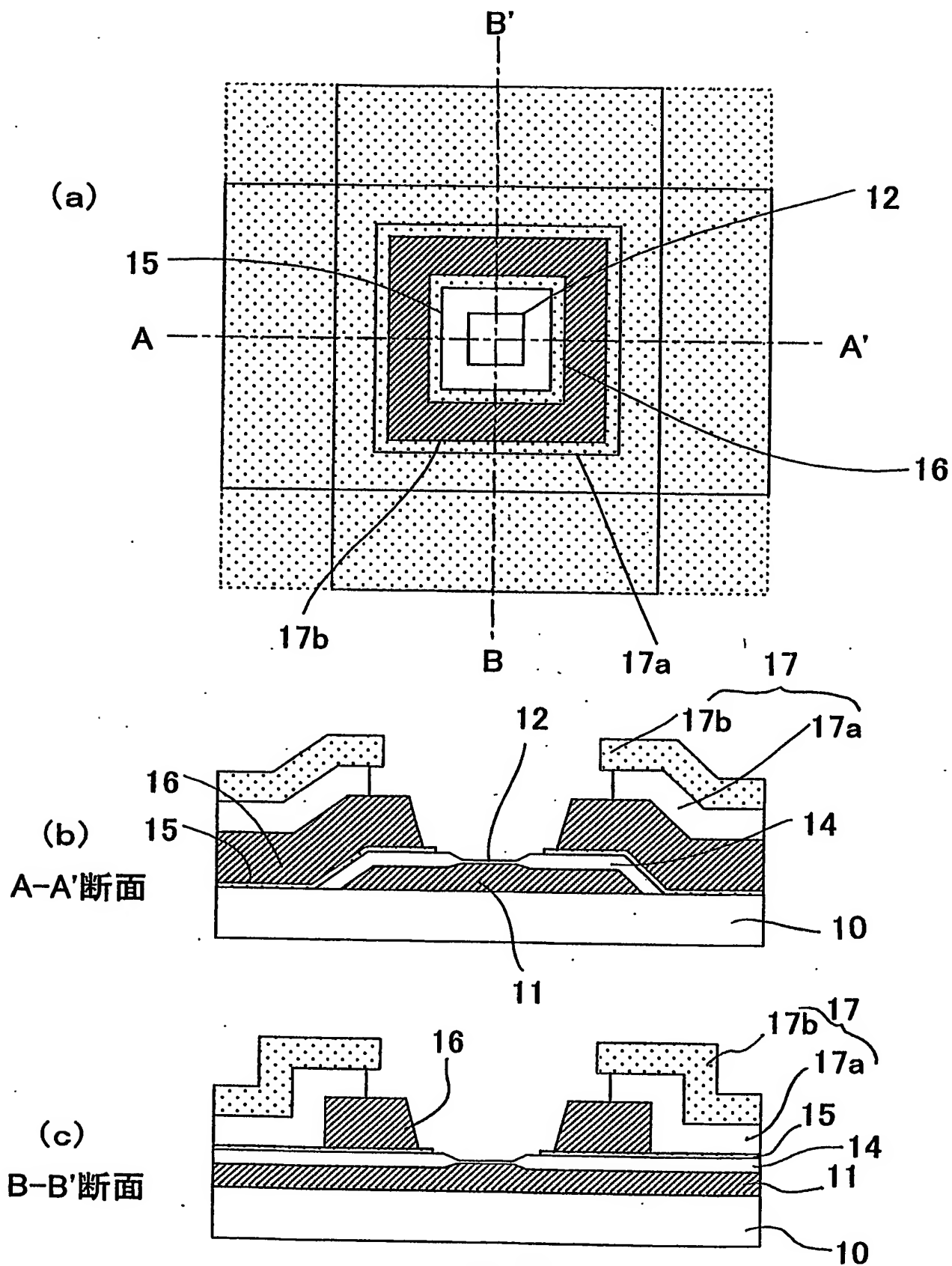
第10図



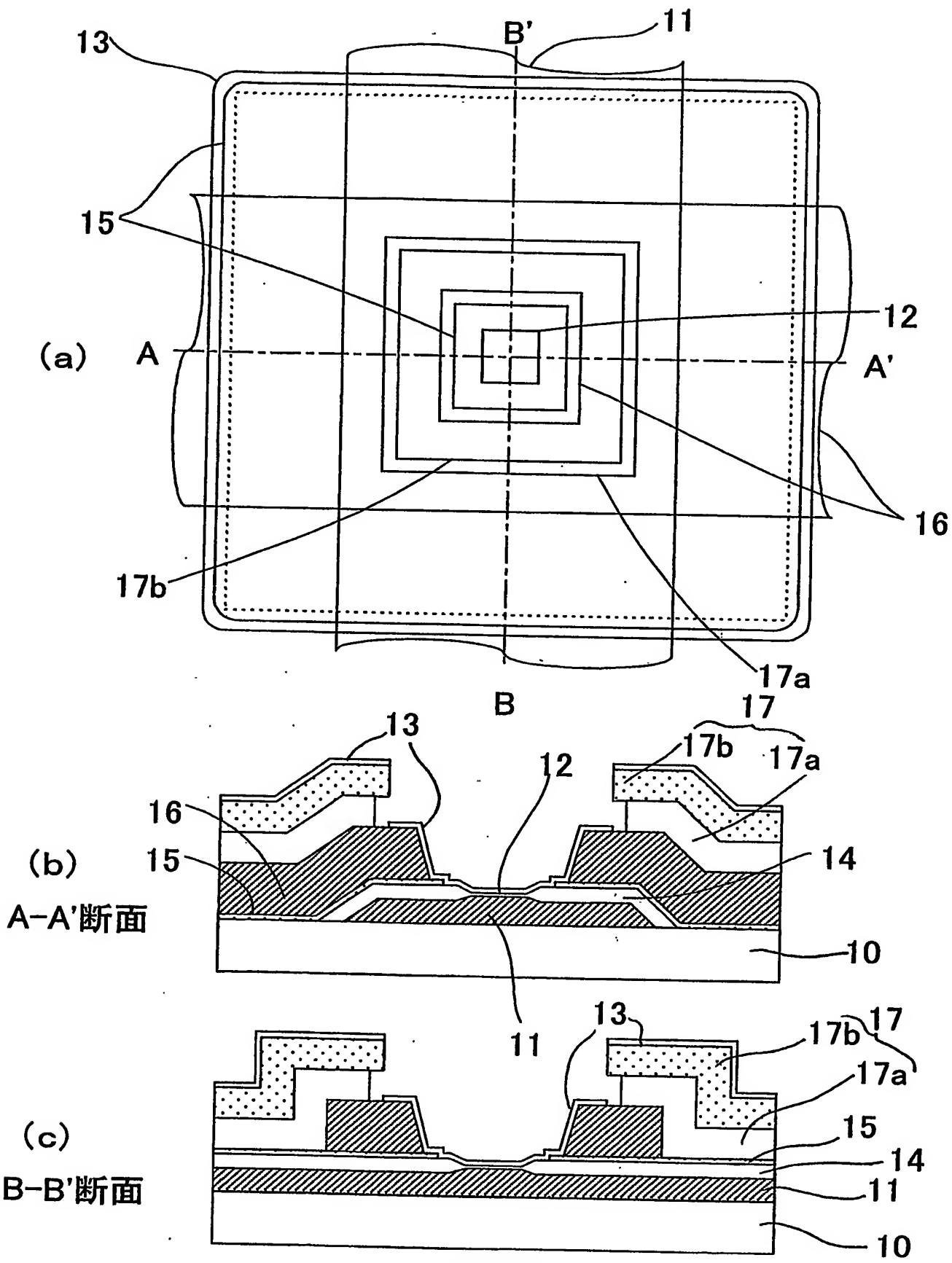
第11図



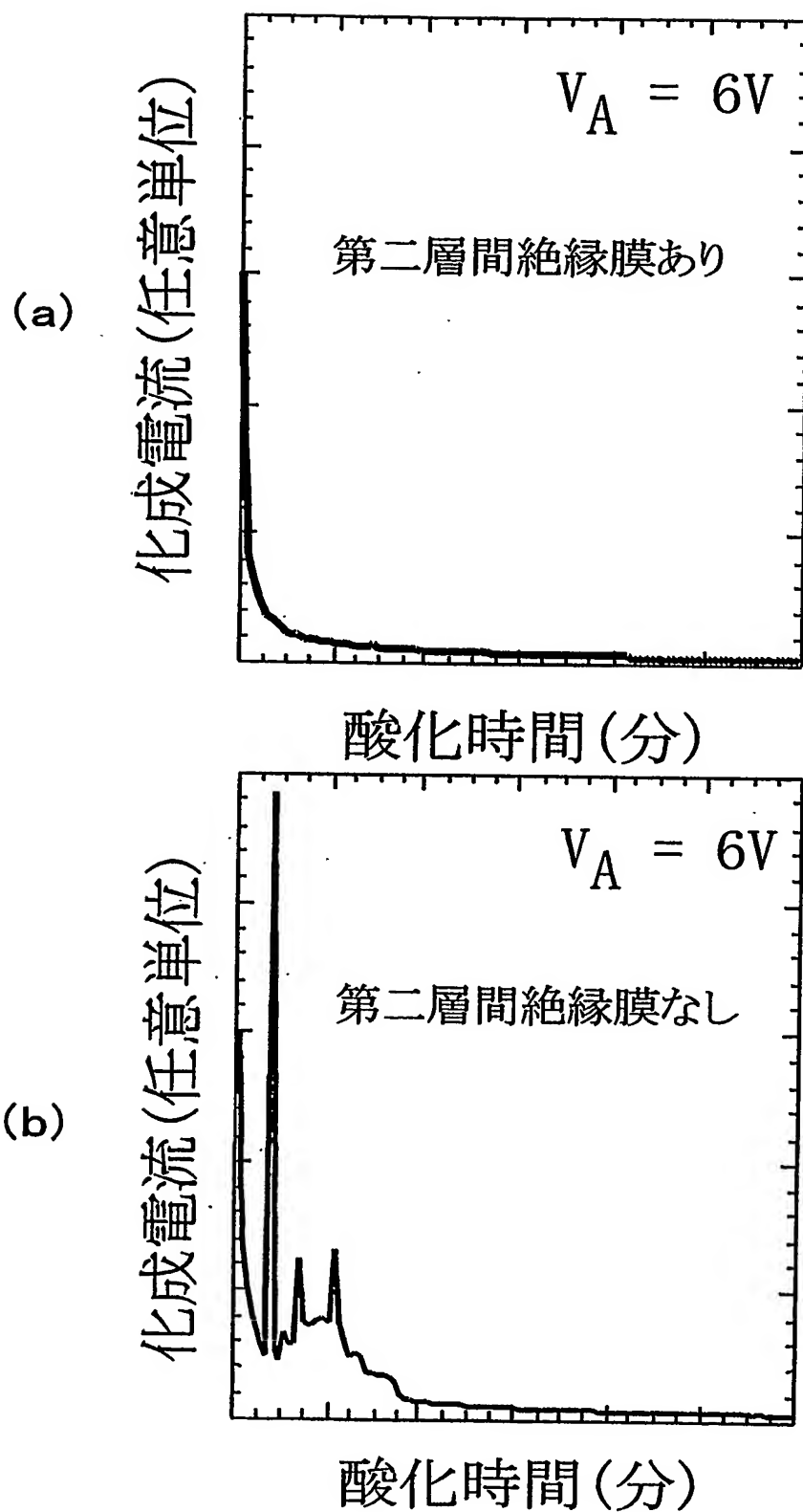
第12図



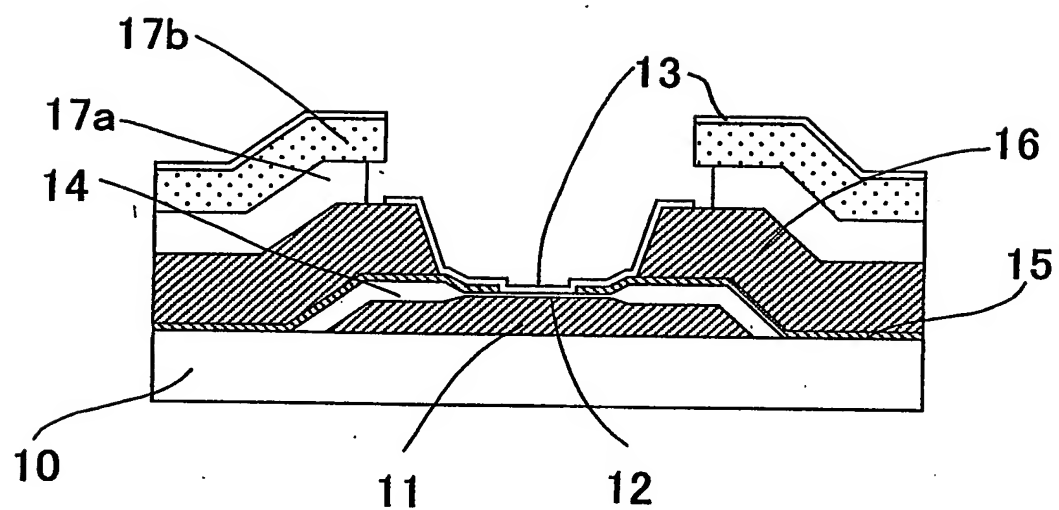
第13図



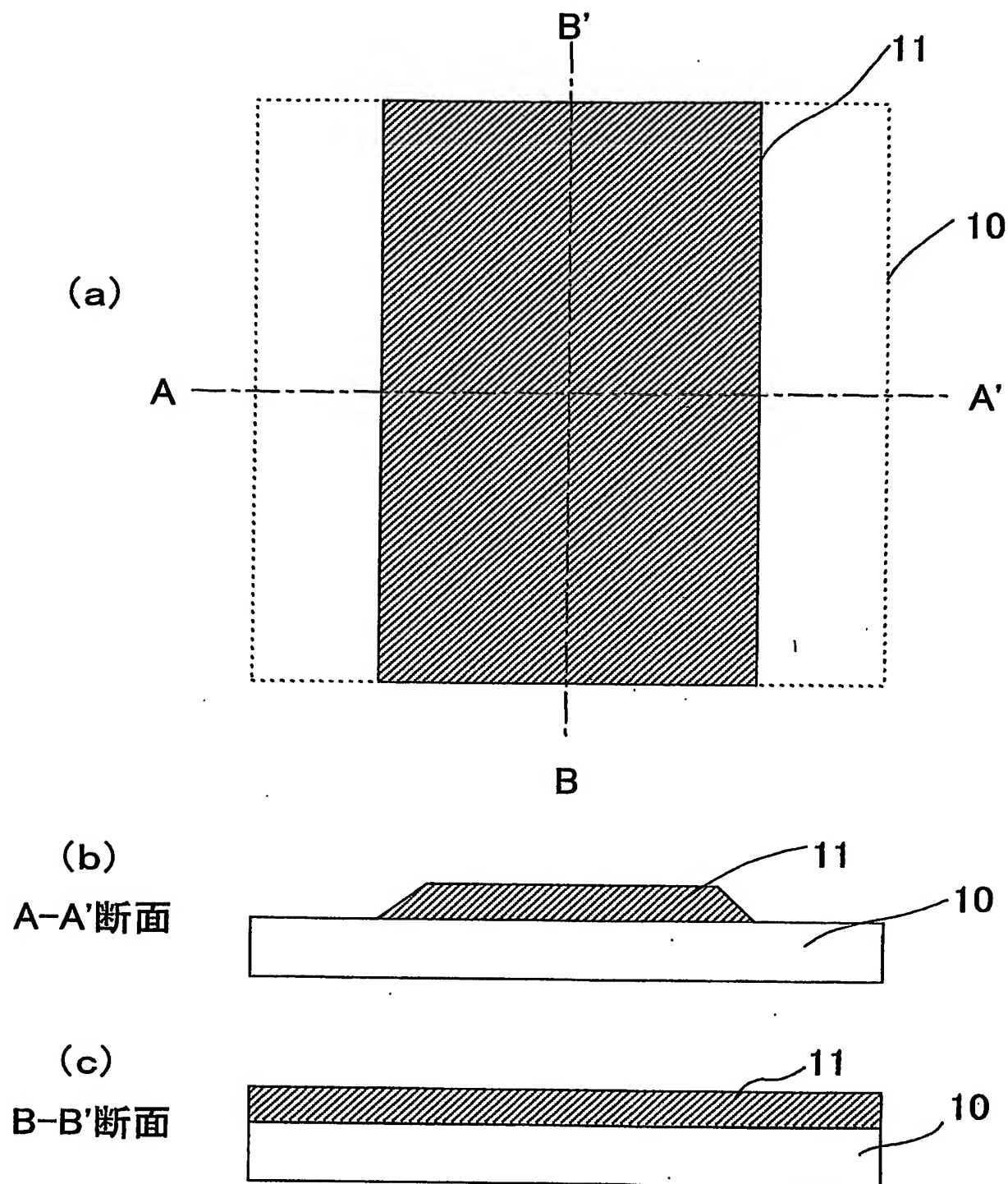
第14図



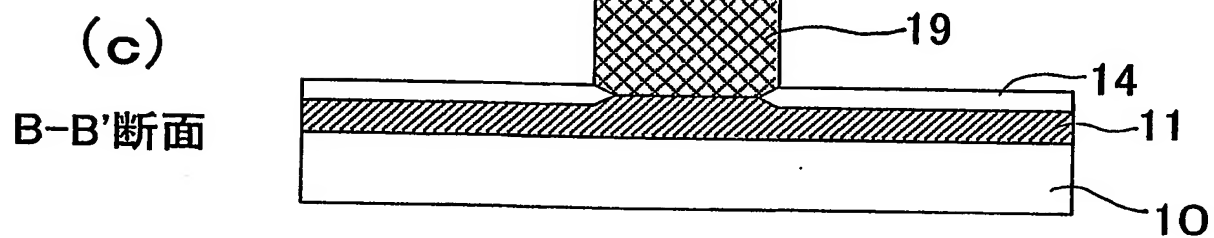
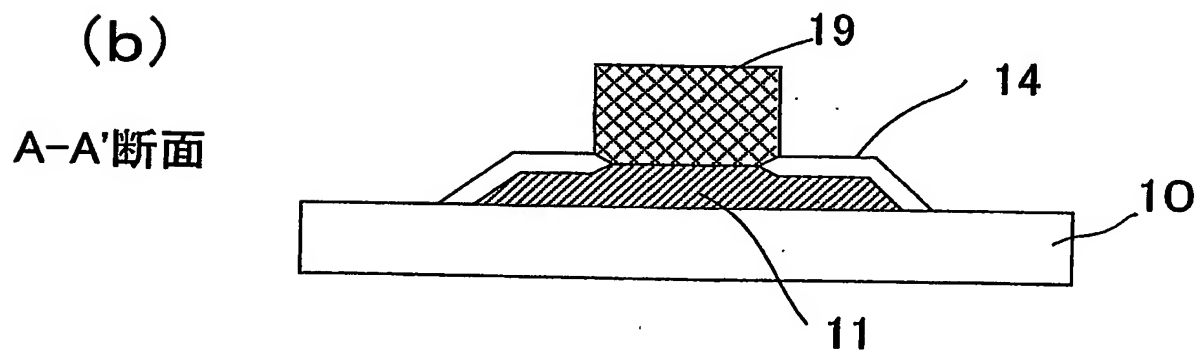
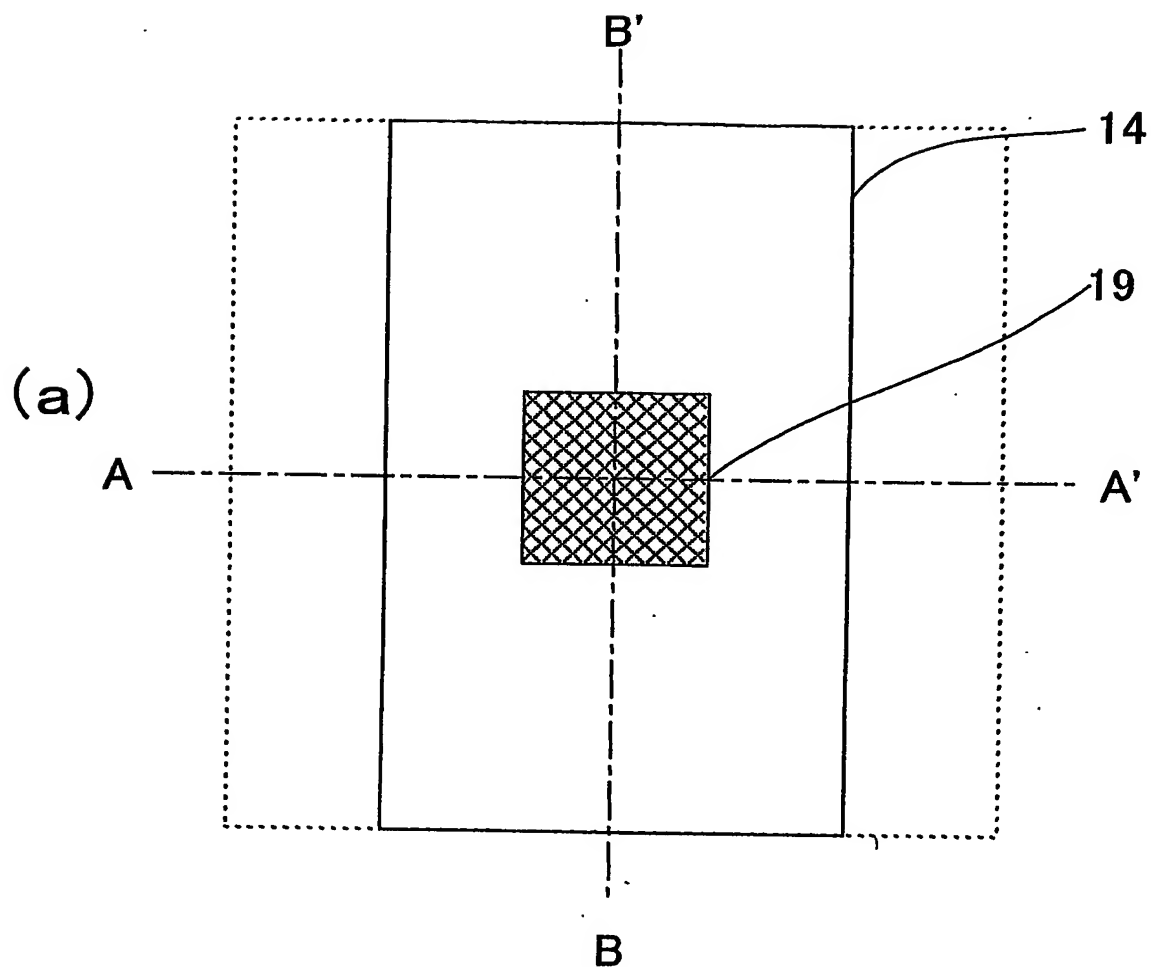
第15図



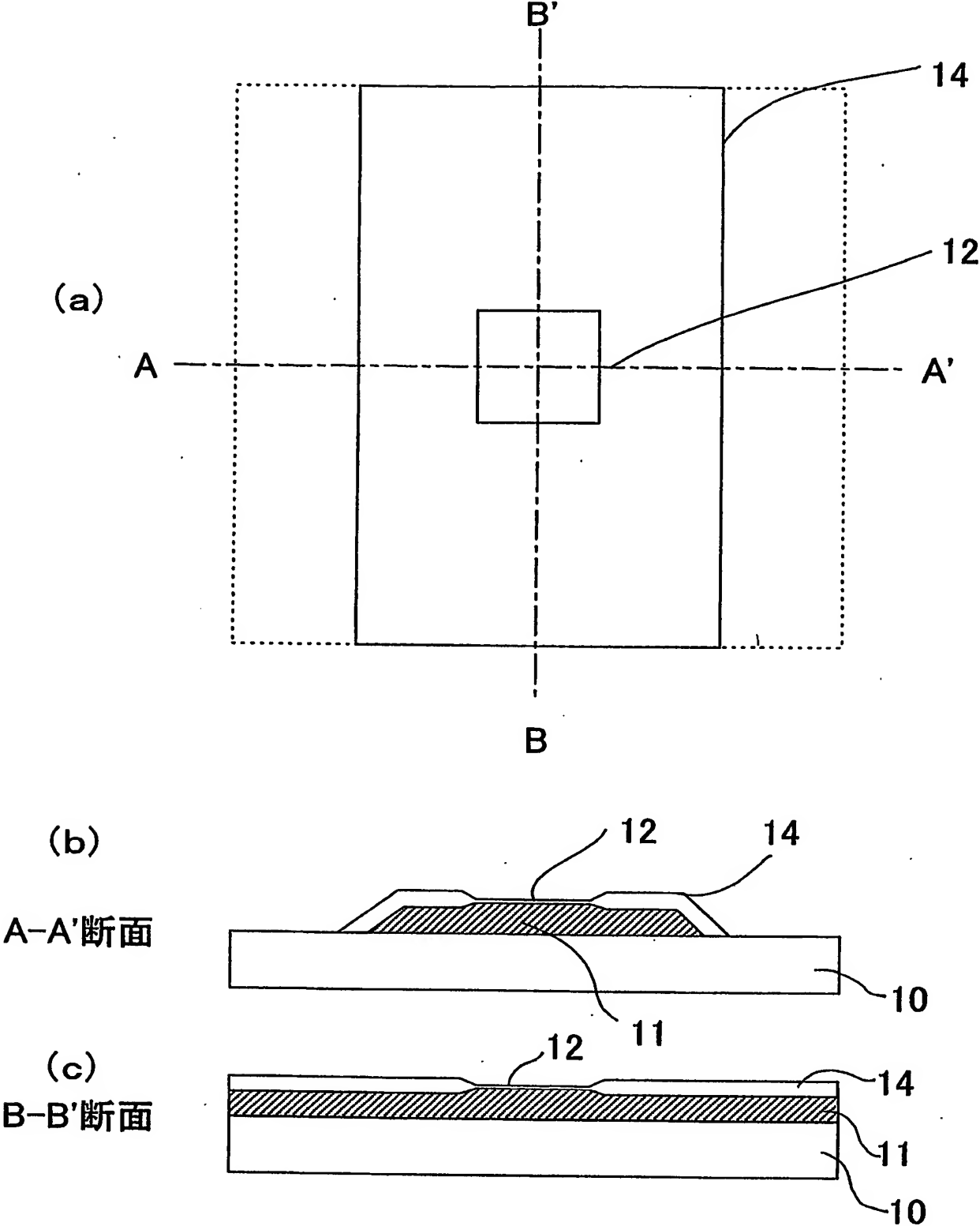
第16図



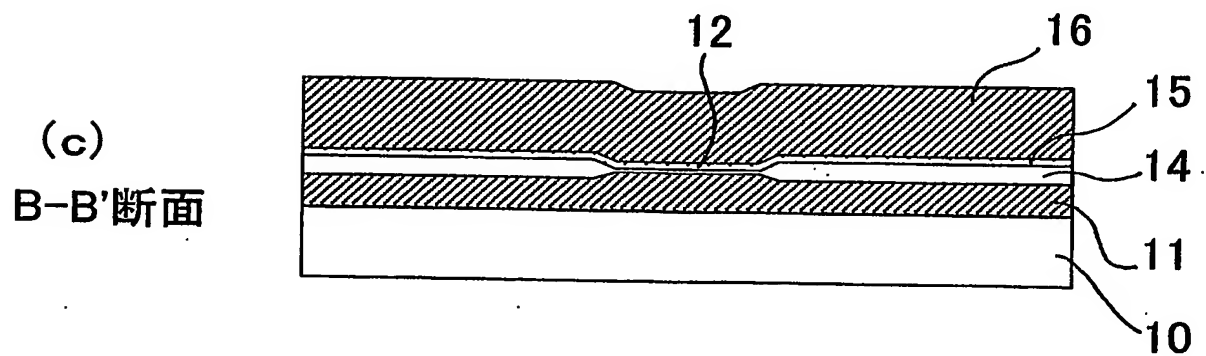
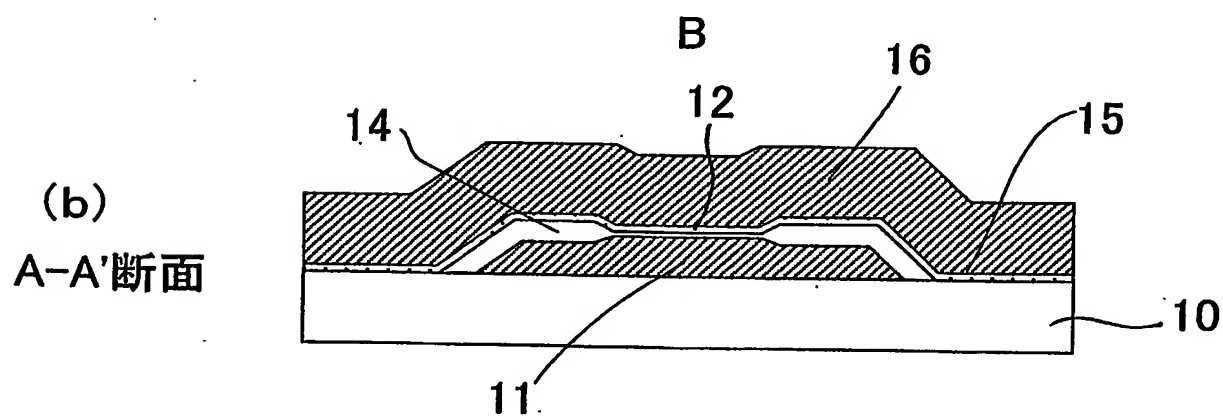
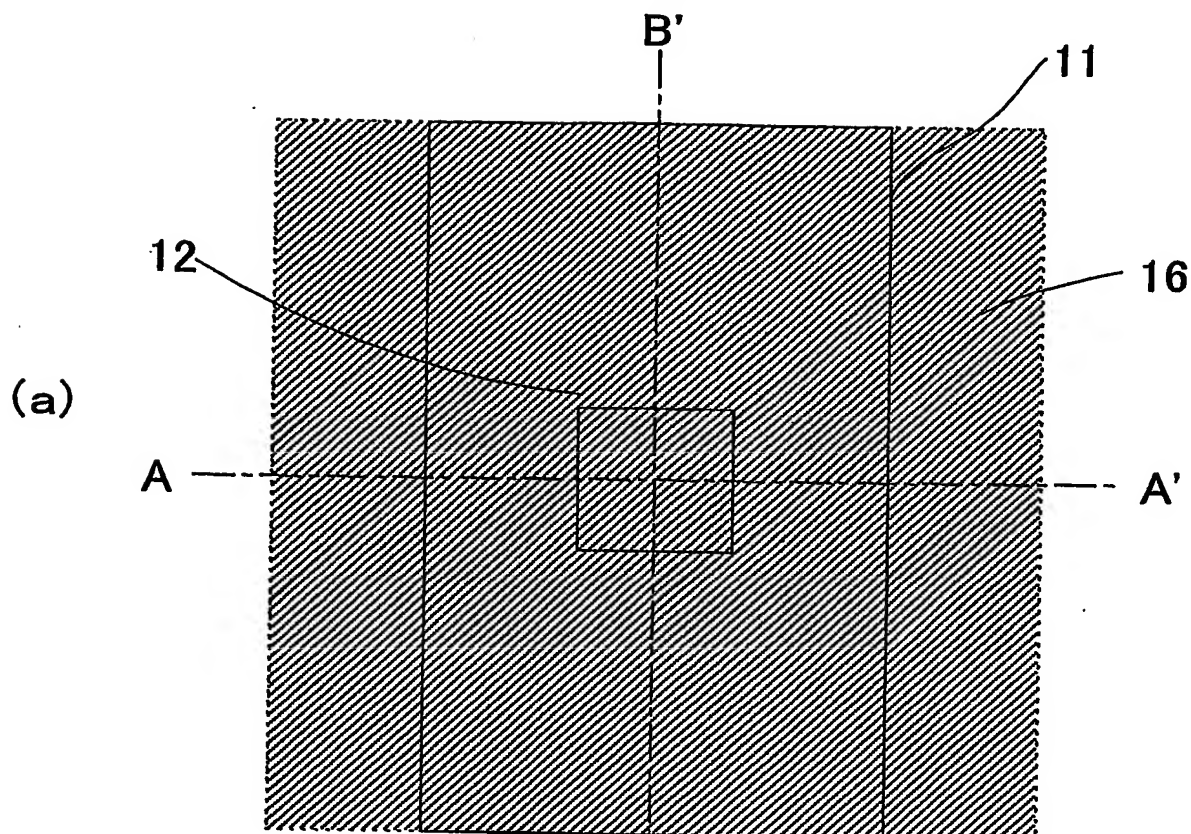
第17図



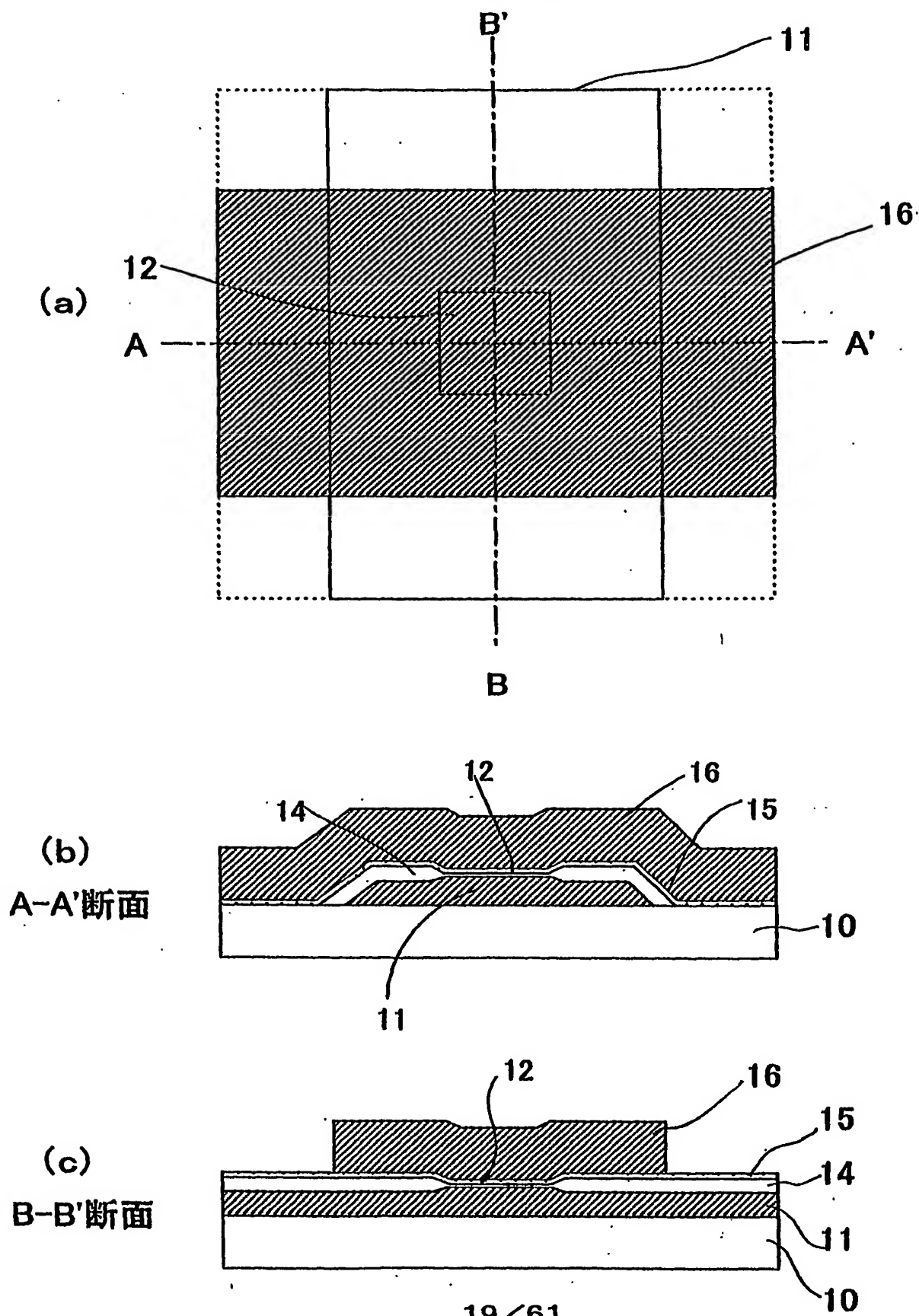
第18図



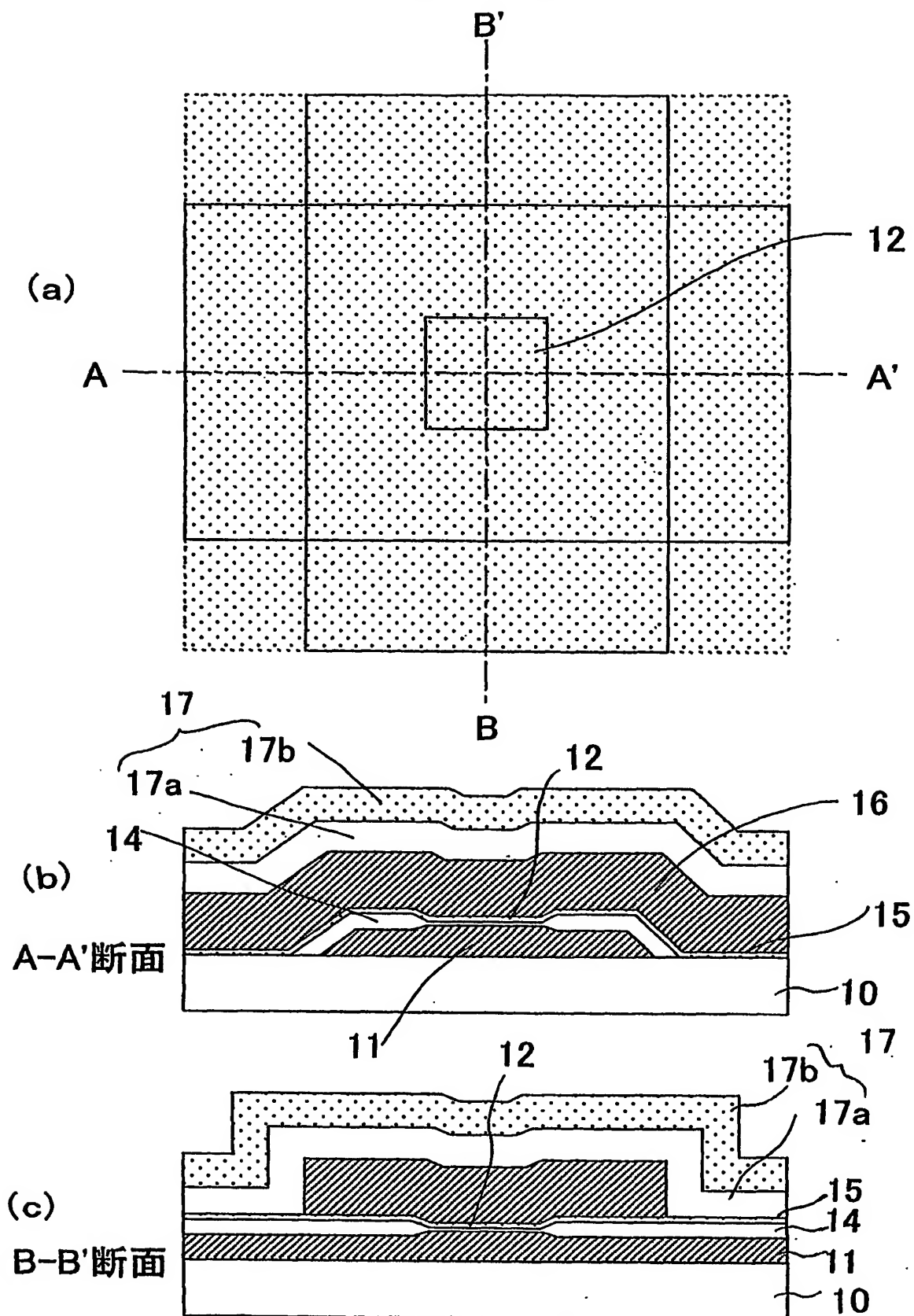
第19図



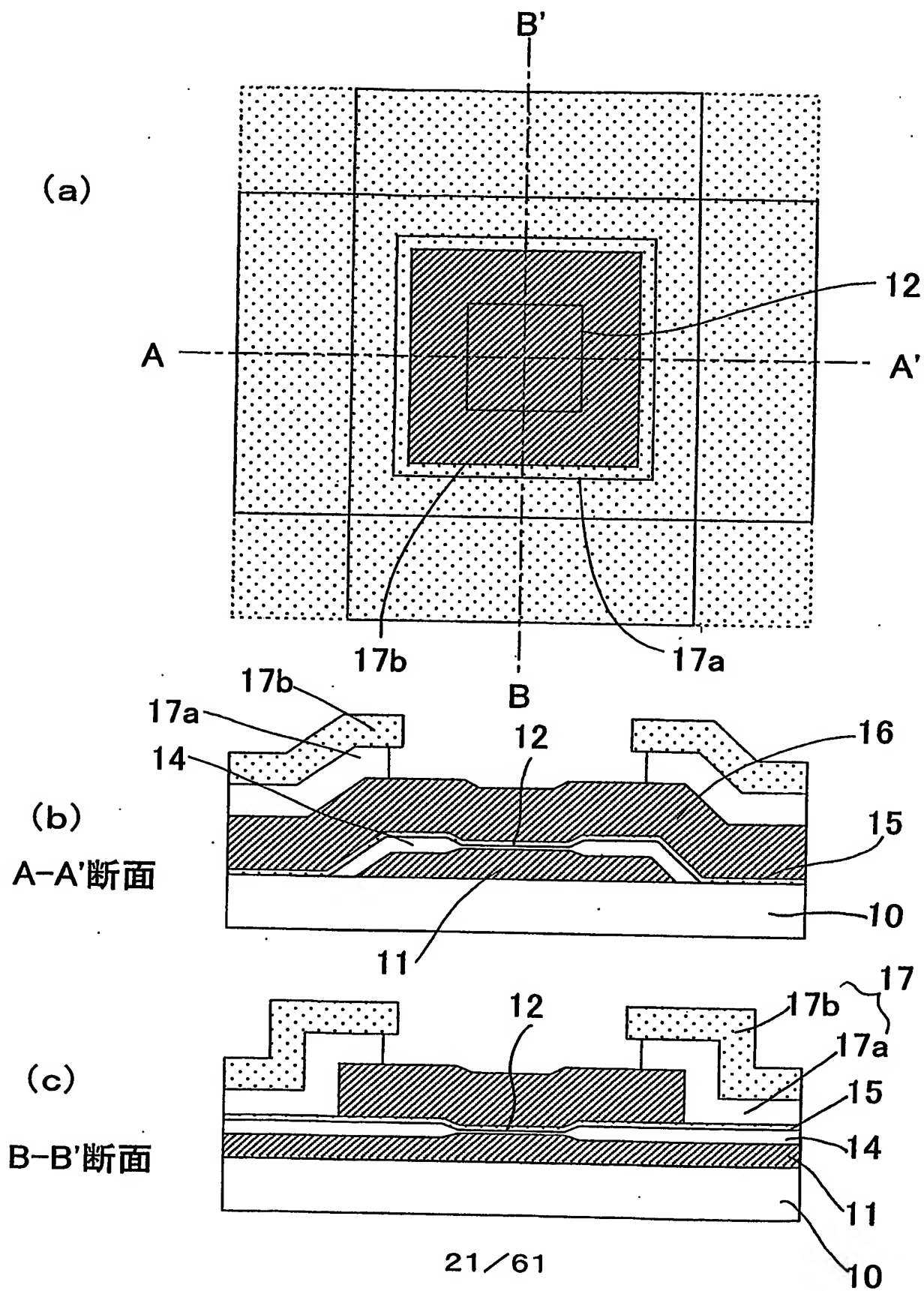
第20図



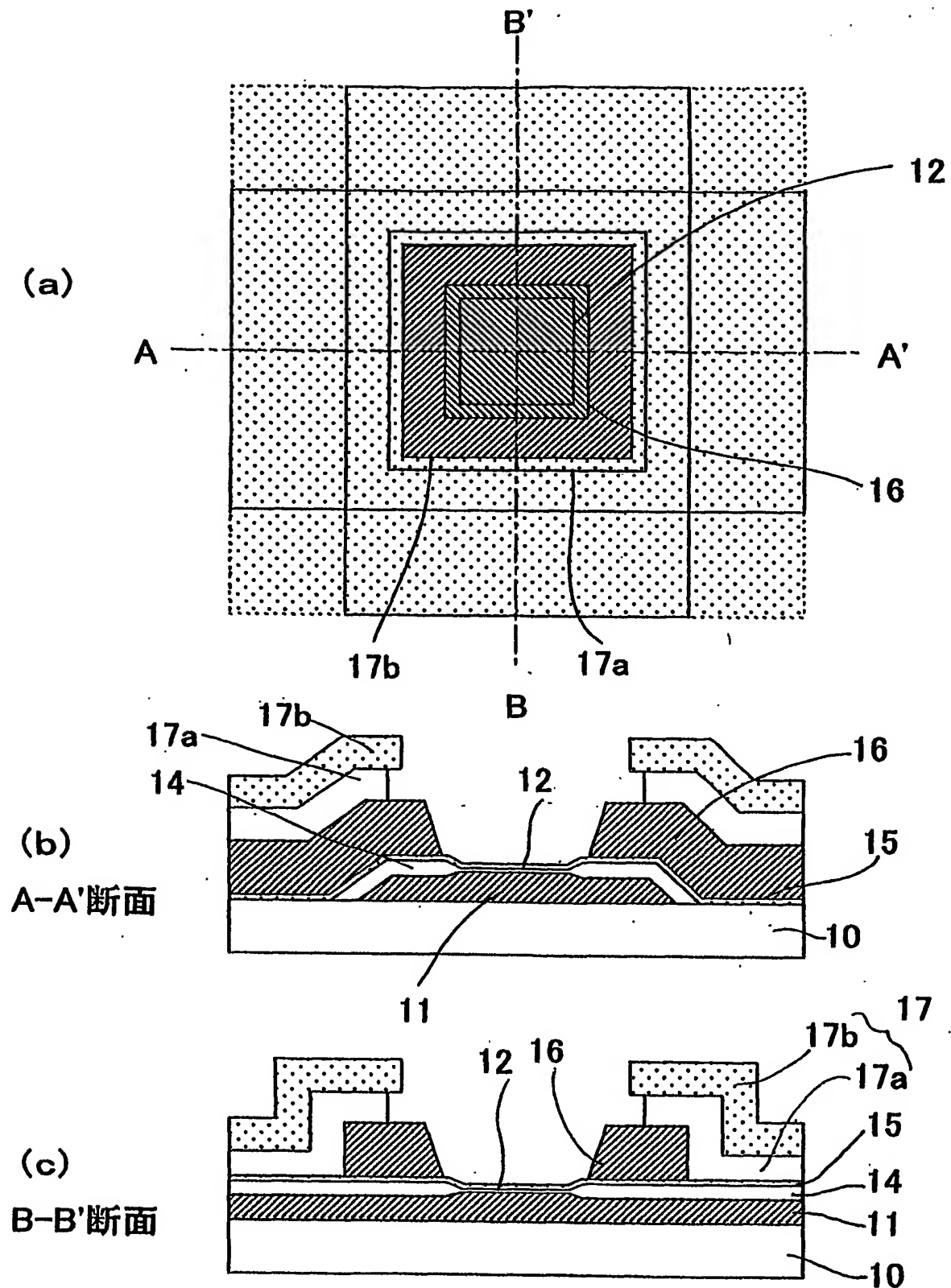
第21図



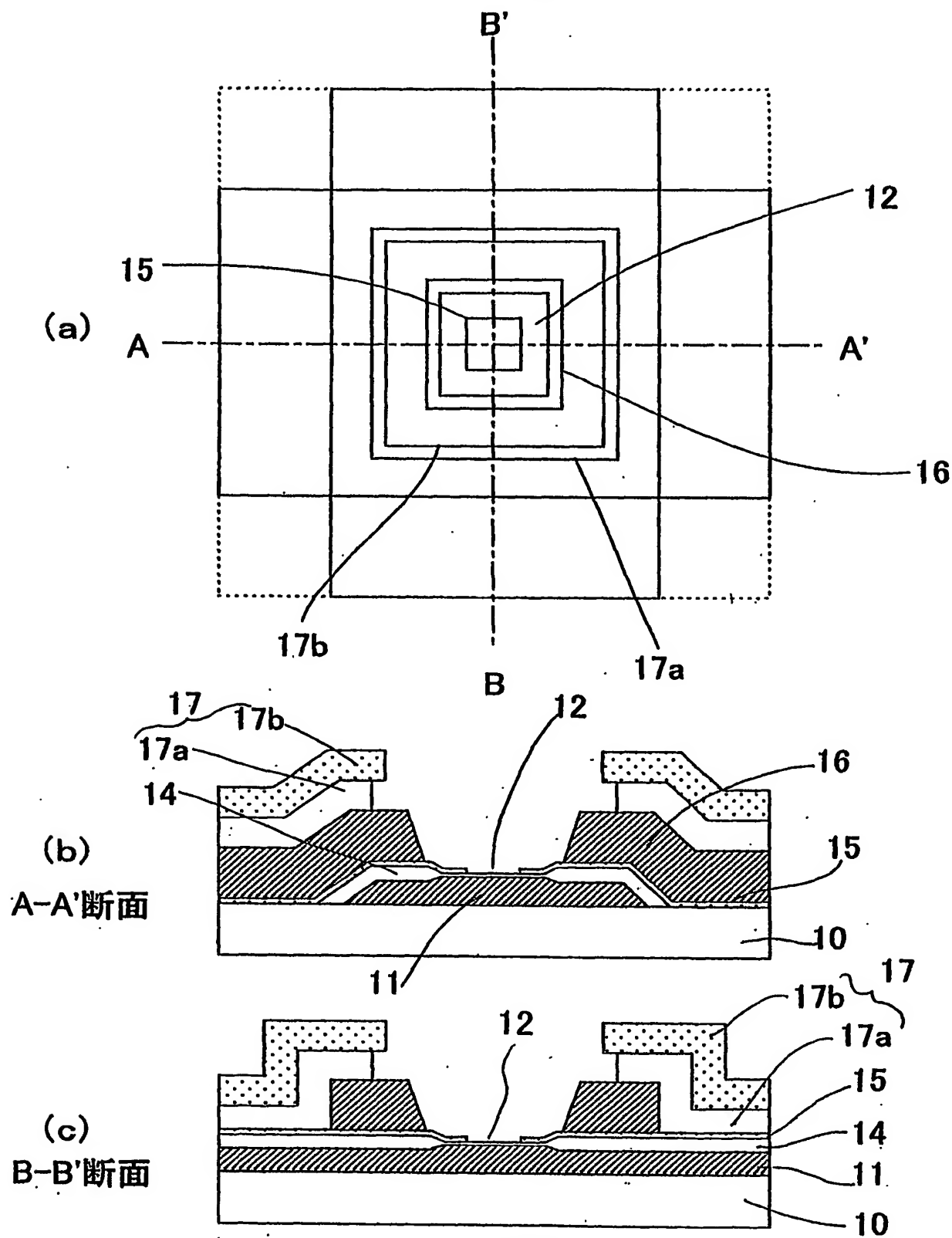
第22図



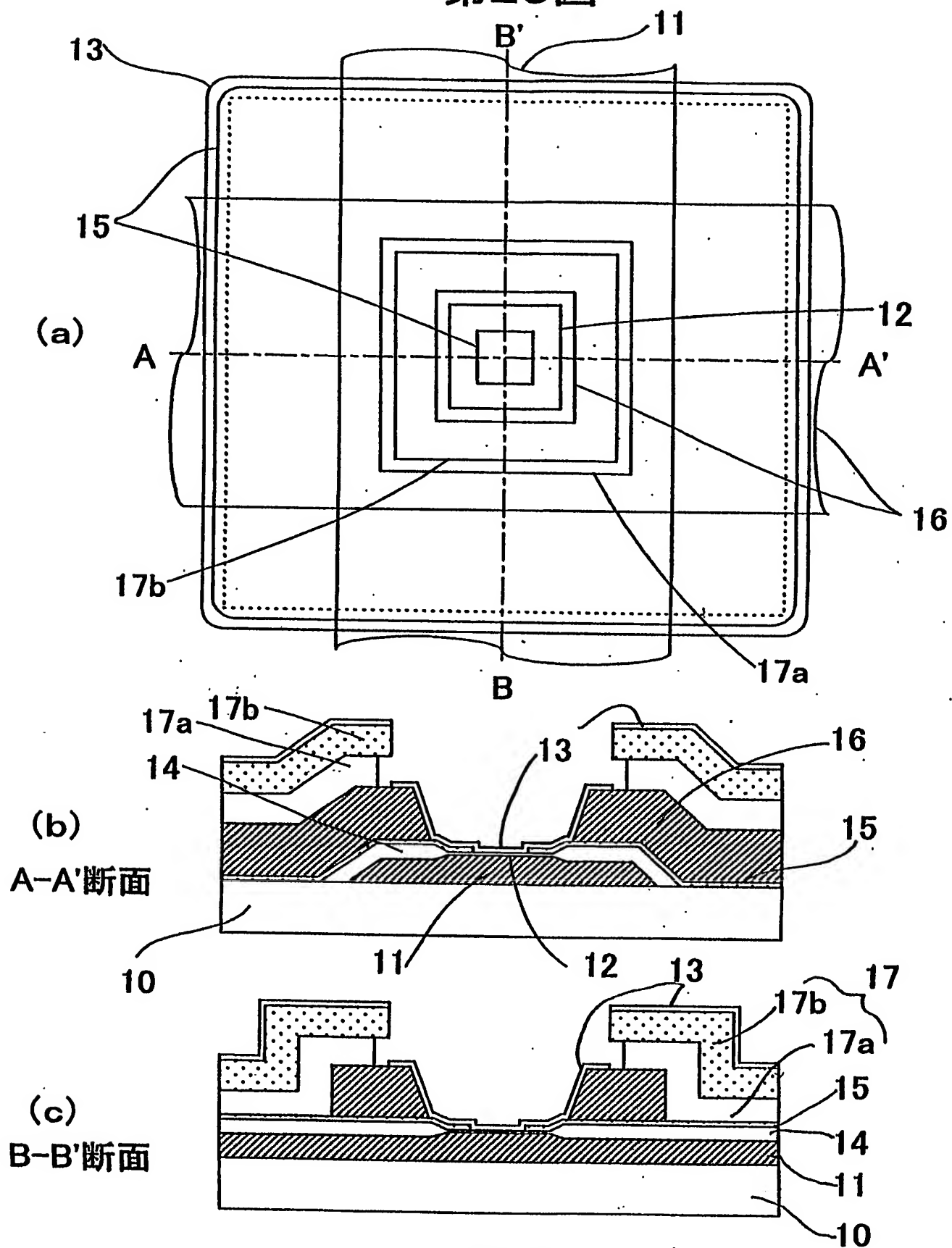
第23図



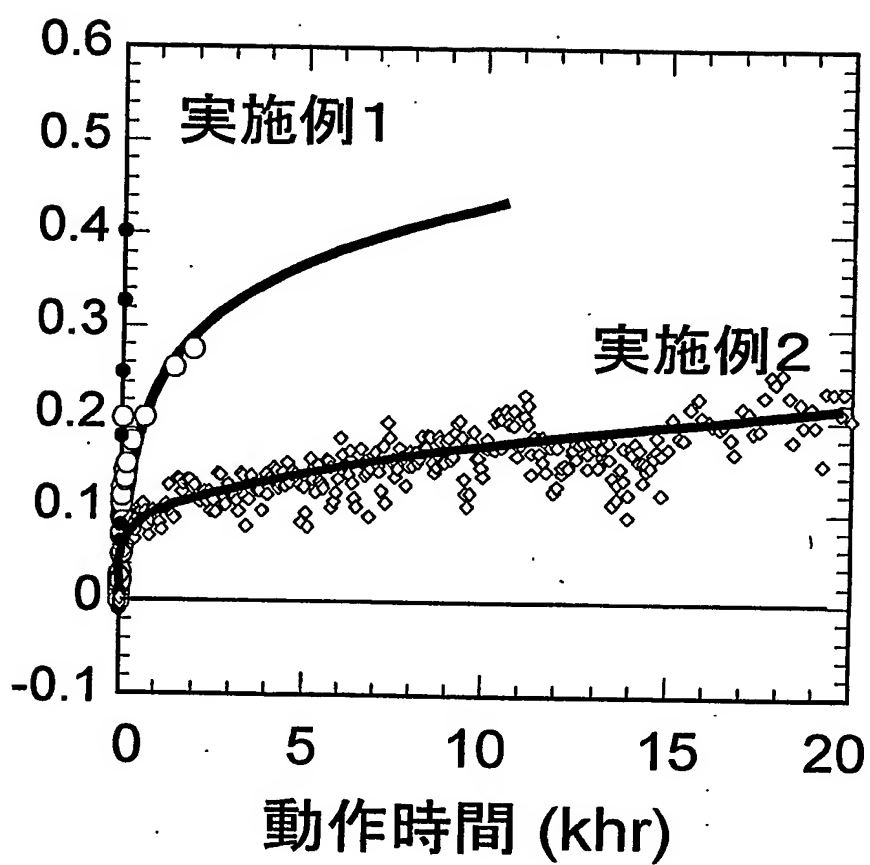
第24図



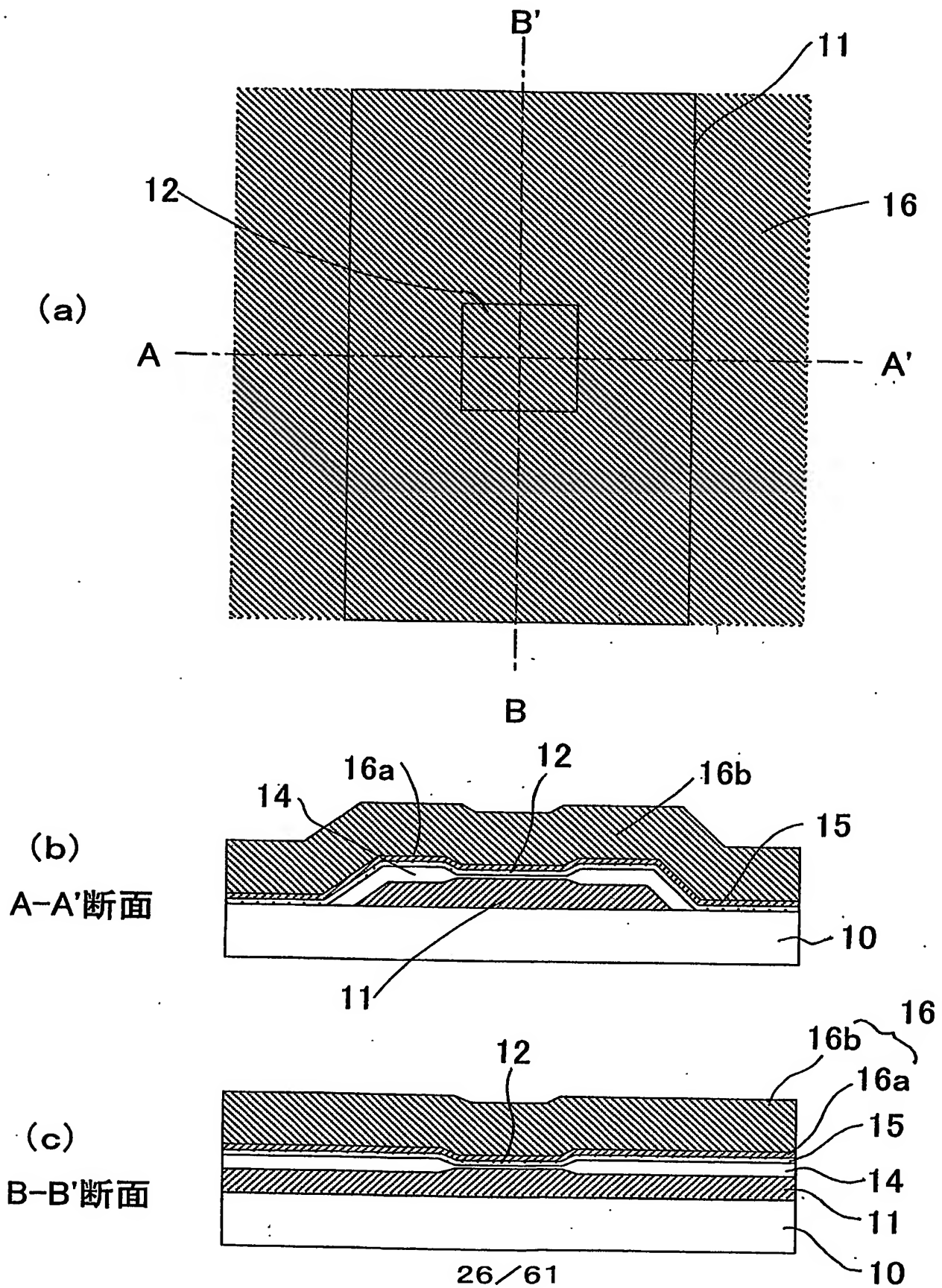
第25図



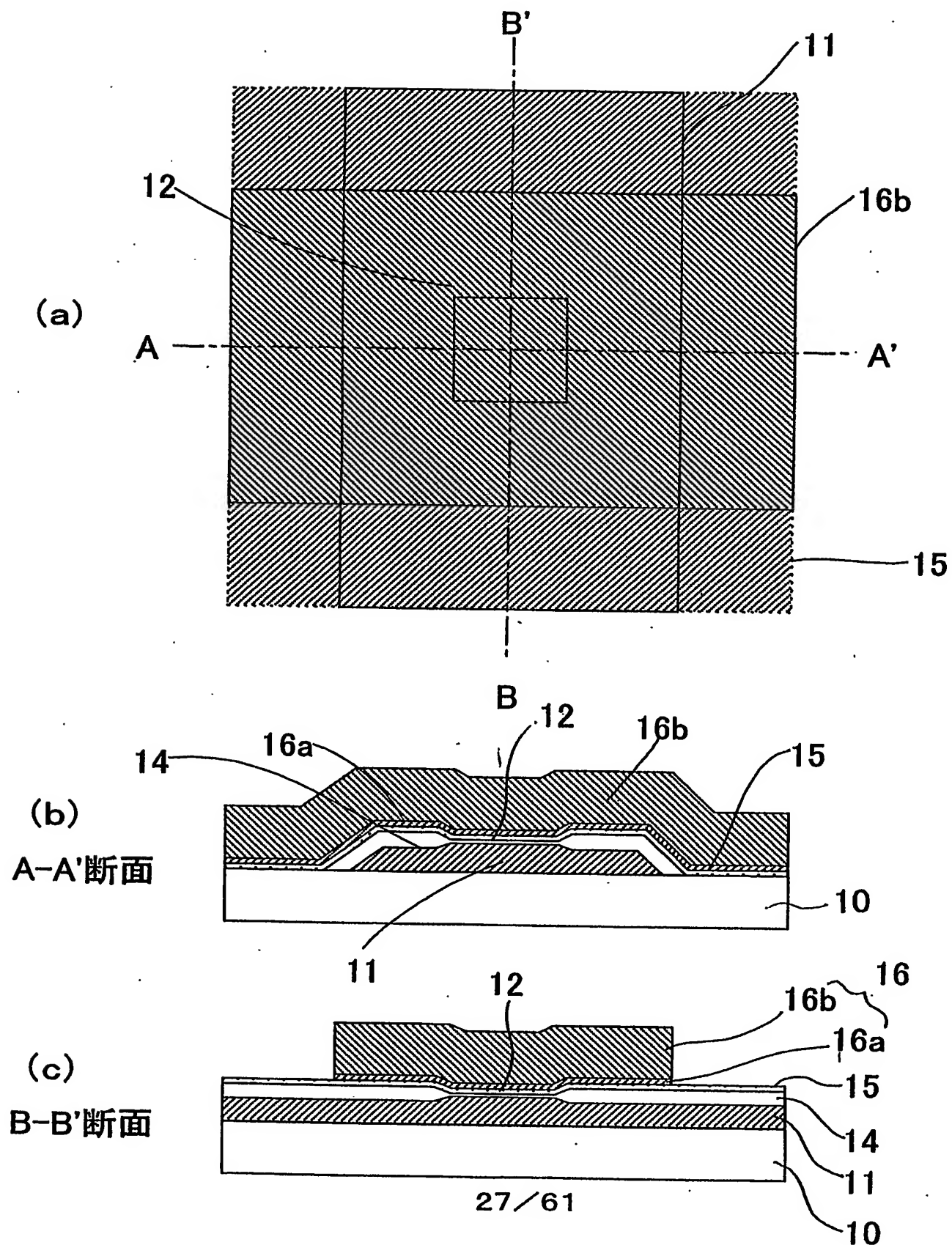
第26図



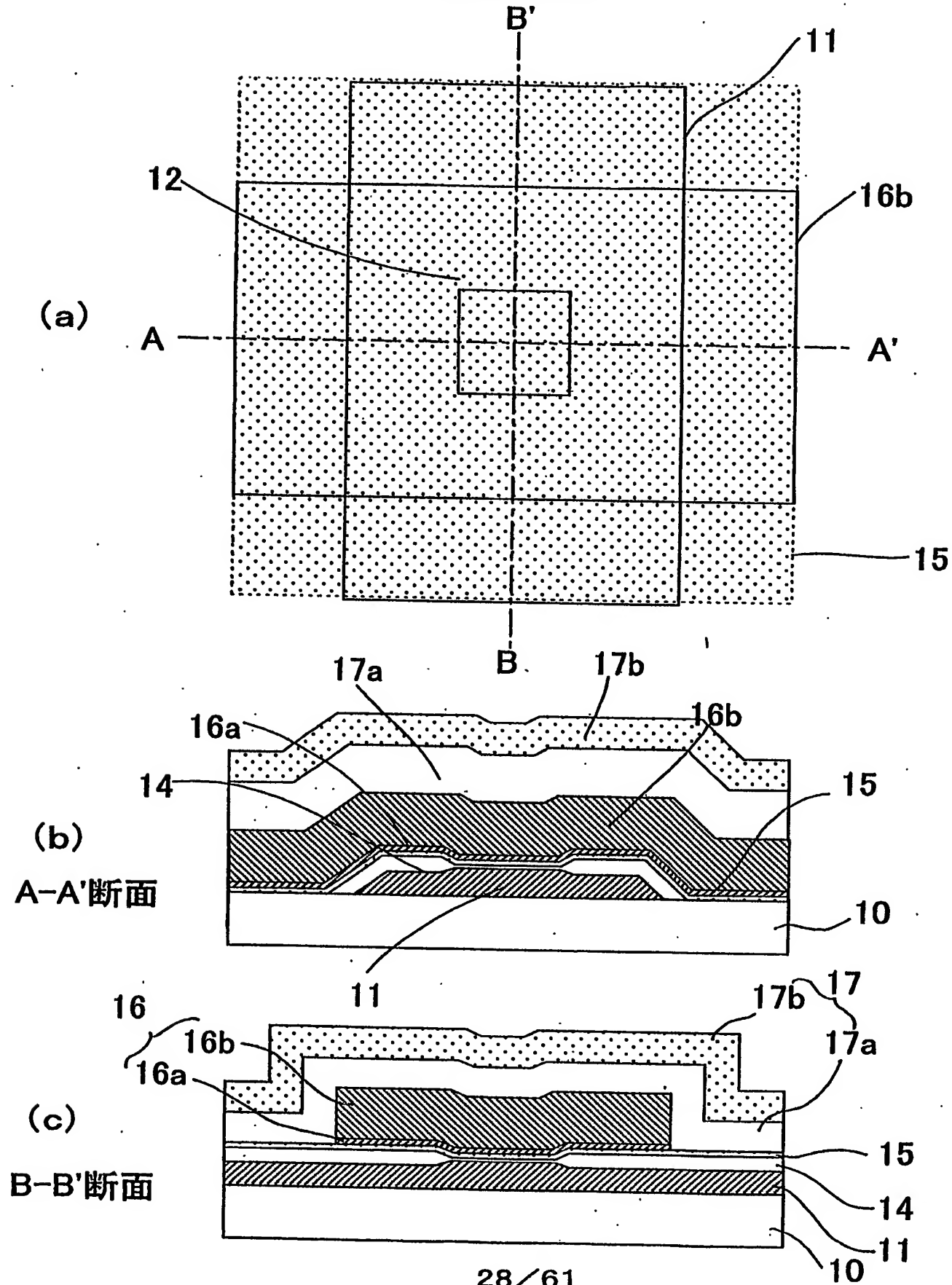
第27図



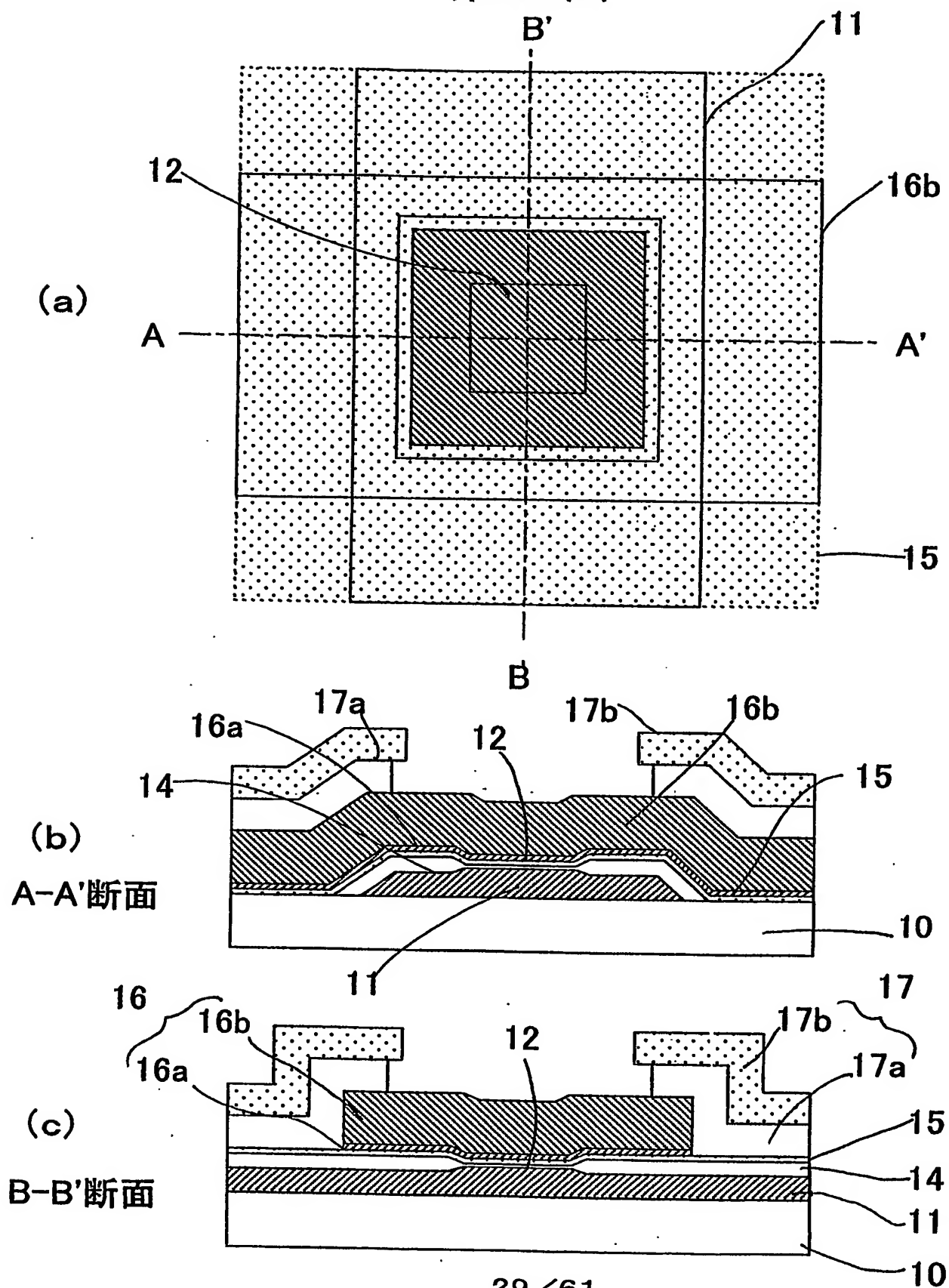
第28図



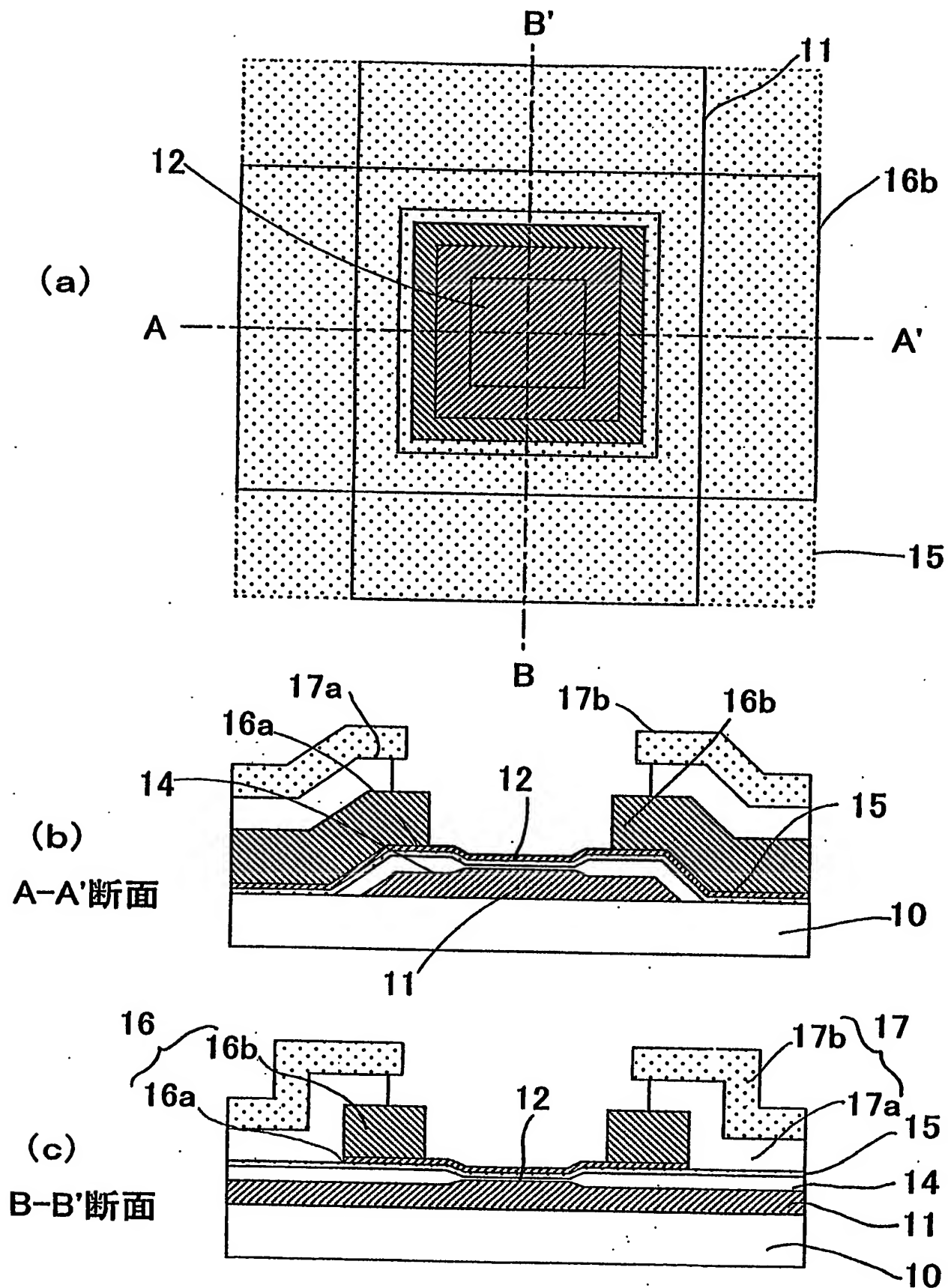
第29図



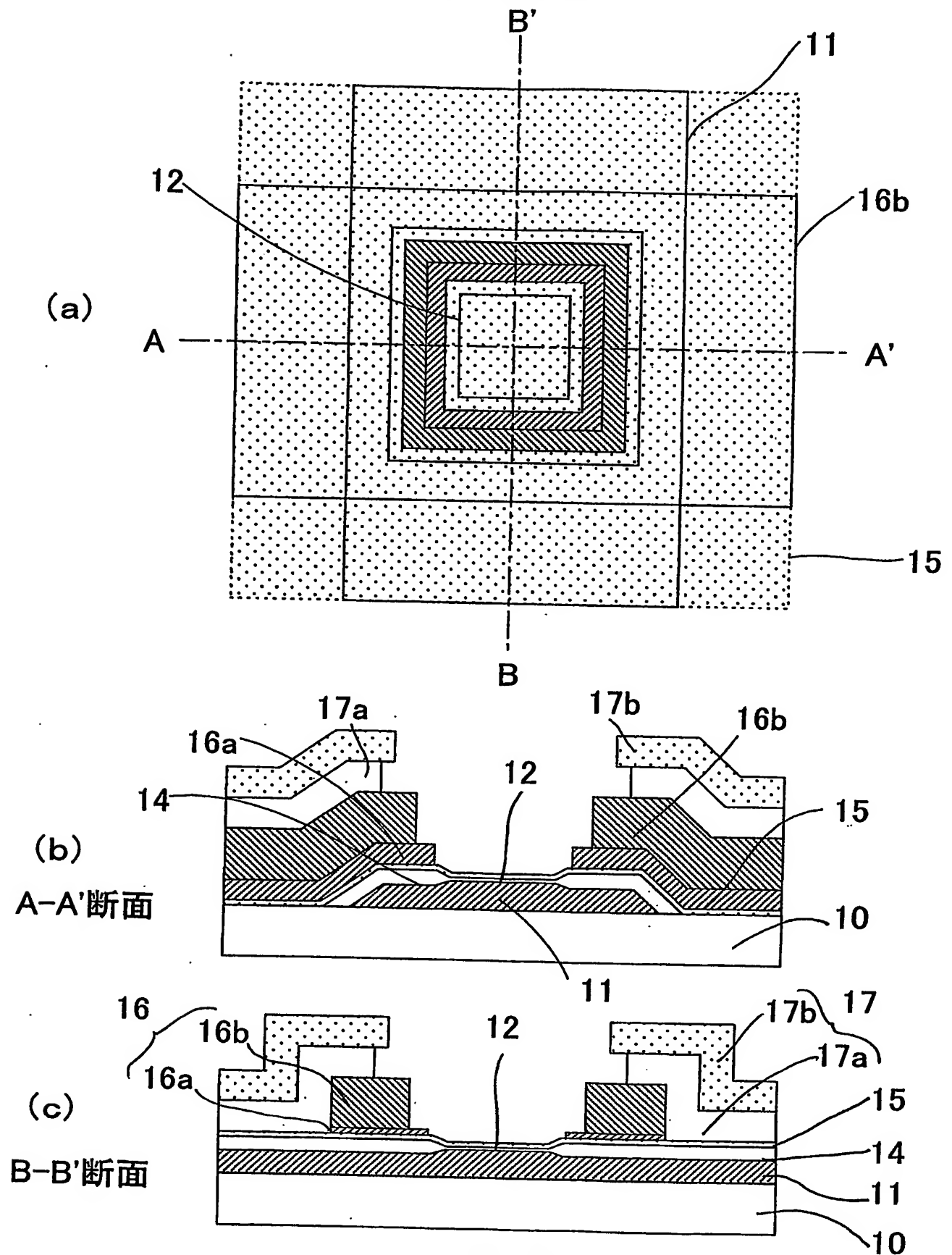
第30図



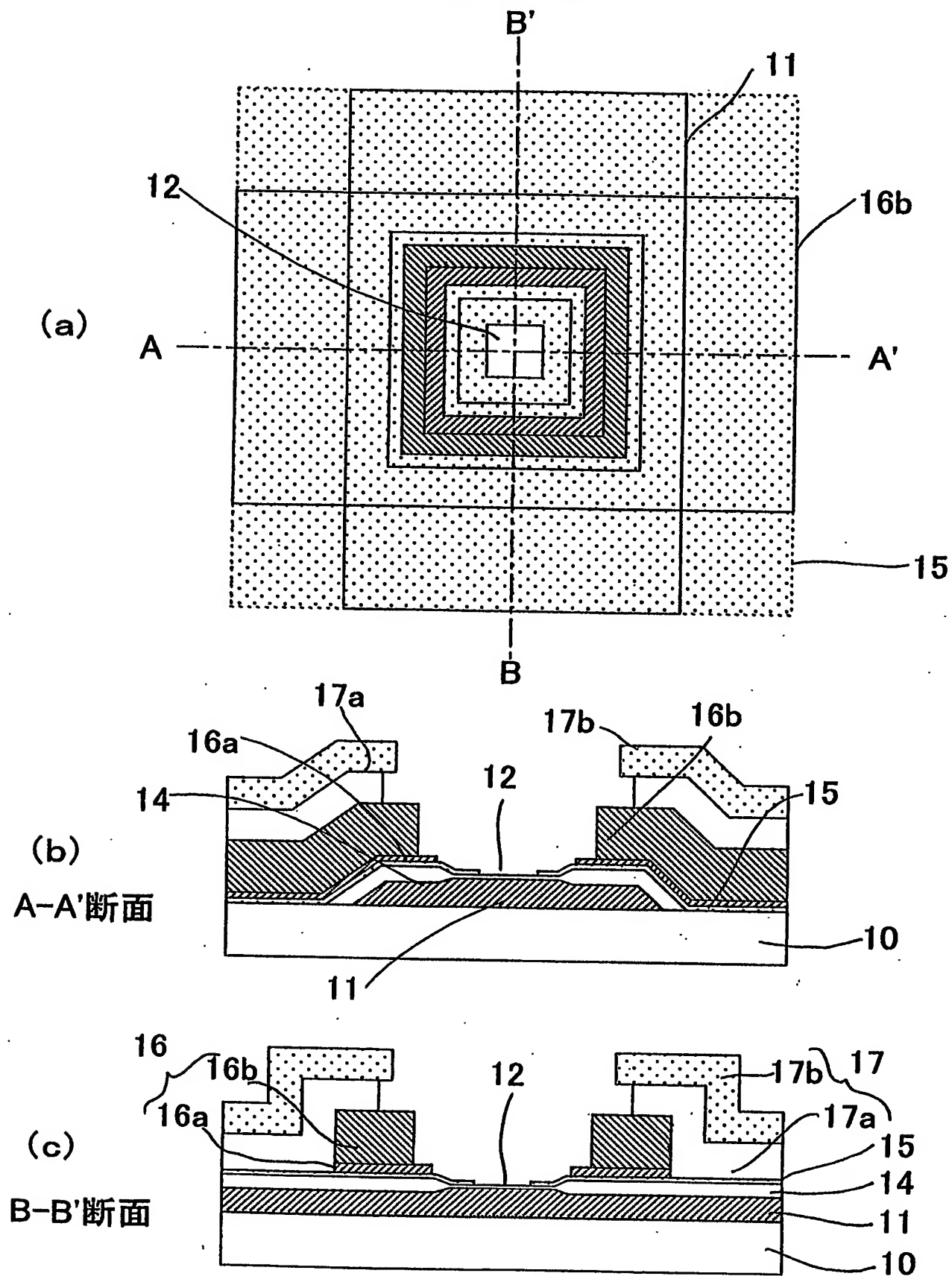
第31図



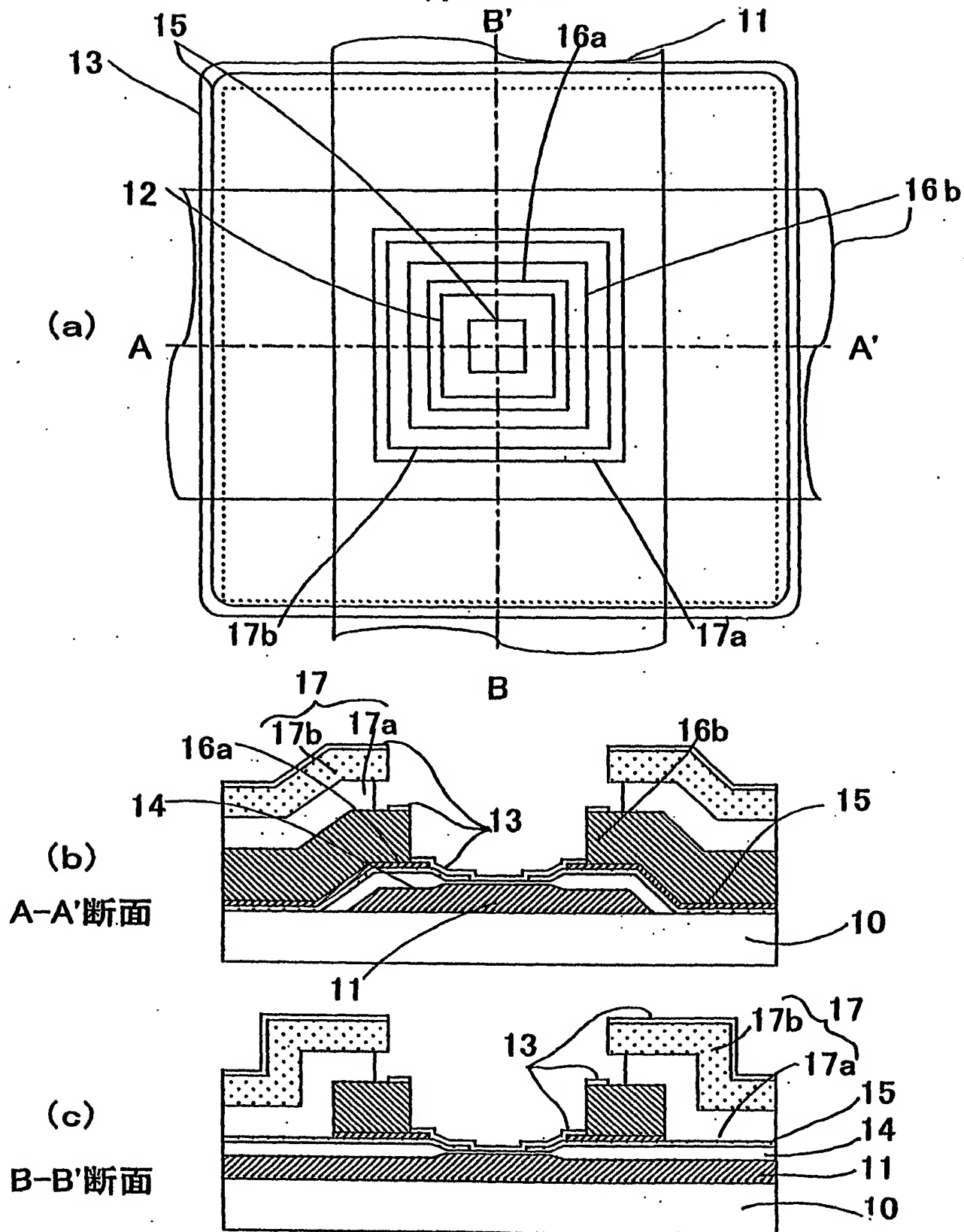
第32図



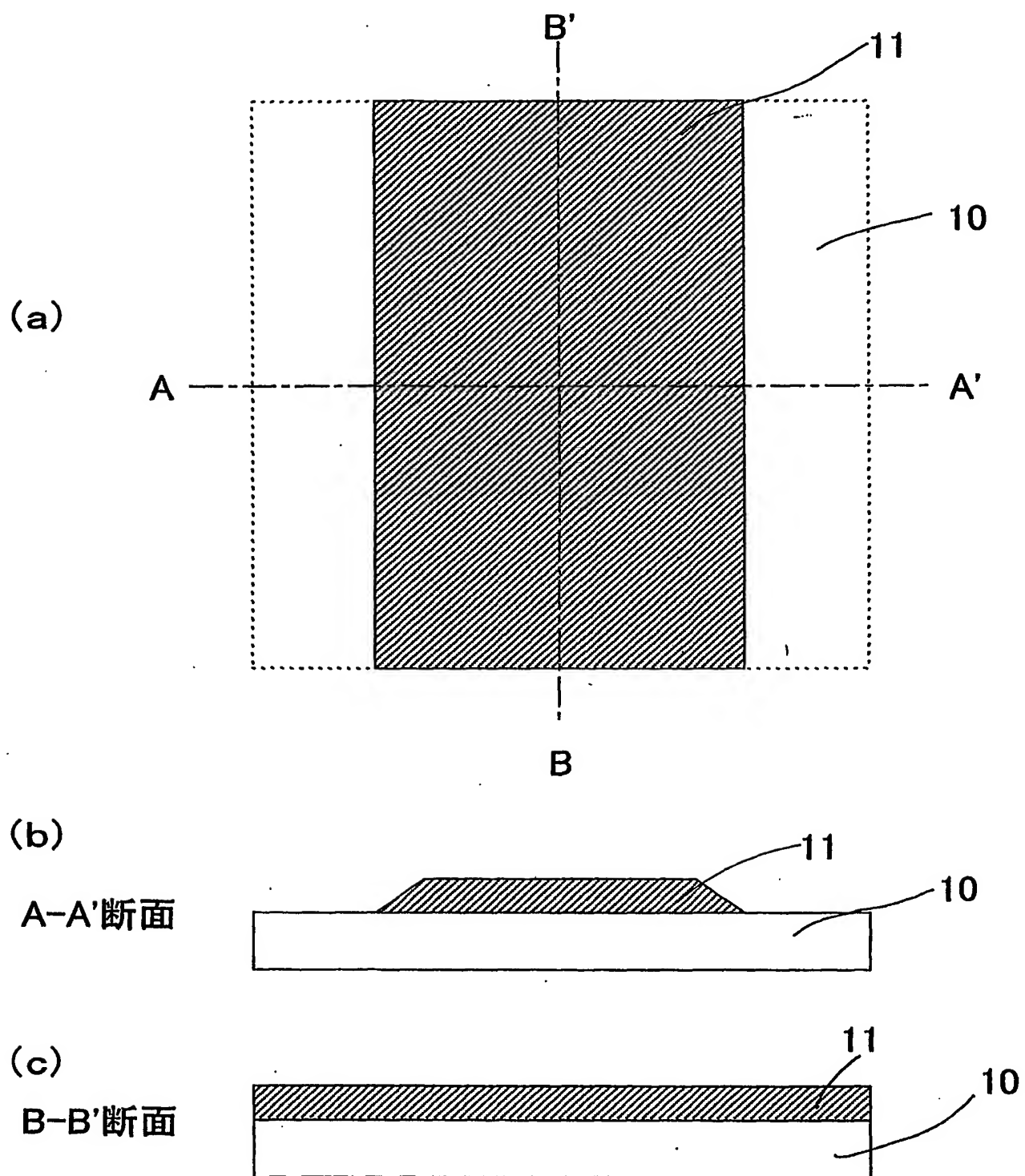
第33図



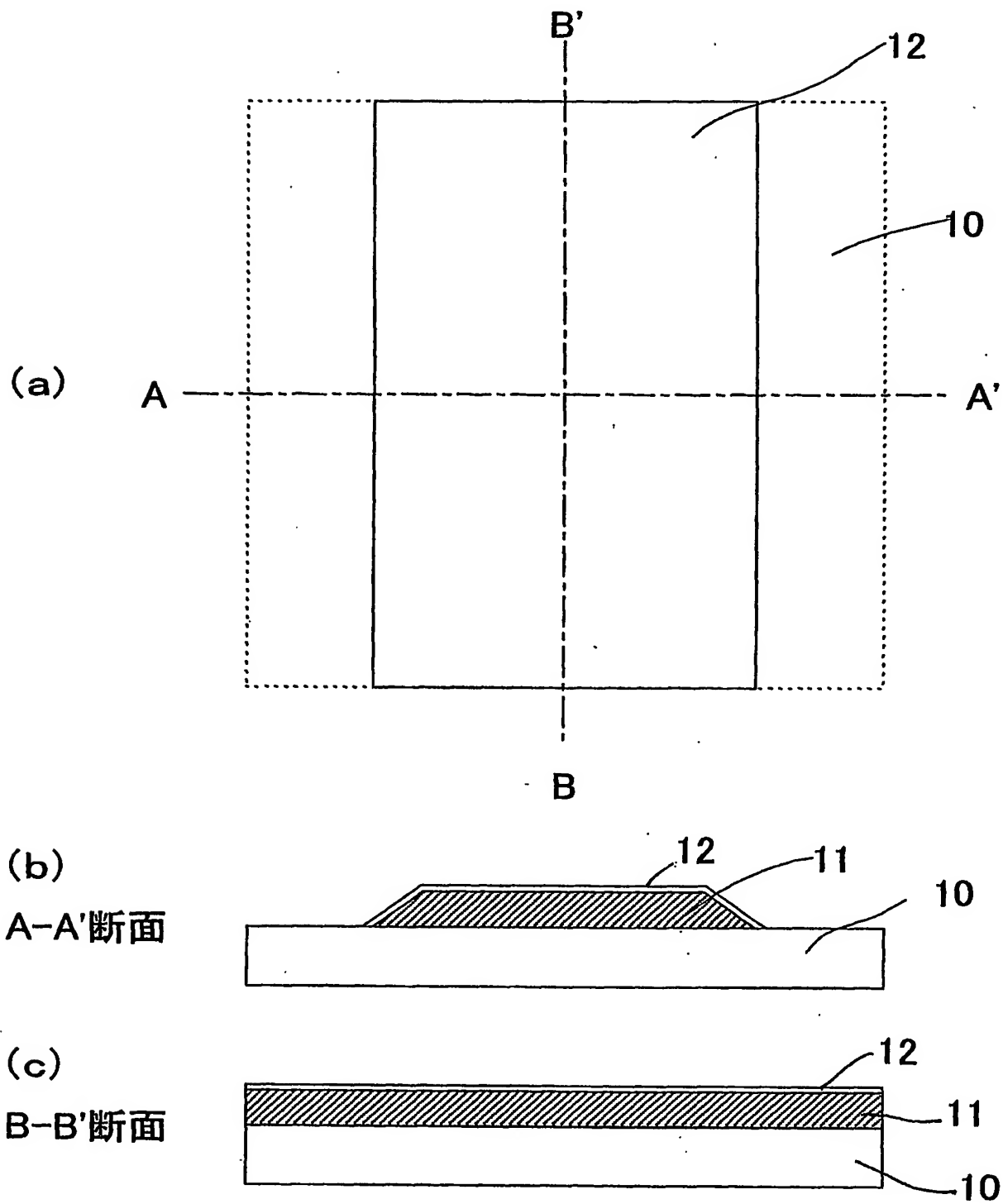
第34図



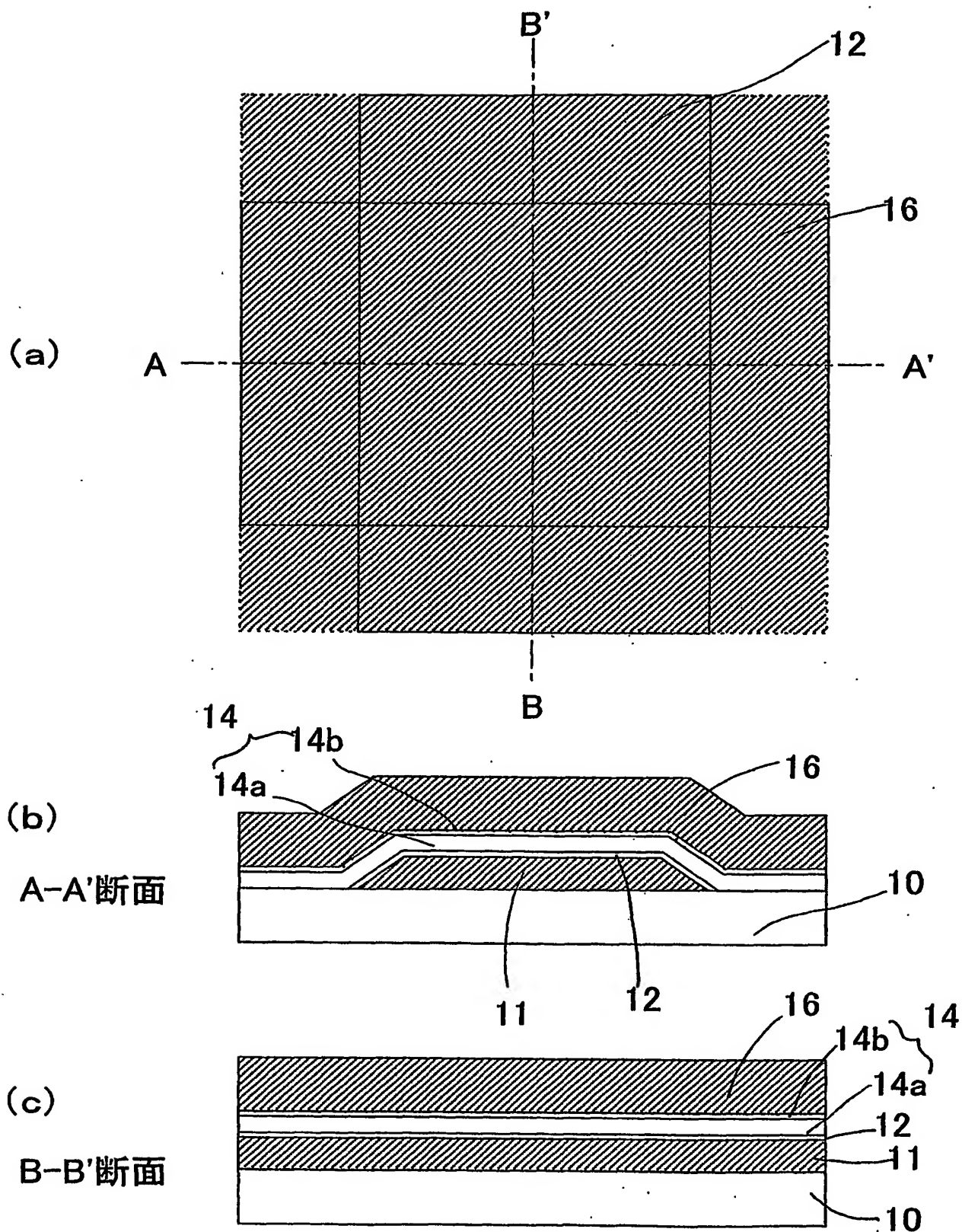
第35図



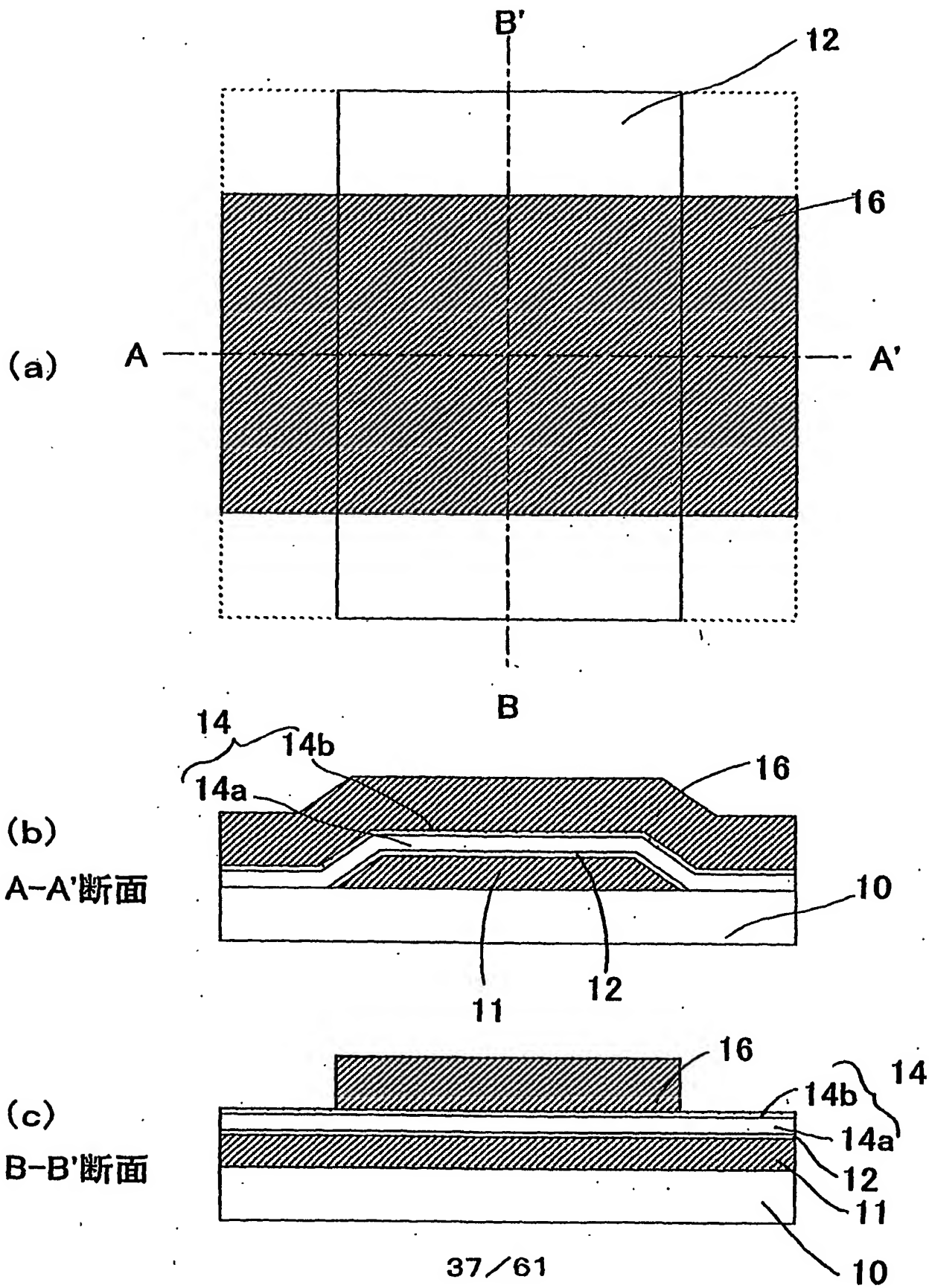
第36図



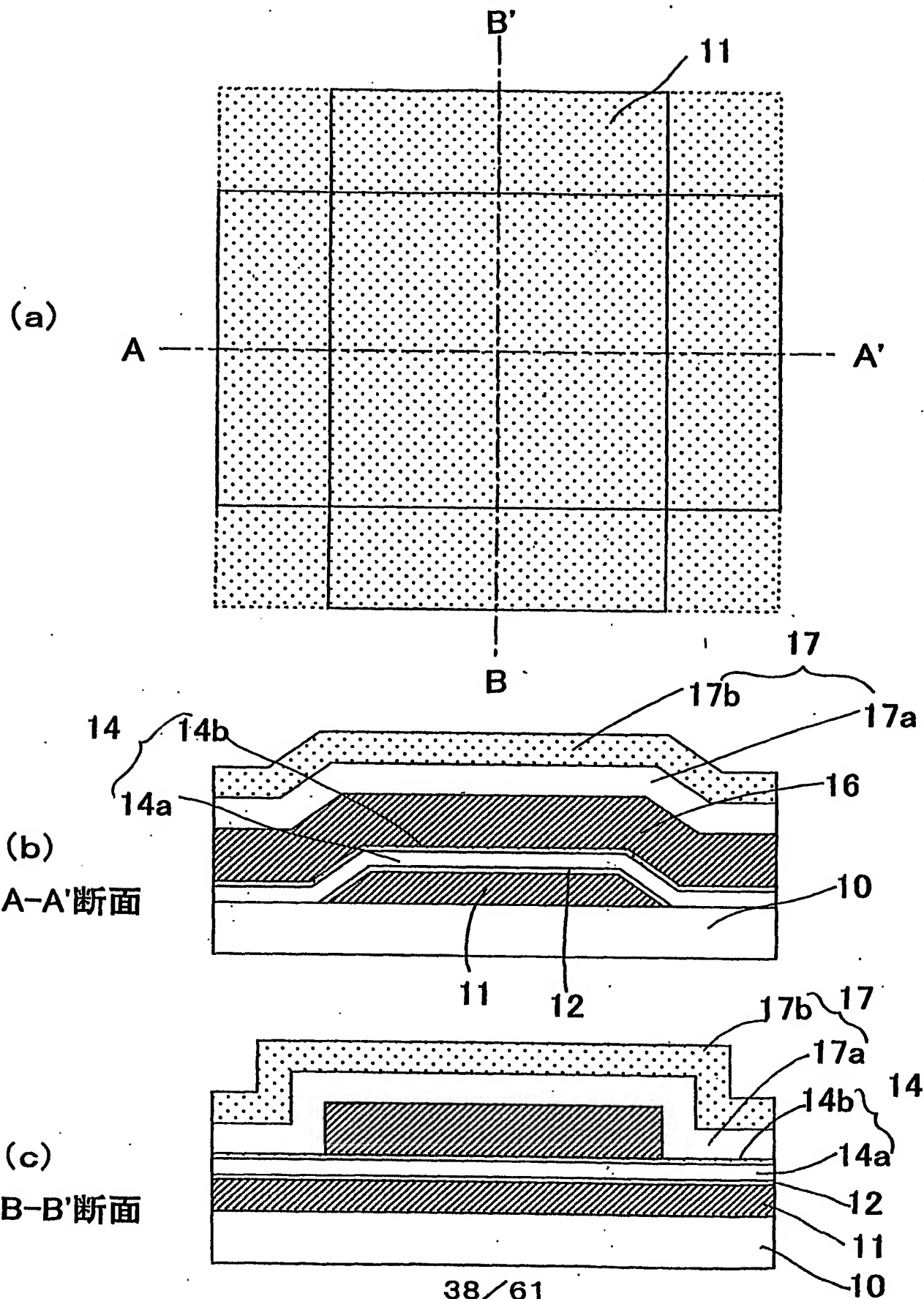
第37図



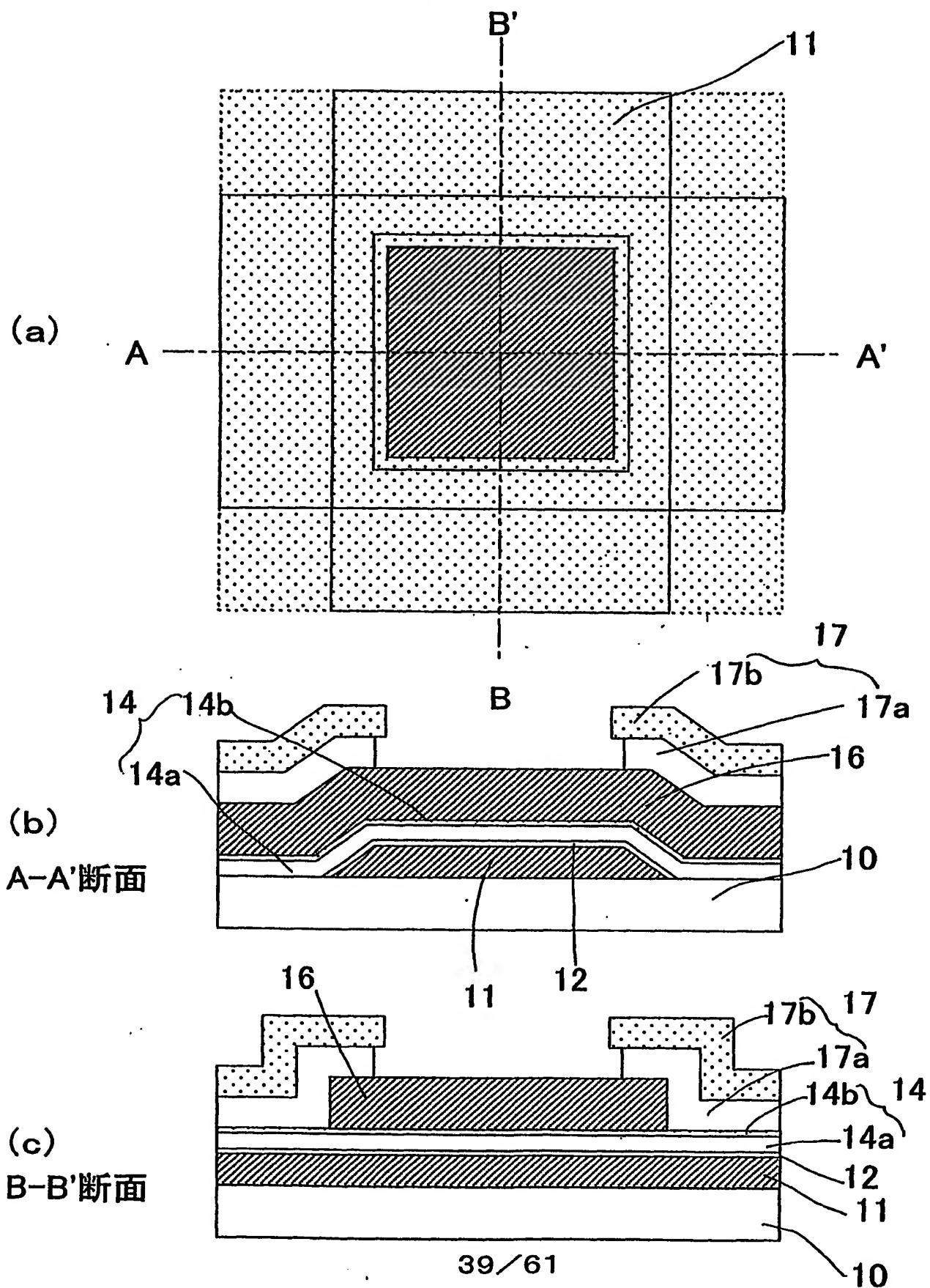
第38図



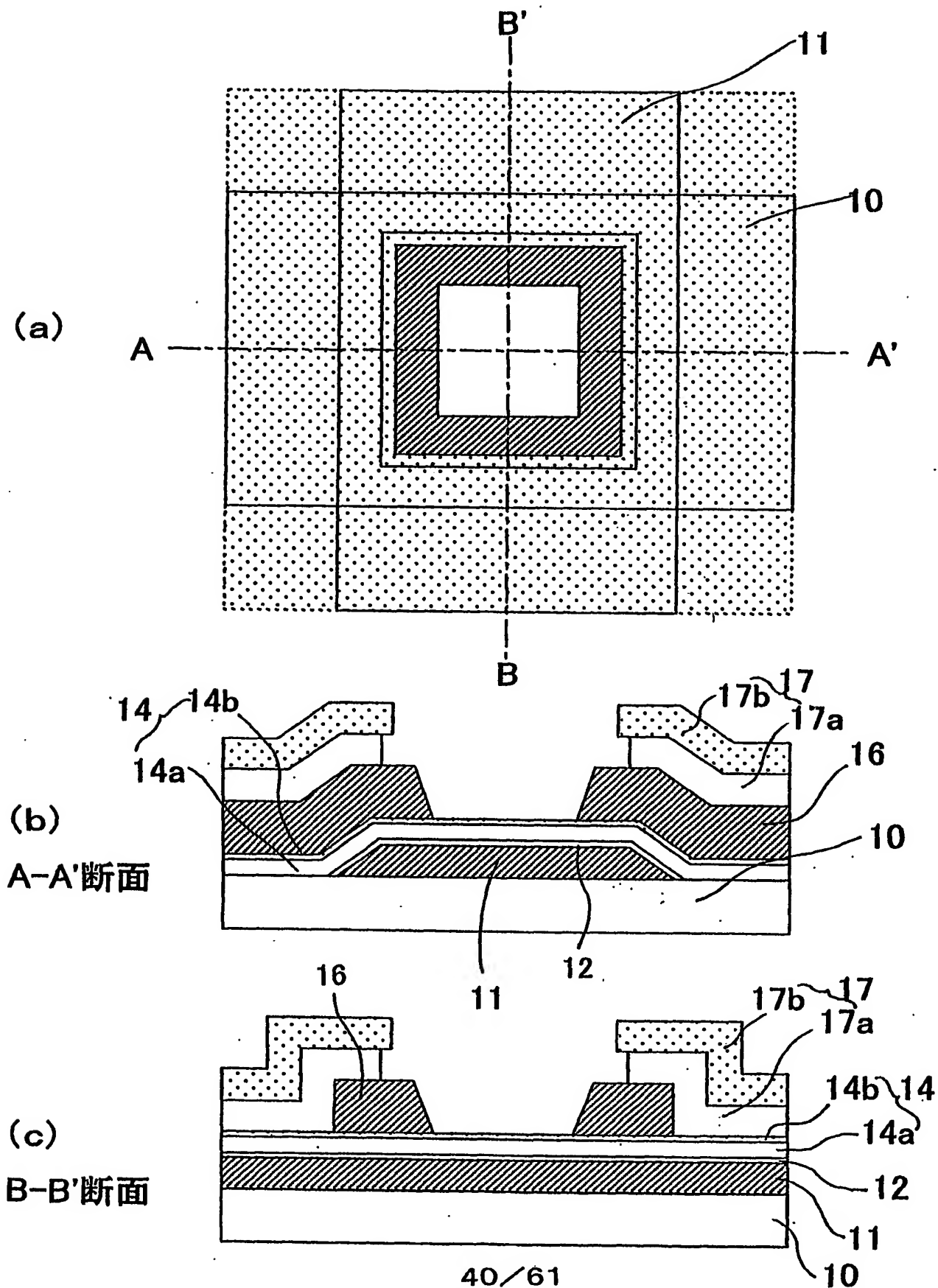
第39図



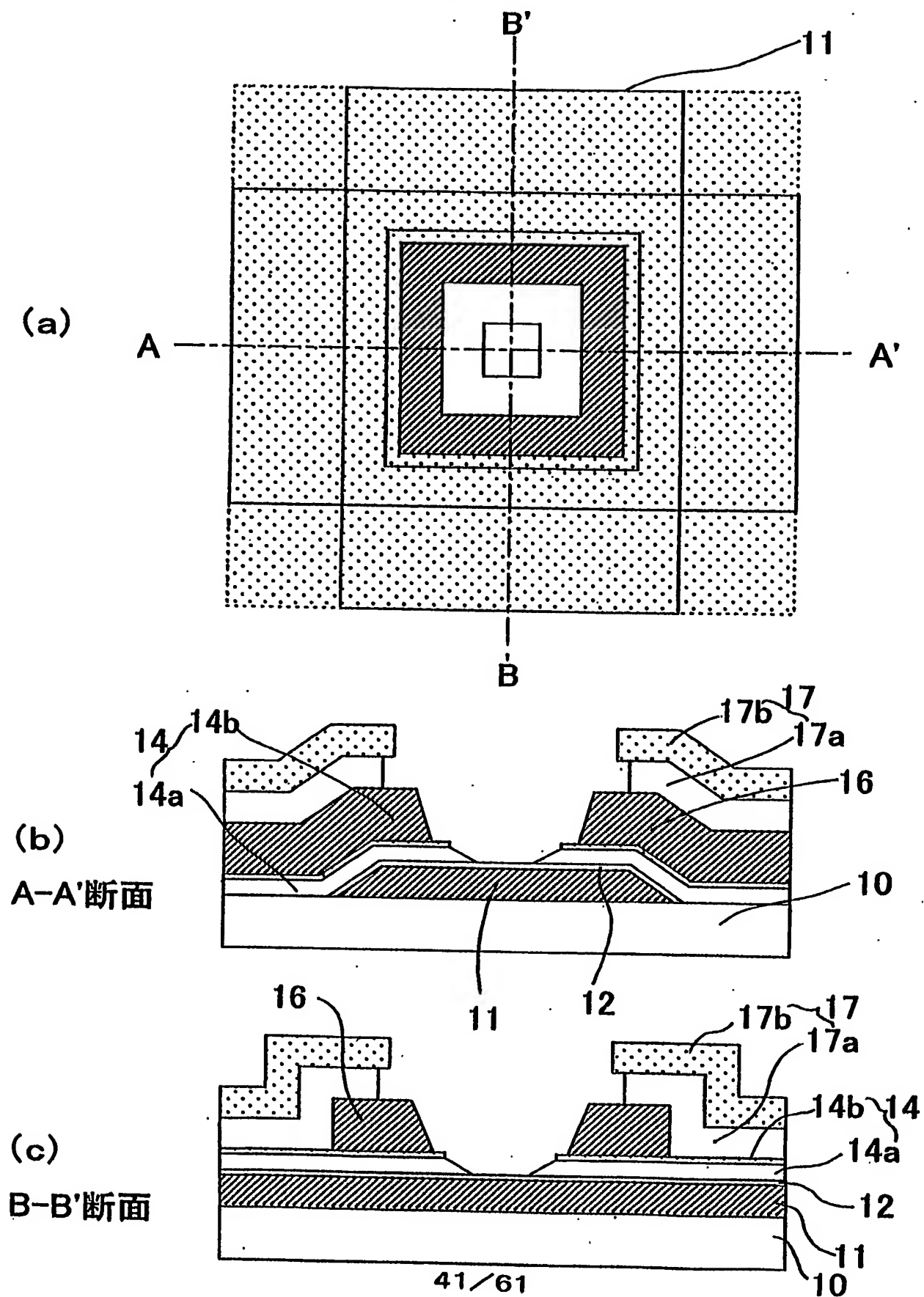
第40図



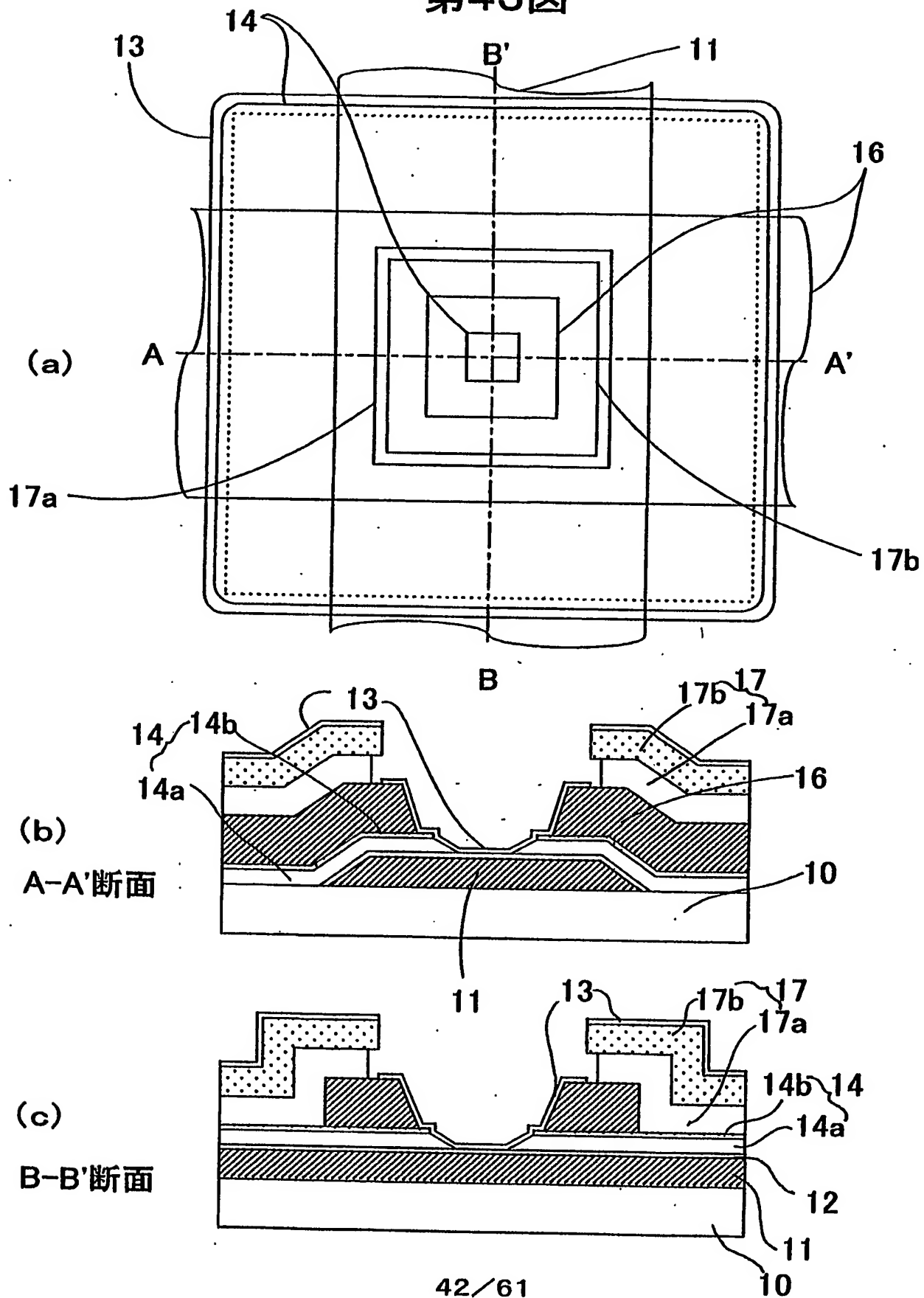
第41図



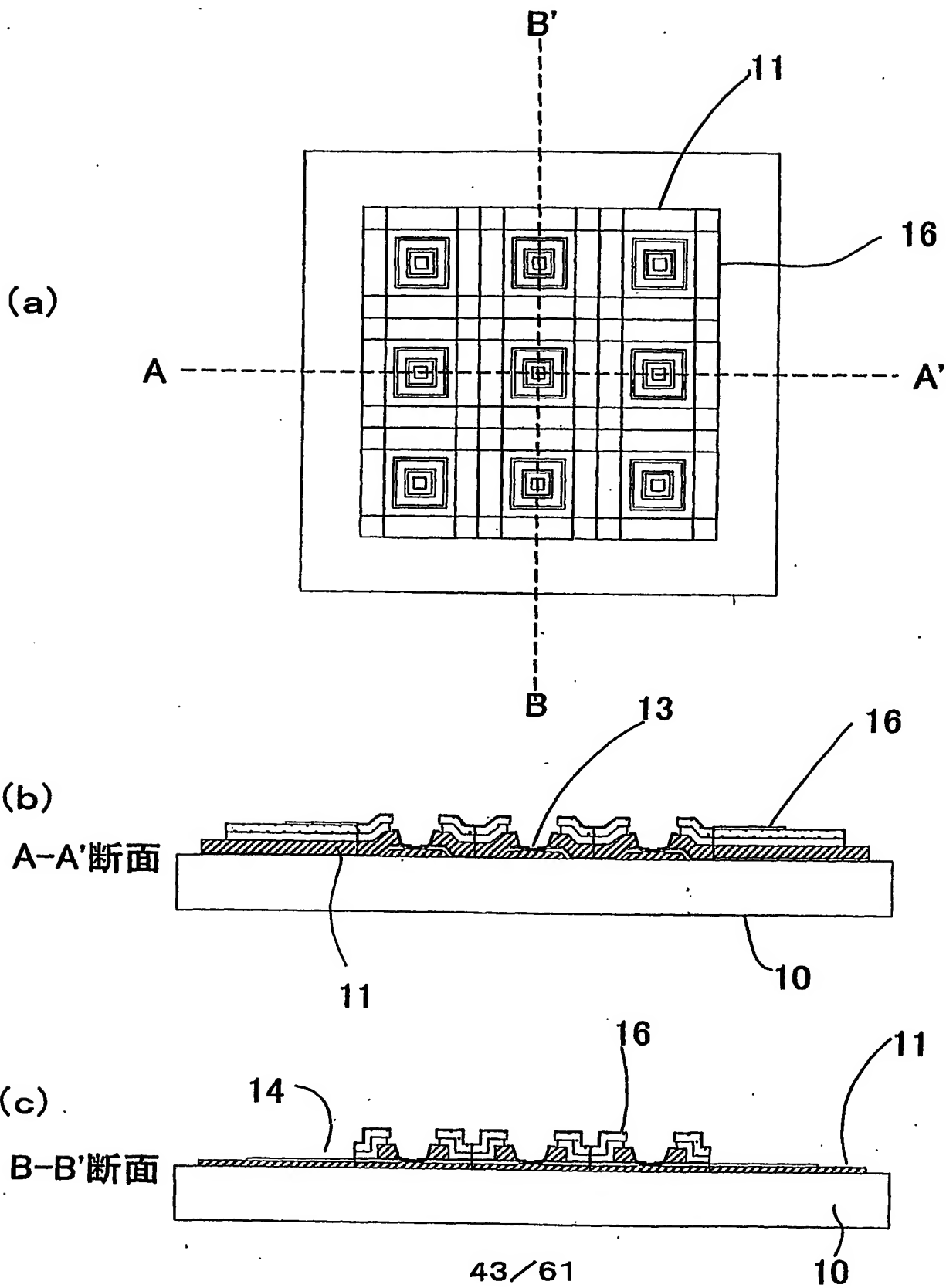
第42図



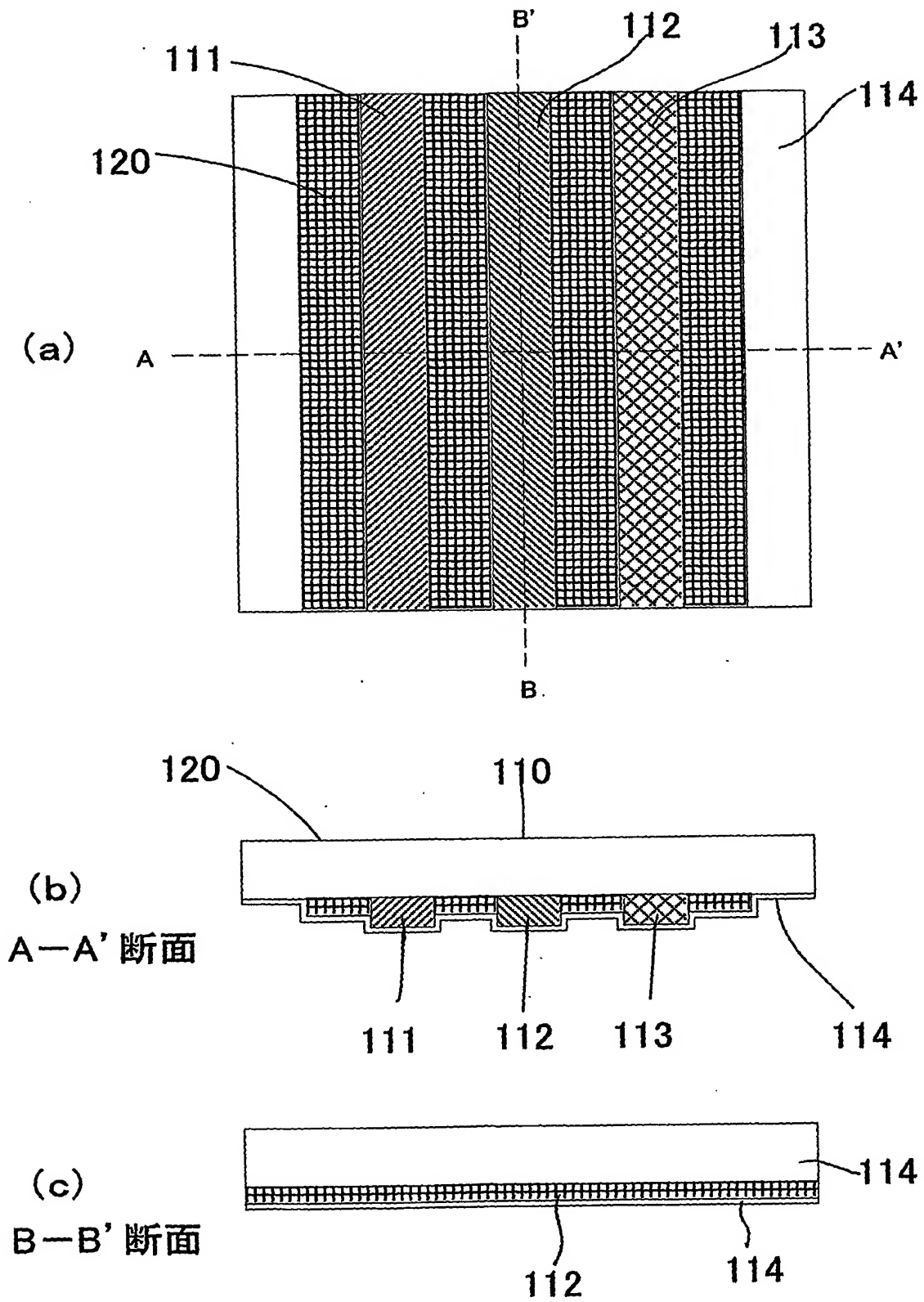
第43図



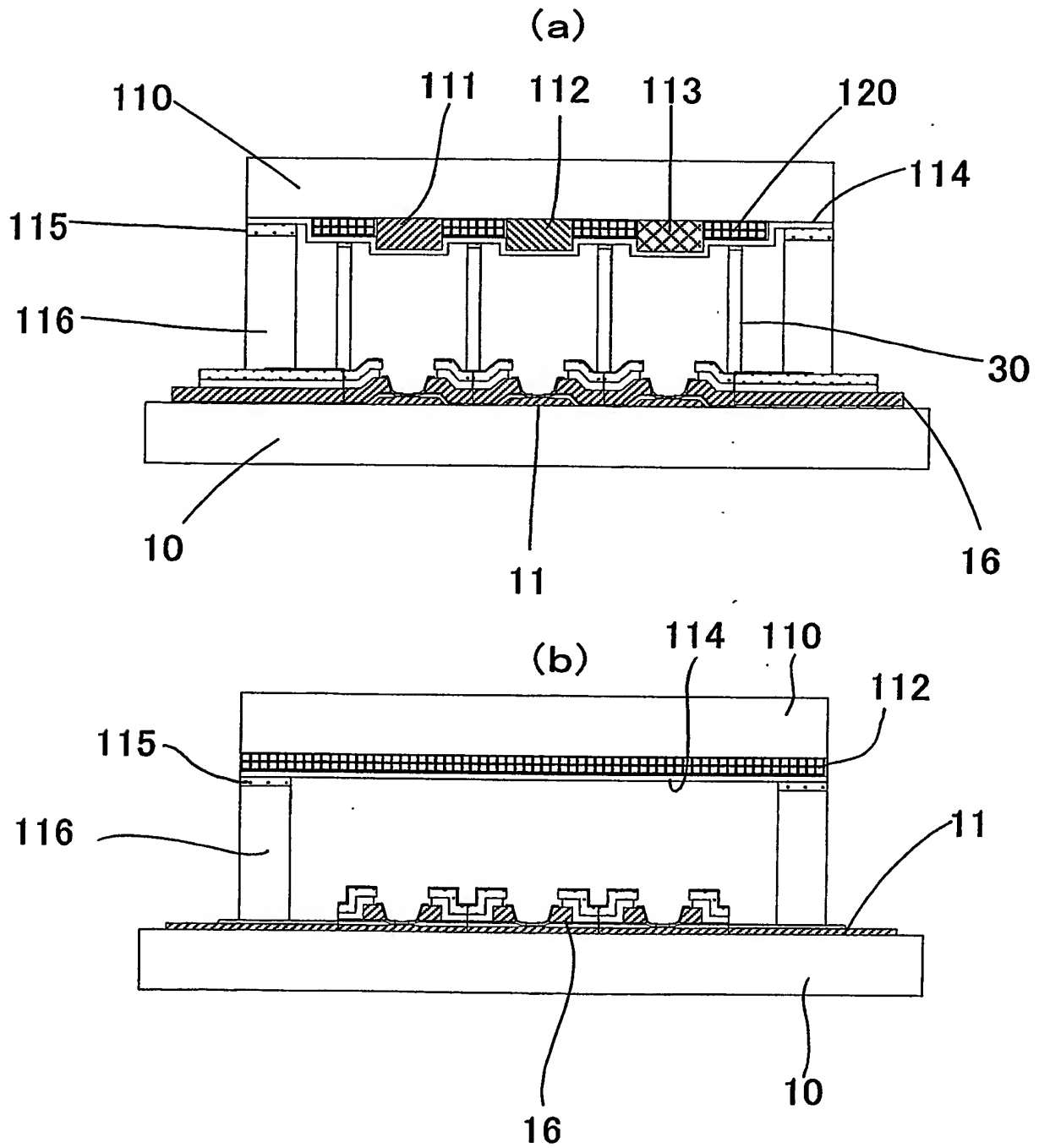
第44図



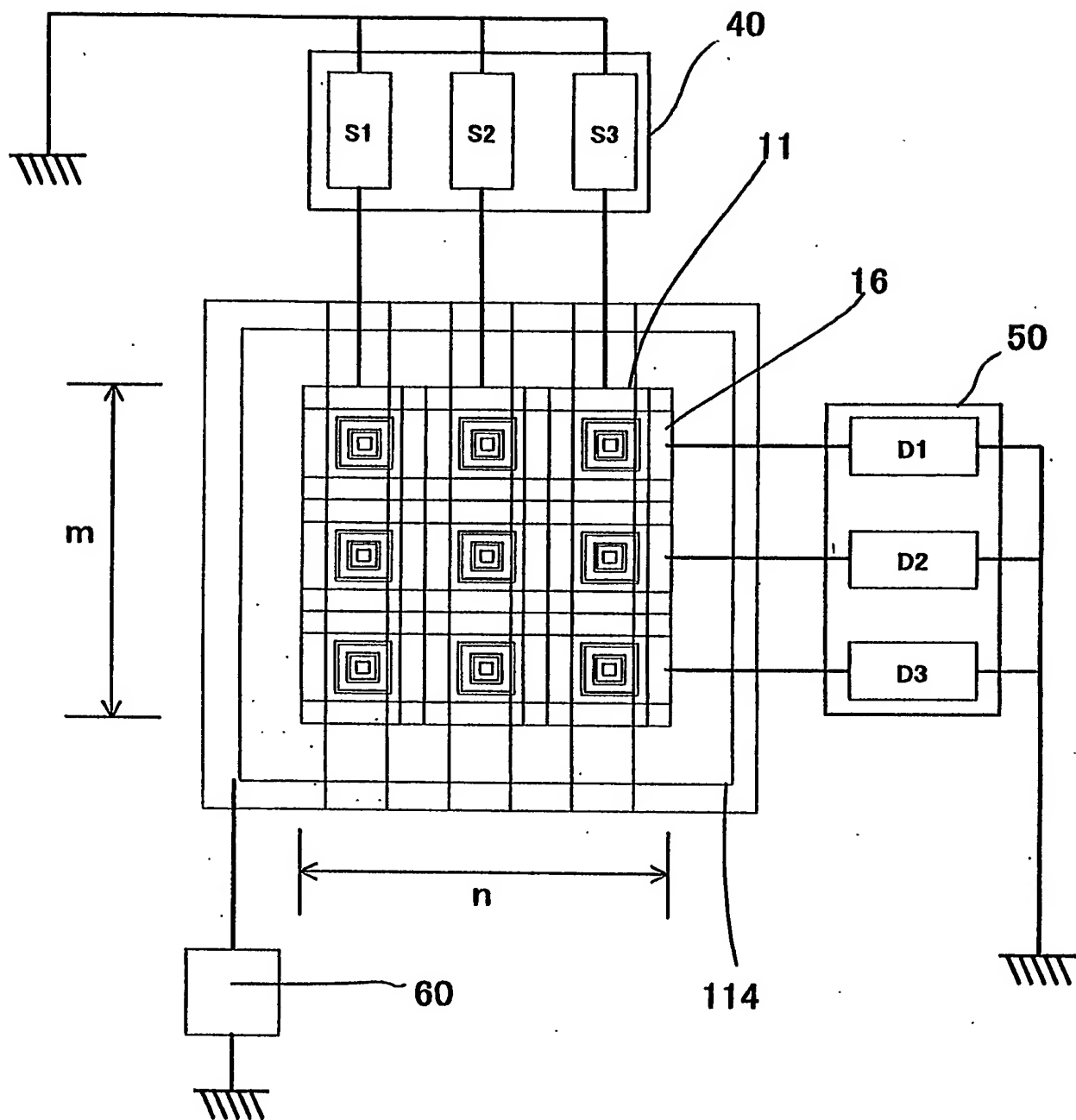
第45図



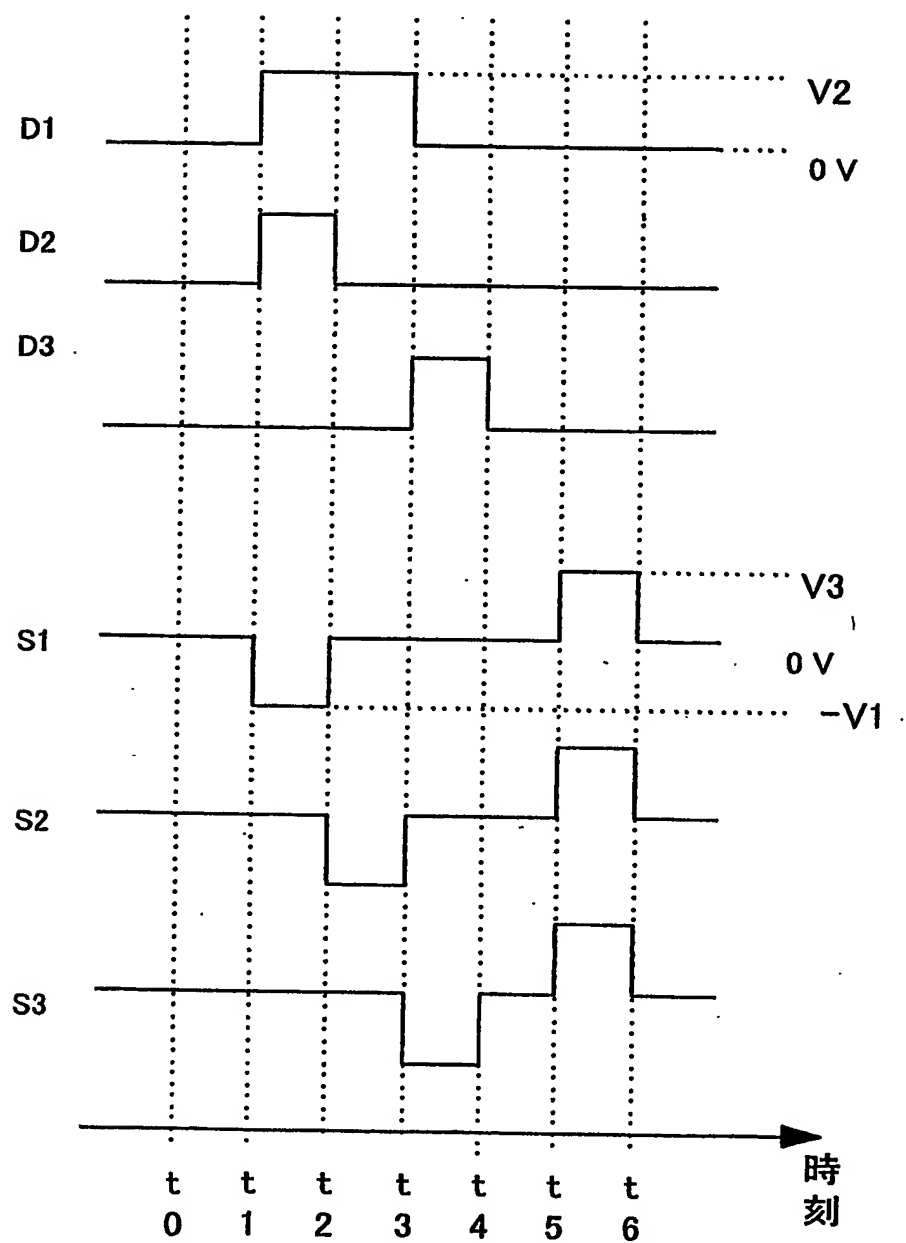
第46図



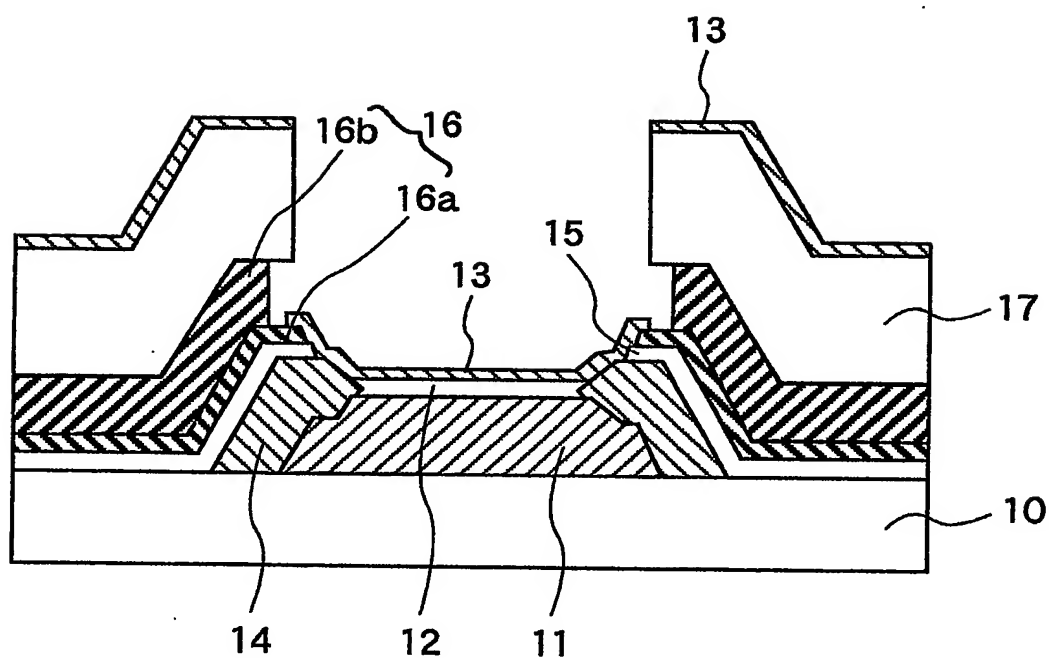
第47図



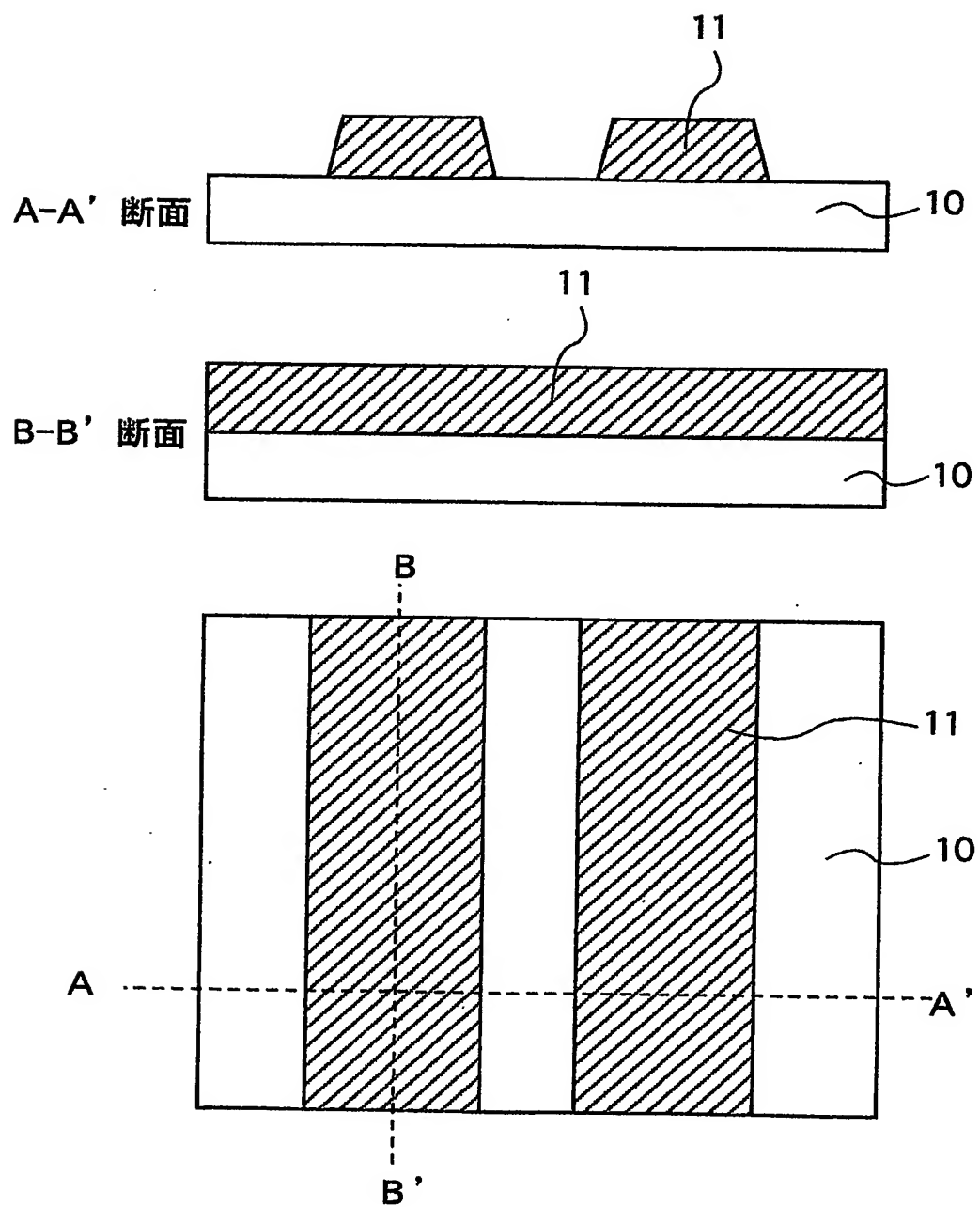
第48図



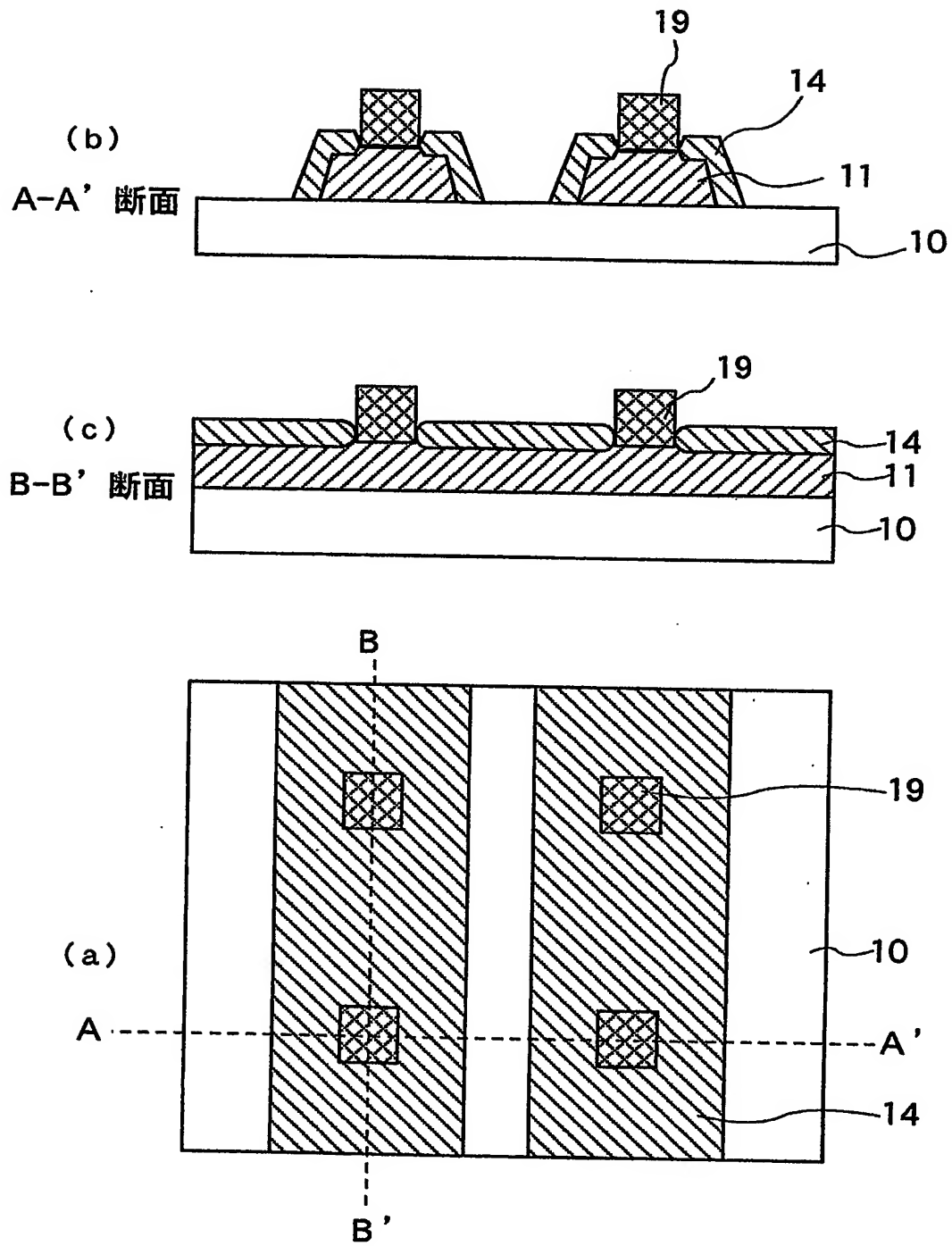
第 4 9 図



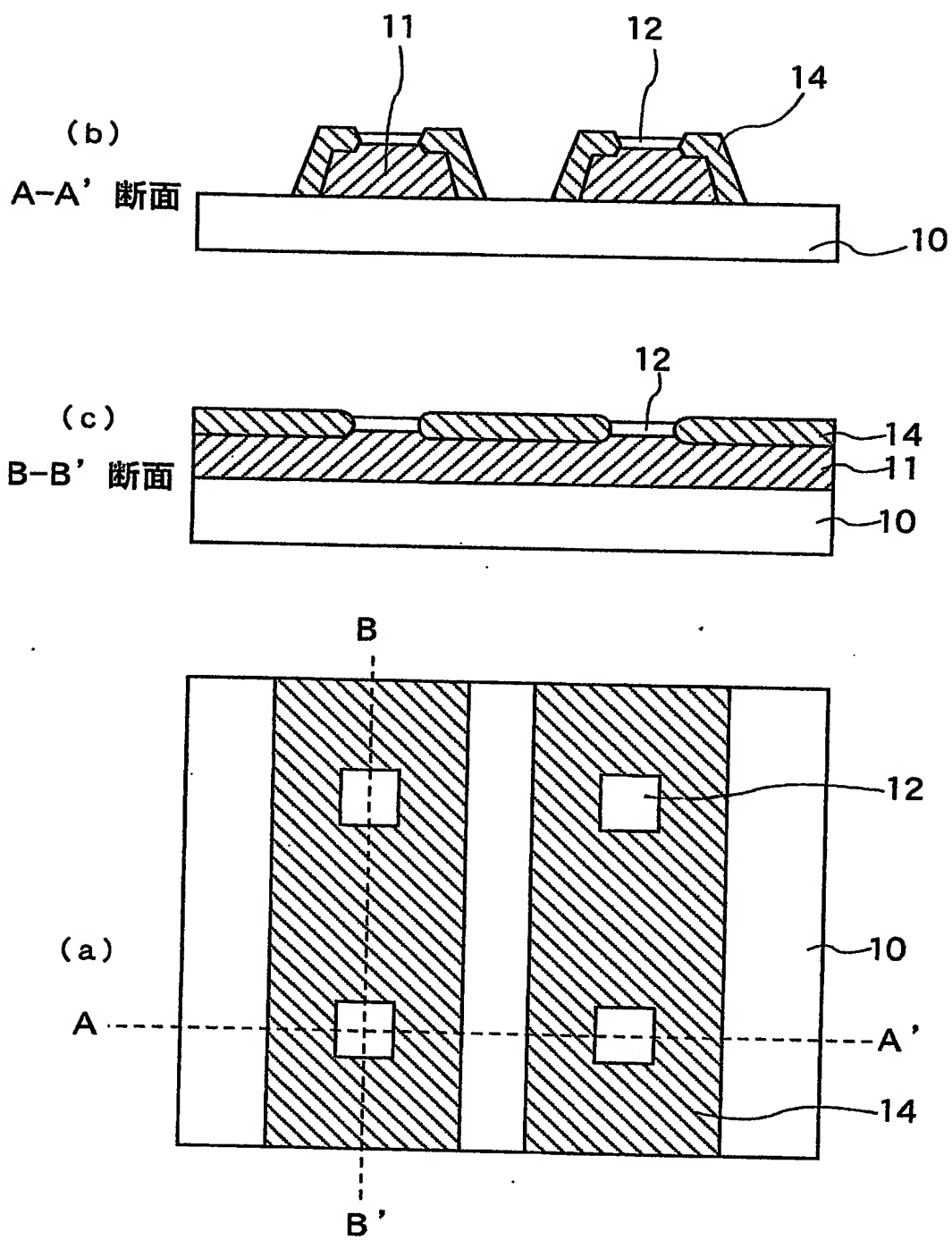
第 5 0 図



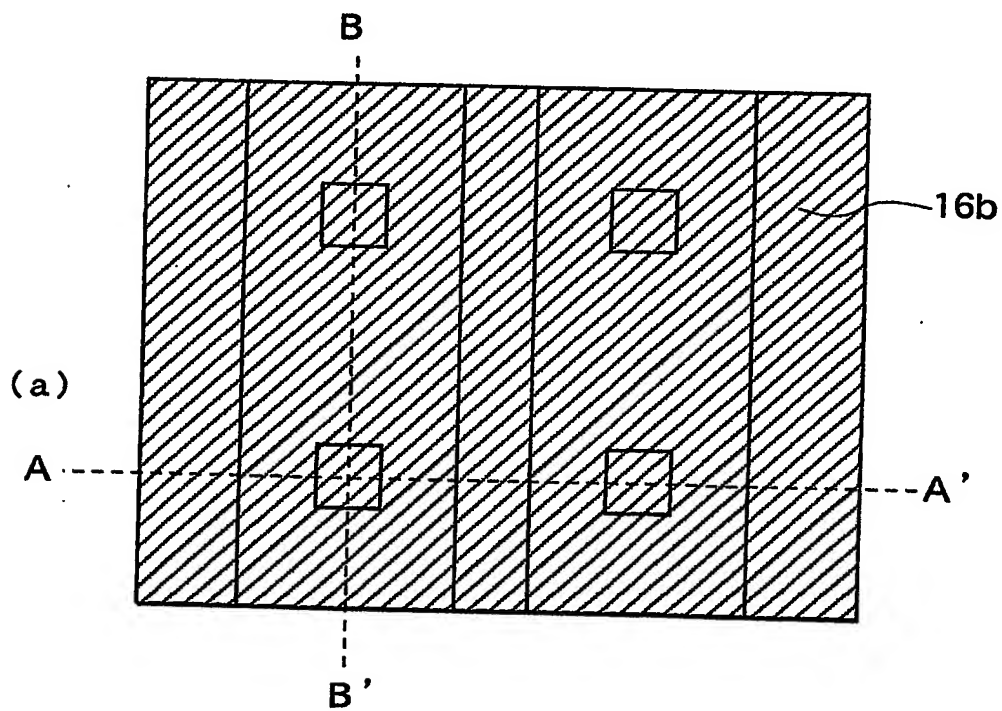
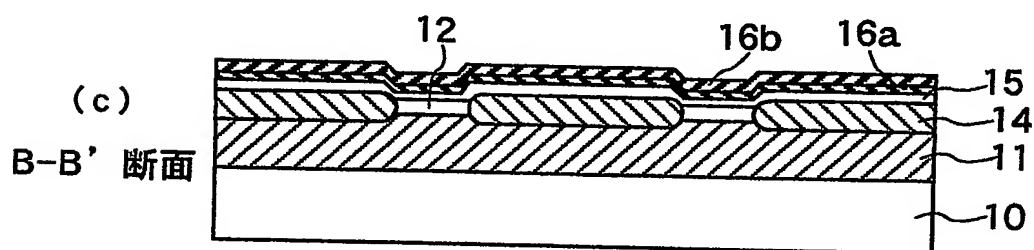
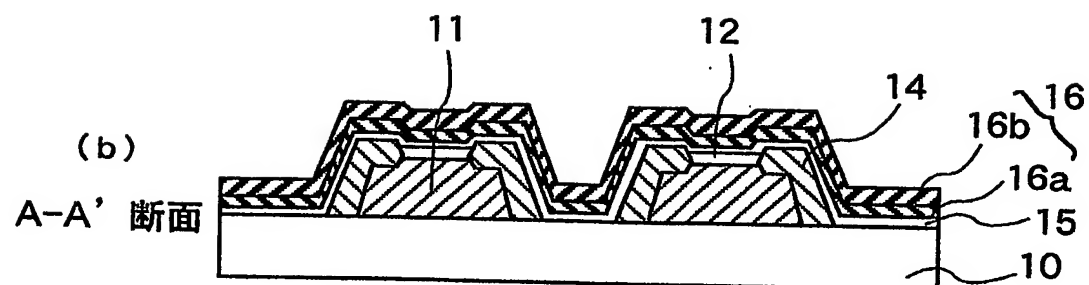
第 5 1 図



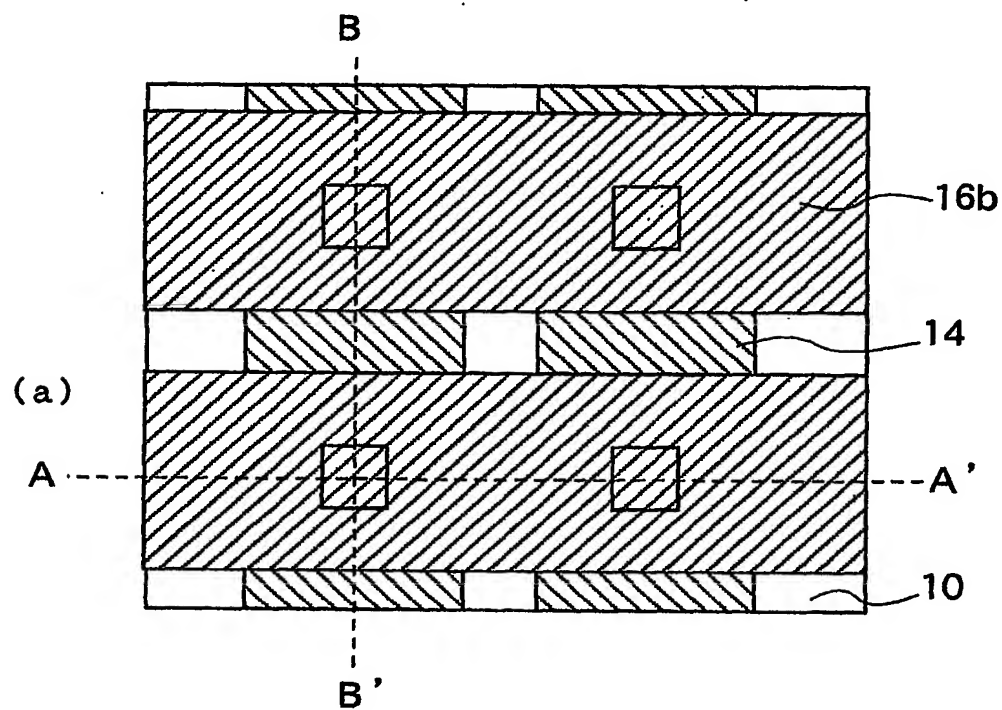
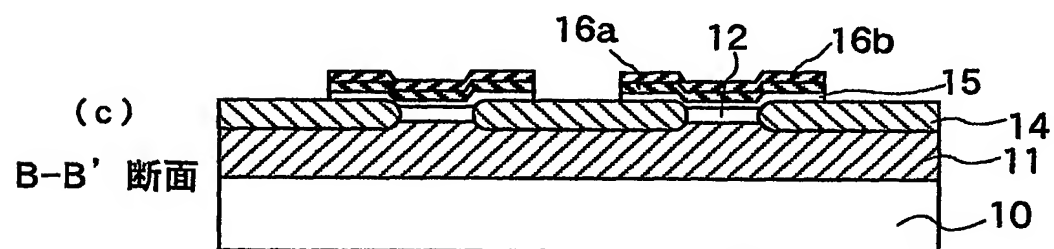
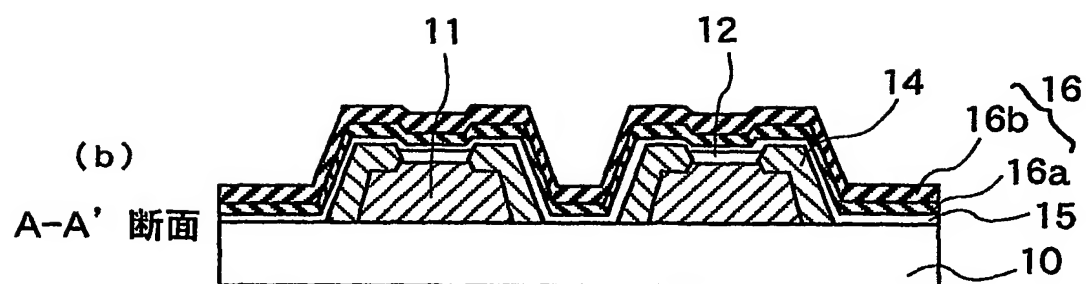
第 5 2 図



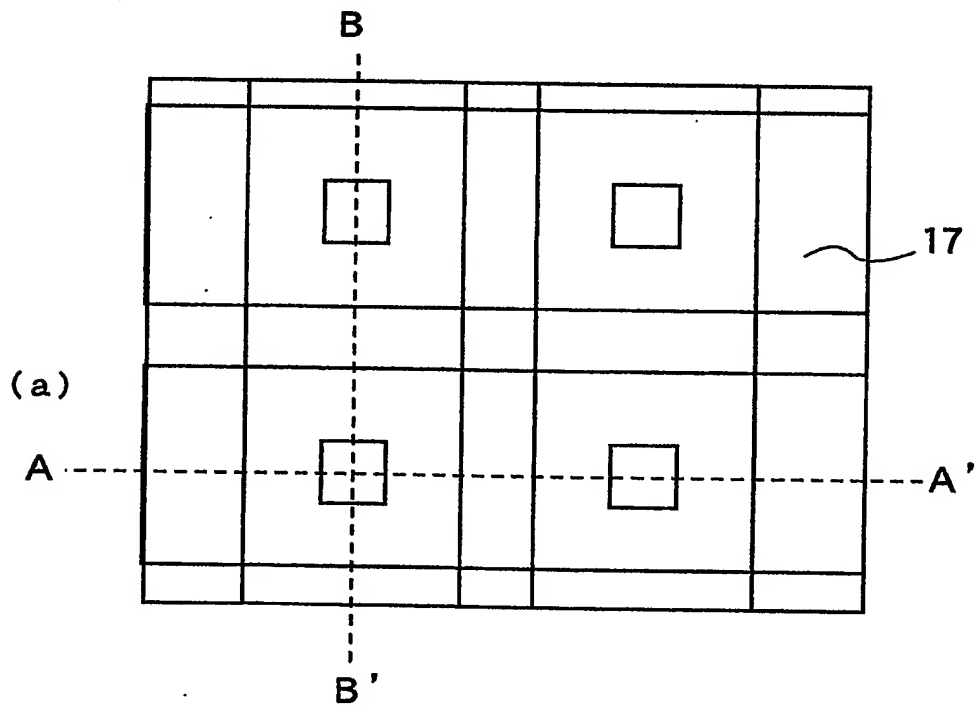
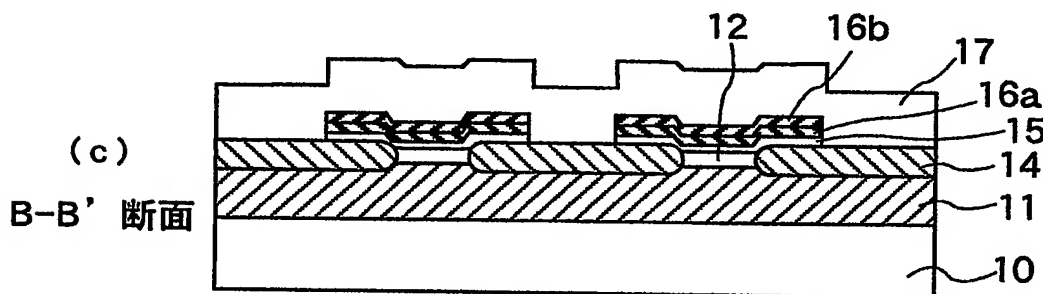
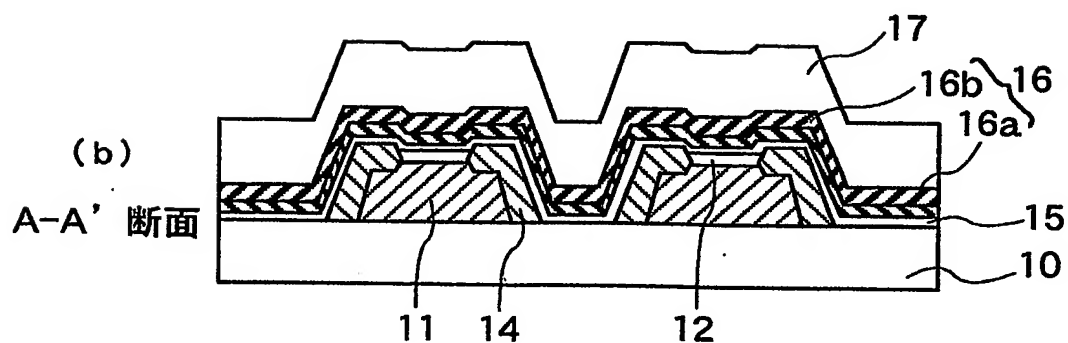
第 5 3 図



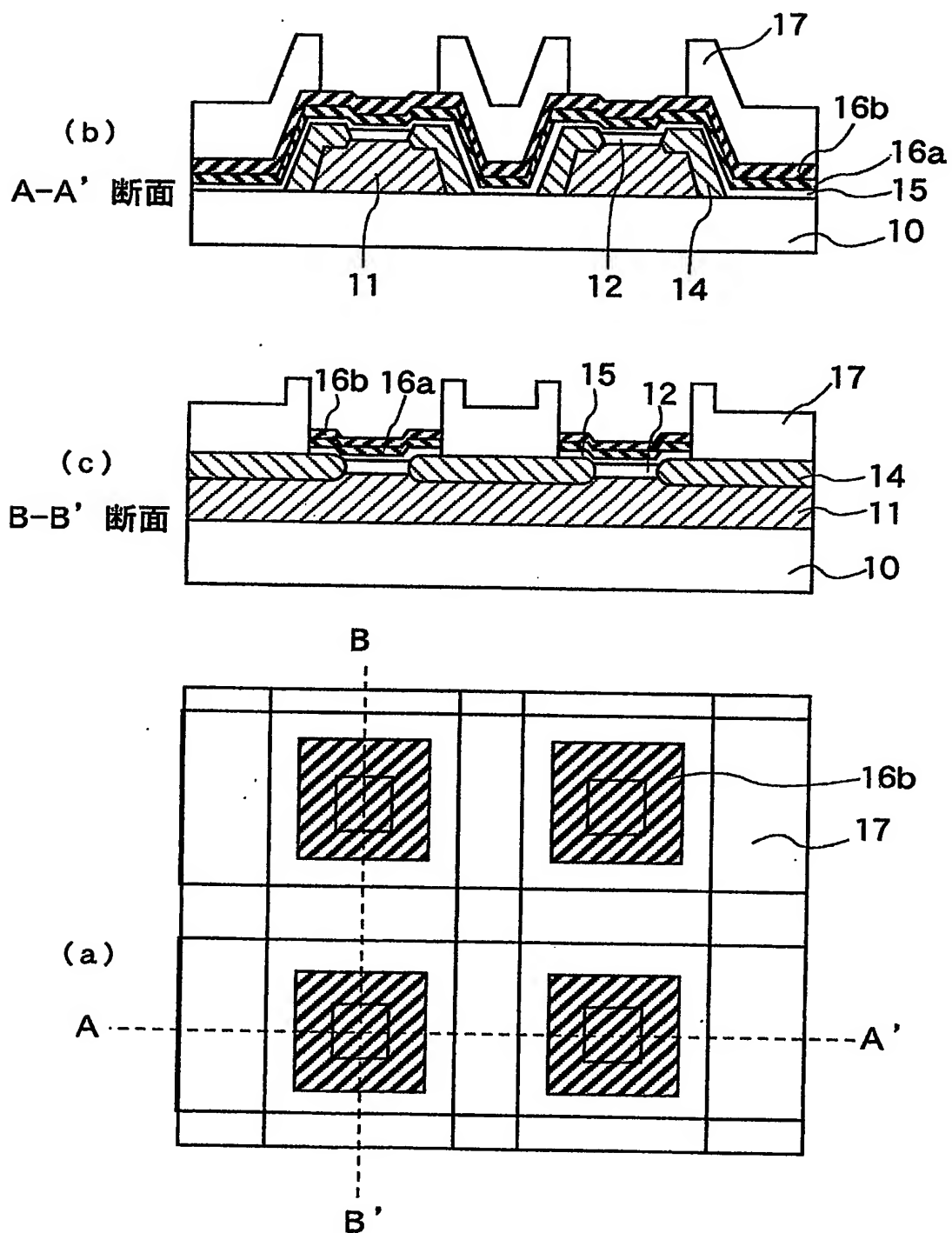
第 5 4 図



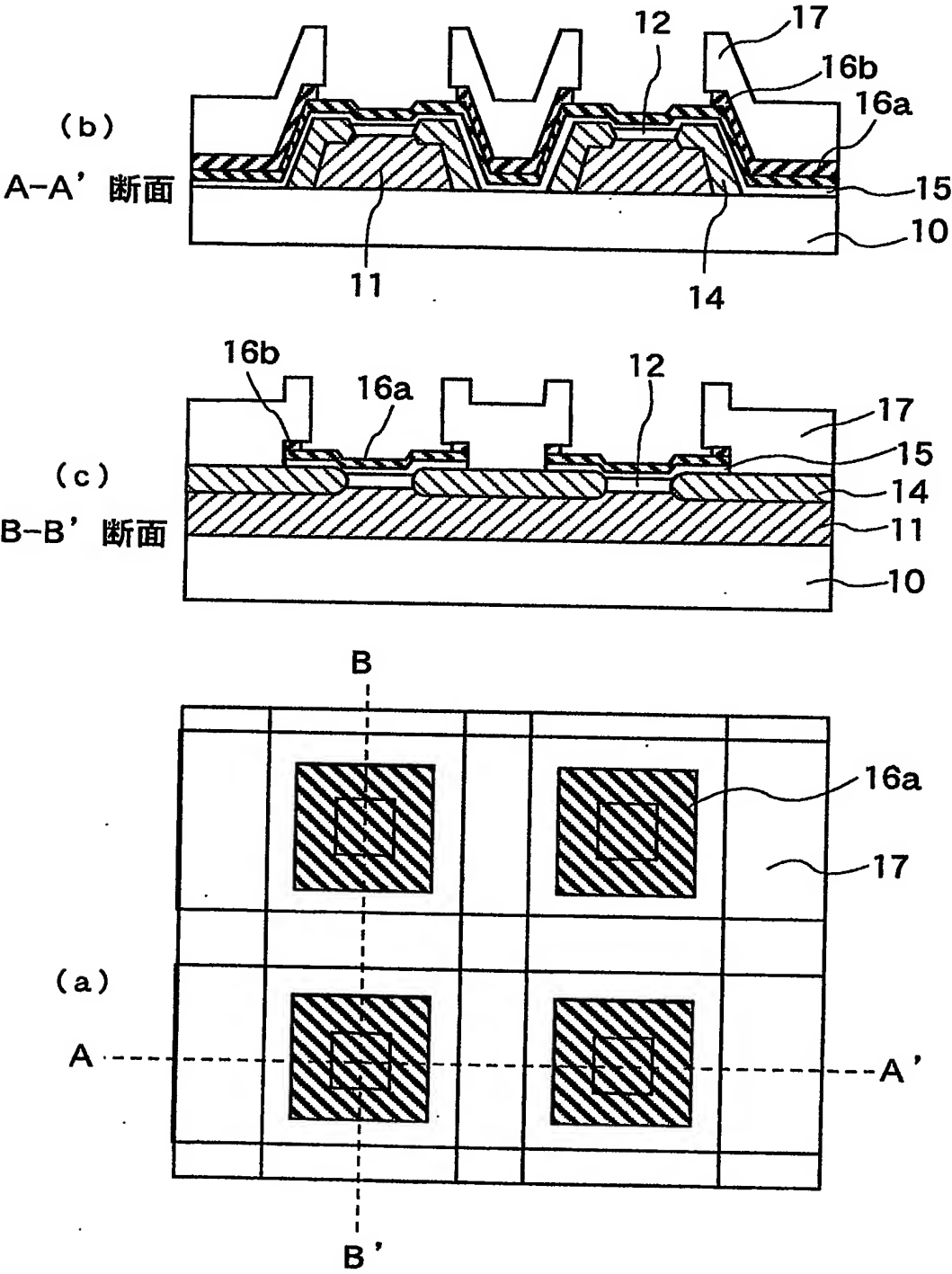
第 5 5 図



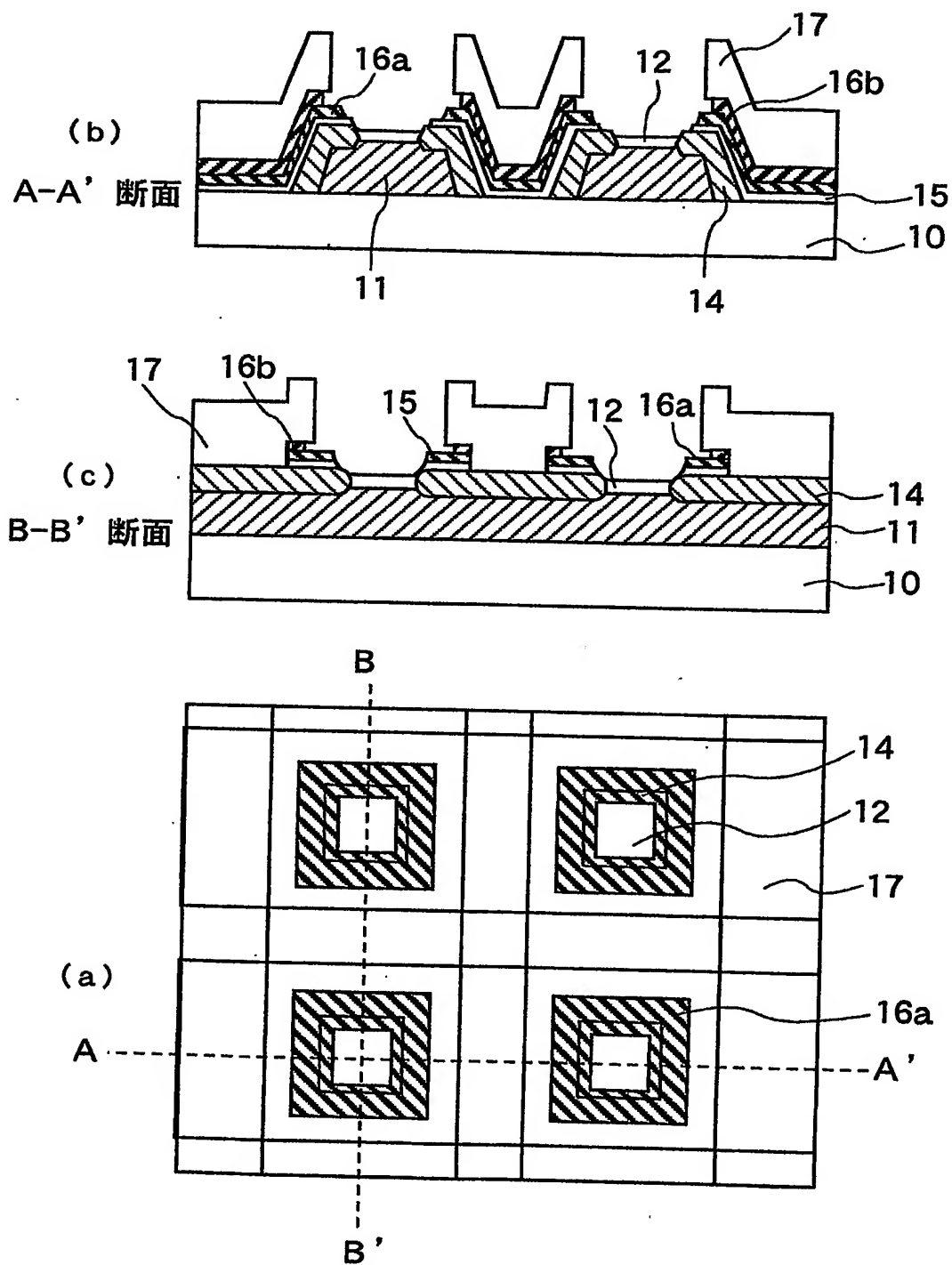
第56図



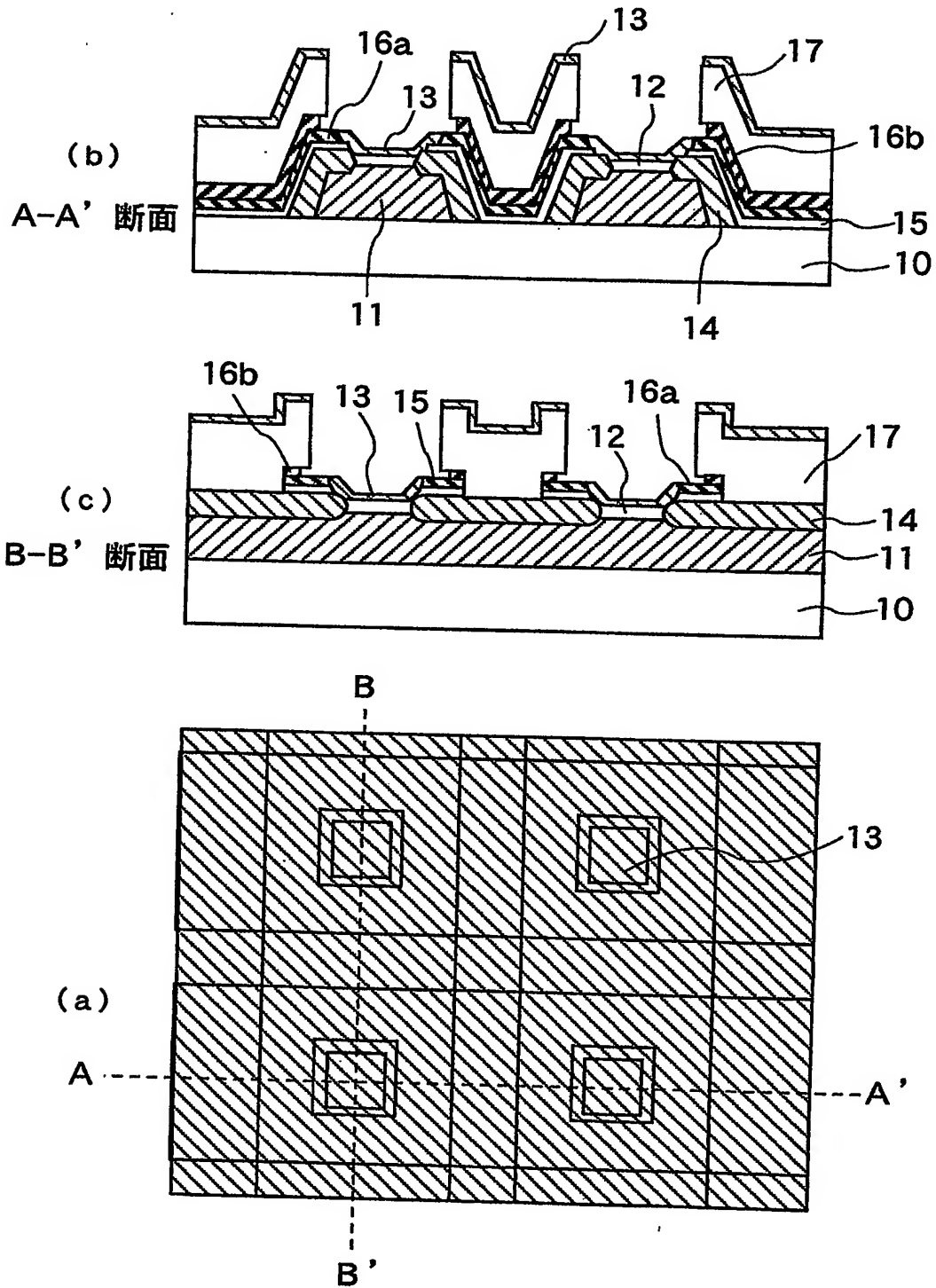
第 5 7 図



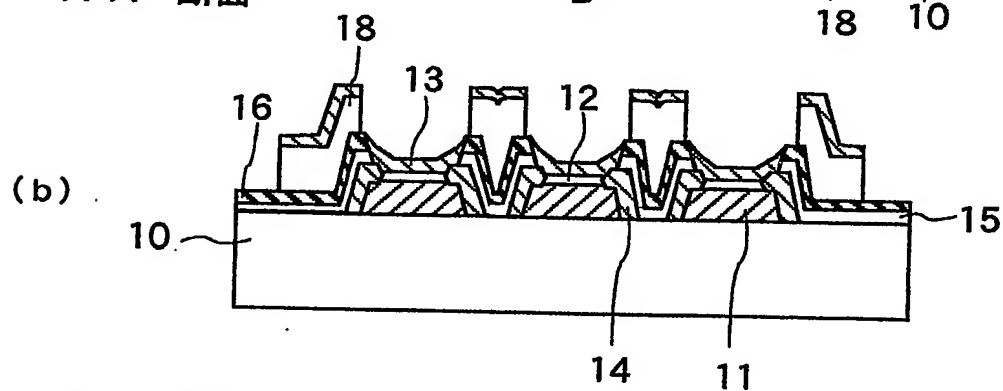
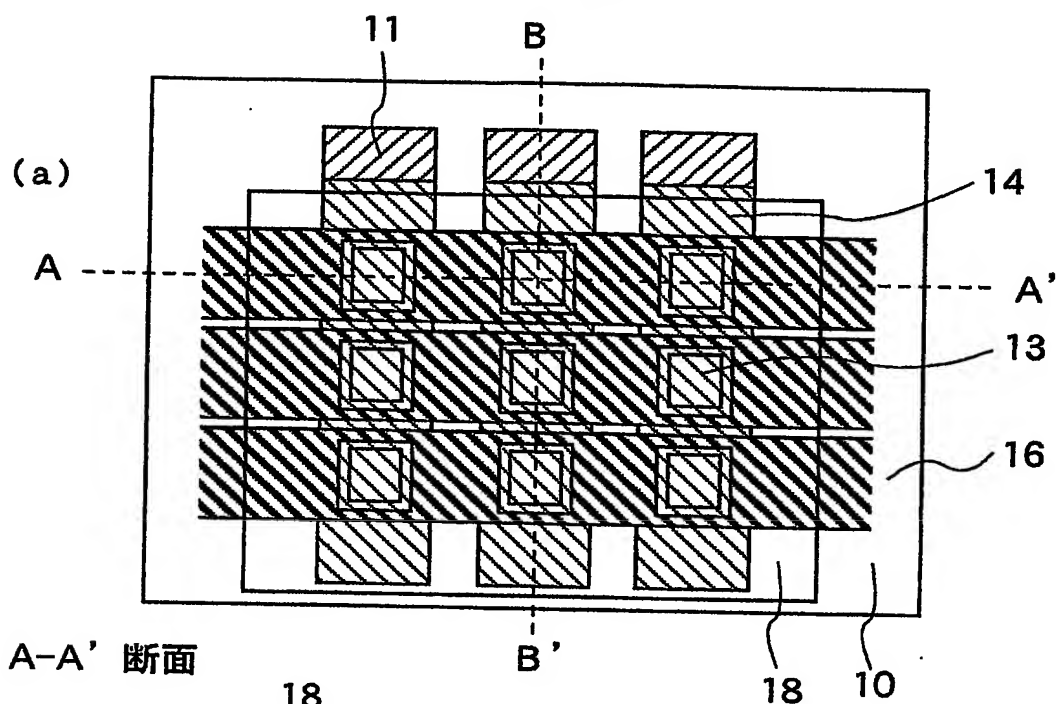
第 5 8 図



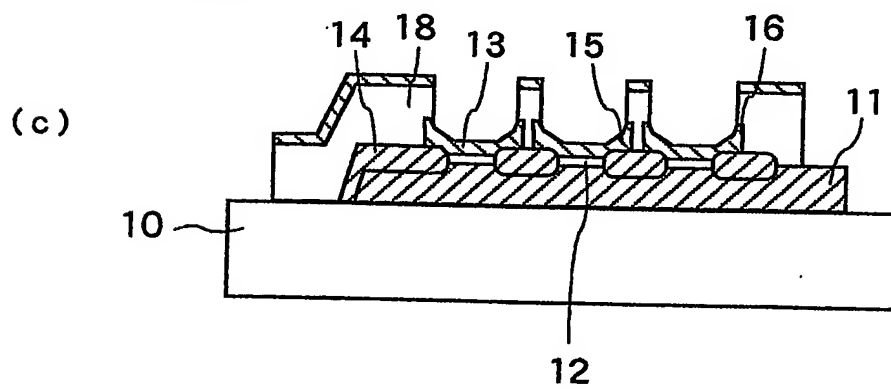
第 5 9 図



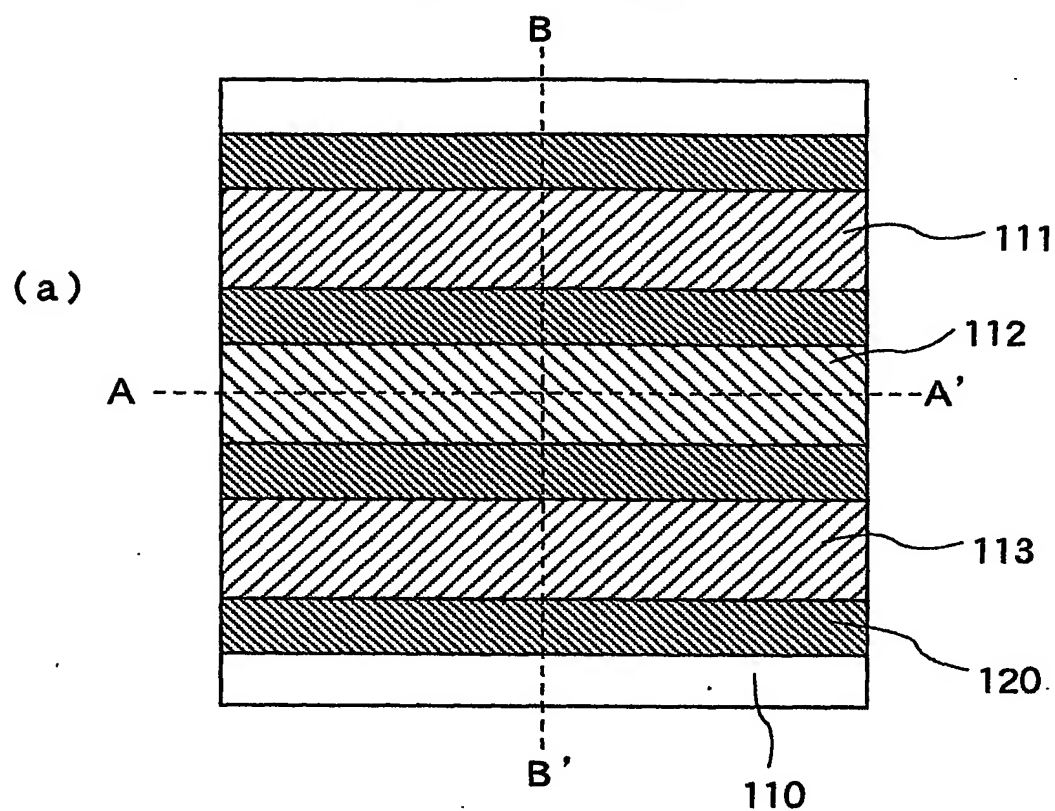
第 6 0 図



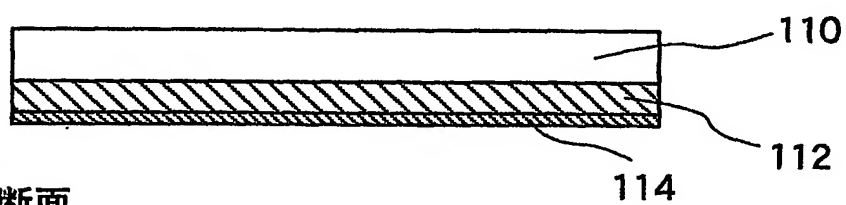
B-B' 断面



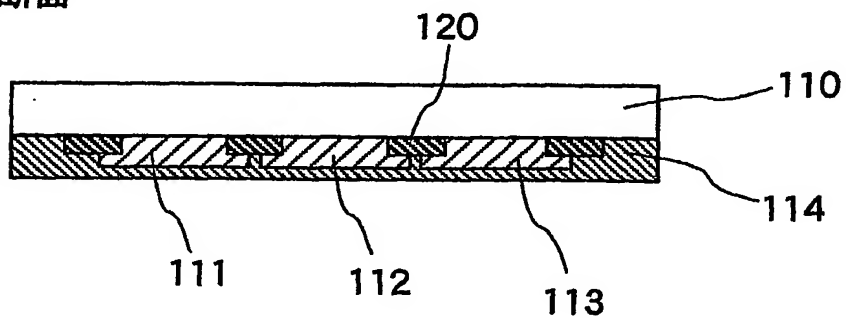
第 6 1 図



(b) A-A' 断面



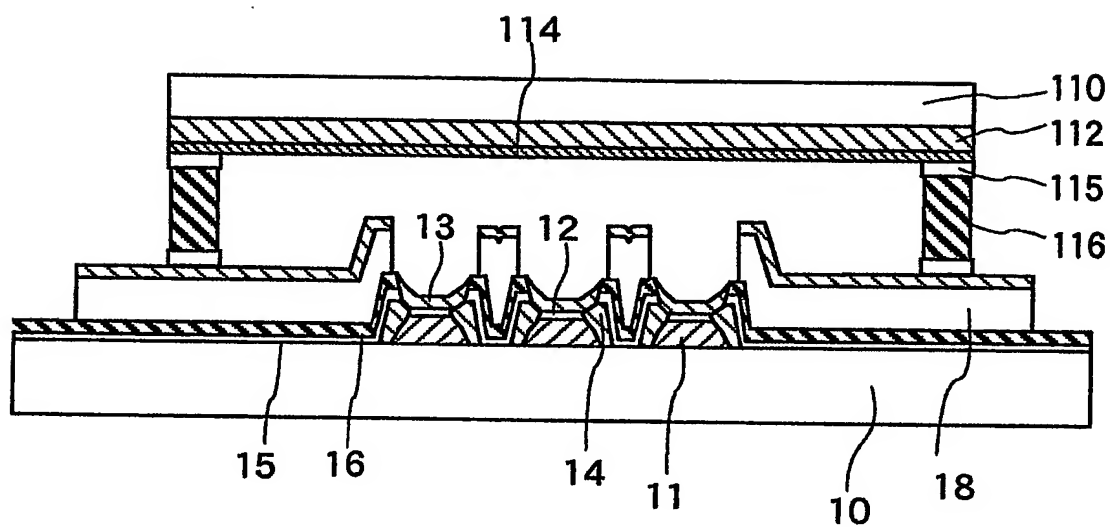
(c) B-B' 断面



第 6 2 図

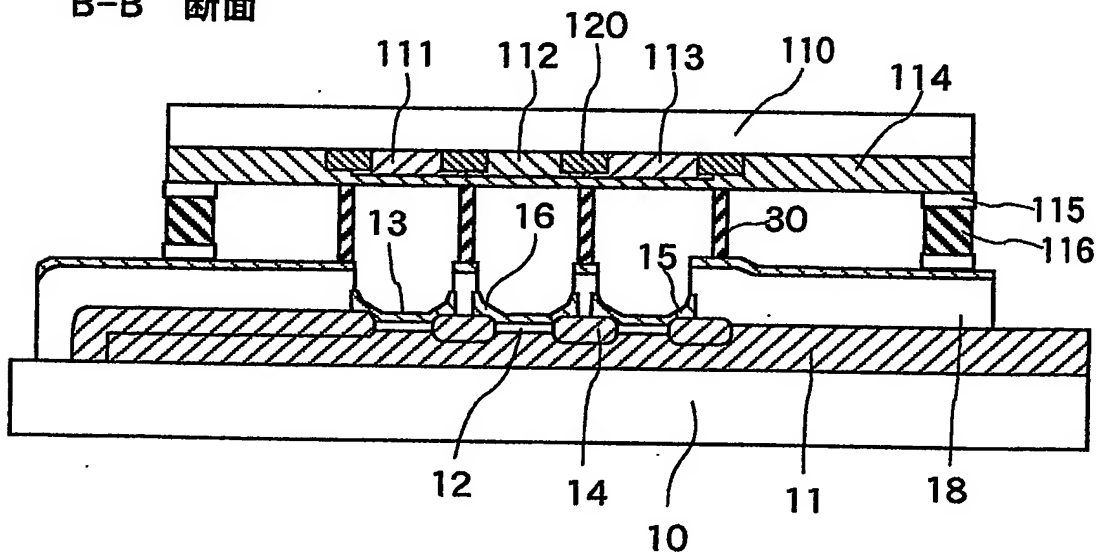
(a)

A-A' 断面



(b)

B-B' 断面



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/10835

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01J31/12, 29/04

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01J31/12, 29/04, 1/312, 9/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JICST FILE (JOIS)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2001-84891 A (Hitachi, Ltd.), 30 March, 2001 (30.03.01), Par. Nos. [0012] to [0020]; Fig. 1 (Family: none)	1, 3, 5, 7 4, 8
X A	JP 43-3041 B1 (NEC Corp.), 03 February, 1968 (03.02.68), Full text; all drawings (Family: none)	1-3, 5-7 4, 8
X A	JP 7-65710 A (Hitachi, Ltd.), 10 March, 1995 (10.03.95), Par. No. [0023]; Fig. 1 (Family: none)	1-3, 5-7 4, 8

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
07 January, 2003 (07.01.03)

Date of mailing of the international search report
21 January, 2003 (21.01.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/10835

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-203499 A (Pioneer Electronic Corp.), 19 July, 2002 (19.07.02), Par. Nos. [0016] to [0017]; [0025] to [0029]; Figs. 3 to 10 & EP 1220279 A2 & US 2002/0125490 A1	1
E,X	JP 2002-367503 A (Hitachi, Ltd.), 20 December, 2002 (20.12.02), Full text; all drawings (Family: none)	1-3, 5-7
E,X	JP 2002-352696 A (Hitachi, Ltd.), 06 December, 2002 (06.12.02), Column 3; Fig. 4 (Family: none)	1, 2, 5, 6
A	JP 2001-101965 A (Hitachi, Ltd.), 13 April, 2001 (13.04.01), Full text; all drawings (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01J31/12, 29/04

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01J31/12, 29/04, 1/312, 9/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JICSTファイル (JOIS)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A	JP 2001-84891 A (株式会社日立製作所) 2001. 03. 30, 【0012】-【0020】、【図1】 (ファミリーなし)	1, 3, 5, 7 4, 8
X A	JP 43-3041 B1 (日本電気株式会社) 1968. 02. 03, 全文、全図 (ファミリーなし)	1-3, 5-7 4, 8

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

07. 01. 03

国際調査報告の発送日

21.01.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

波多江 進

2G

9508

電話番号 03-3581-1101 内線 3224

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A	JP 7-65710 A (株式会社日立製作所) 1995. 03. 10, 【0023】、【図1】 (ファミリーなし)	1-3, 5-7 4, 8
X	JP 2002-203499 A (パイオニア株式会社) 2002. 07. 19, 【0016】～【0017】、【0025】～【0029】、【図3】～ 【図10】 &EP 1220279 A2 &US 2002/0125490 A1	1
EX	JP 2002-367503 A (株式会社日立製作所) 2002. 12. 20, 全文、全図 (ファミリーなし)	1-3, 5-7
EX	JP 2002-352696 A (株式会社日立製作所) 2002. 12. 06, 第3欄、【図4】 (ファミリーなし)	1, 2, 5, 6
A	JP 2001-101965 A (株式会社日立製作所) 2001. 04. 13, 全文、全図 (ファミリーなし)	1-8

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.